

第5章 集成触发器

5.1 RS触发器

5.2 几种常见的触发器

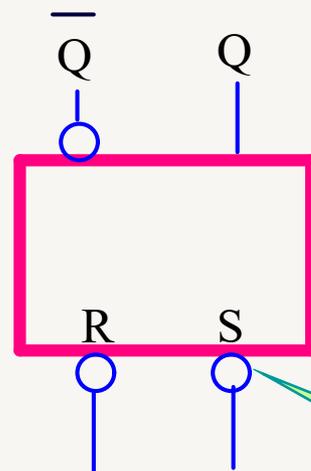
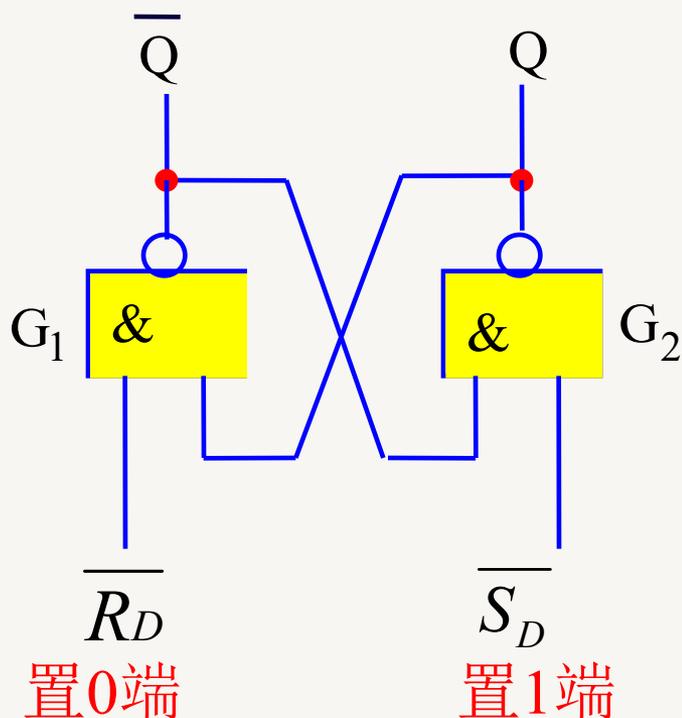
5.3应用与实验

5.1 RS触发器

5.1.1 基本RS触发器

1. 电路的组成

由两个门电路交叉连接而成。



低电平有效

2. 逻辑功能分析

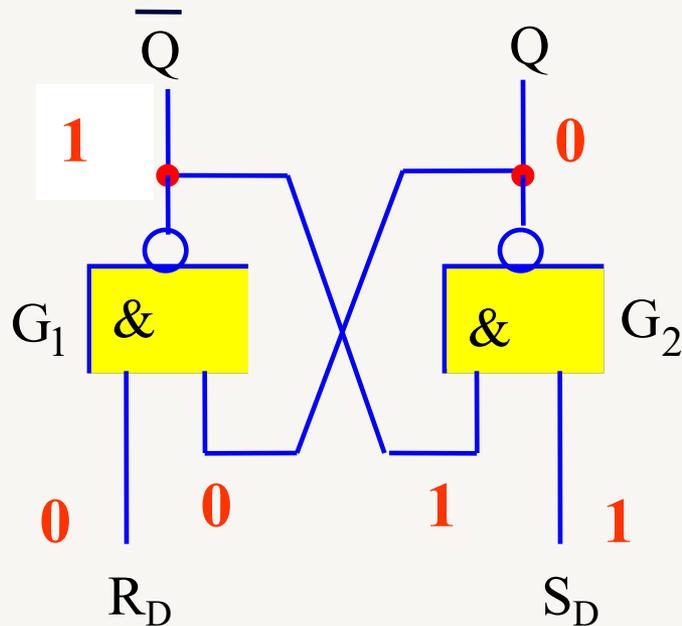
触发器有两个互补的输出端，

当 $Q=1$ ， $\bar{Q}=0$ 时，称为触发器的1状态。

当 $\bar{Q}=1$ ， $Q=0$ 时，称为触发器的0状态。

R称为置0输入端
低电平有效

功能表



R_D	S_D	Q^n	Q^{n+1}	功能
0	1	0 1	0 0	置0

2. 逻辑功能分析

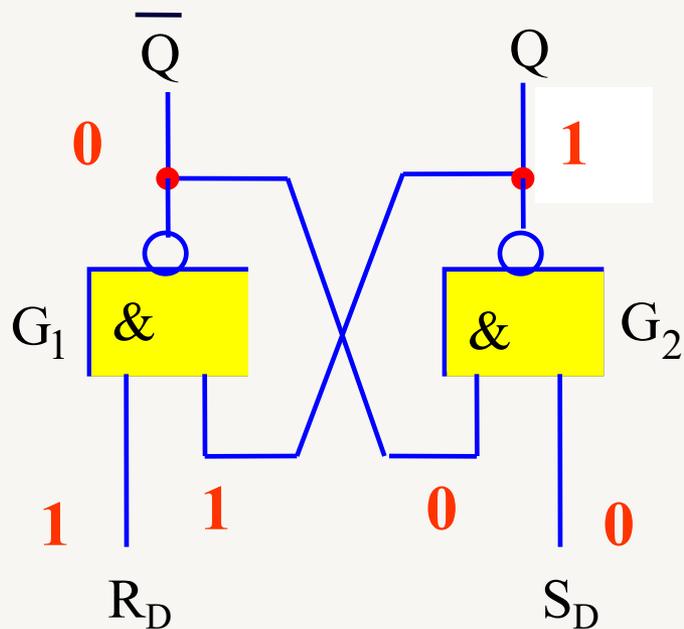
触发器有两个互补的输出端，

当 $Q=1$ ， $\bar{Q}=0$ 时，称为触发器的1状态。

当 $\bar{Q}=1$ ， $Q=0$ 时，称为触发器的0状态。

S称为置1输入端
低电平有效

功能表



R_D	S_D	Q^n	Q^{n+1}	功能
0	1	0 1	0 0	置0
1	0	0 1	1 1	置1

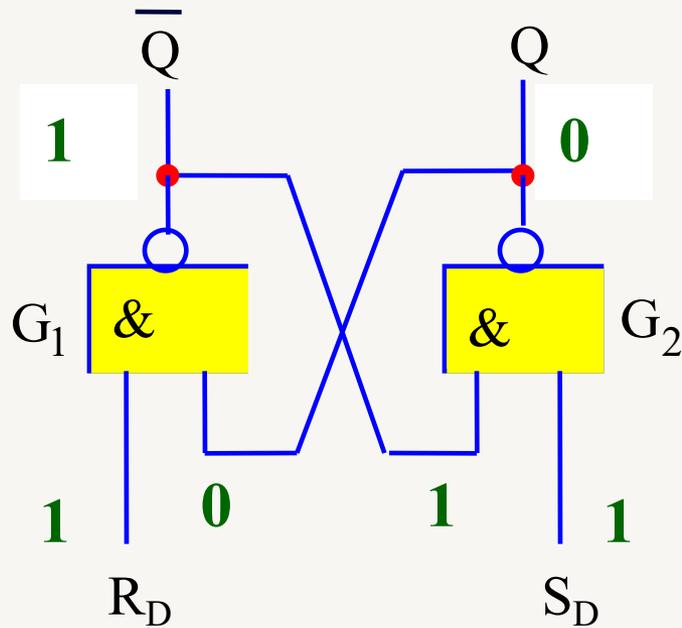
2. 逻辑功能分析

触发器有两个互补的输出端，

当 $Q=1$ ， $\bar{Q}=0$ 时，称为触发器的1状态。

当 $\bar{Q}=1$ ， $Q=0$ 时，称为触发器的0状态。

功能表



R_D	S_D	Q^n	Q^{n+1}	功能
0	1	0 1	0 0	置0
1	0	0 1	1 1	置1
1	1	0 1	0 1	保持

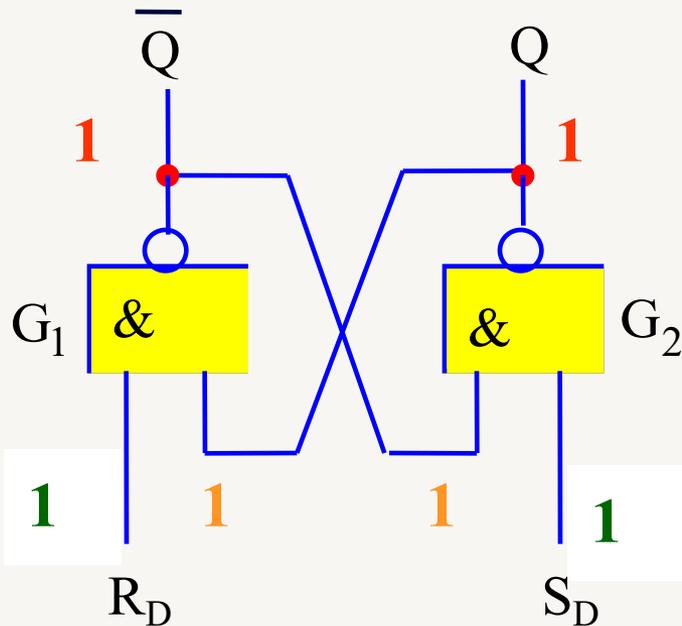
2. 逻辑功能分析

触发器有两个互补的输出端，

当 $Q=1$ ， $\bar{Q}=0$ 时，称为触发器的1状态。

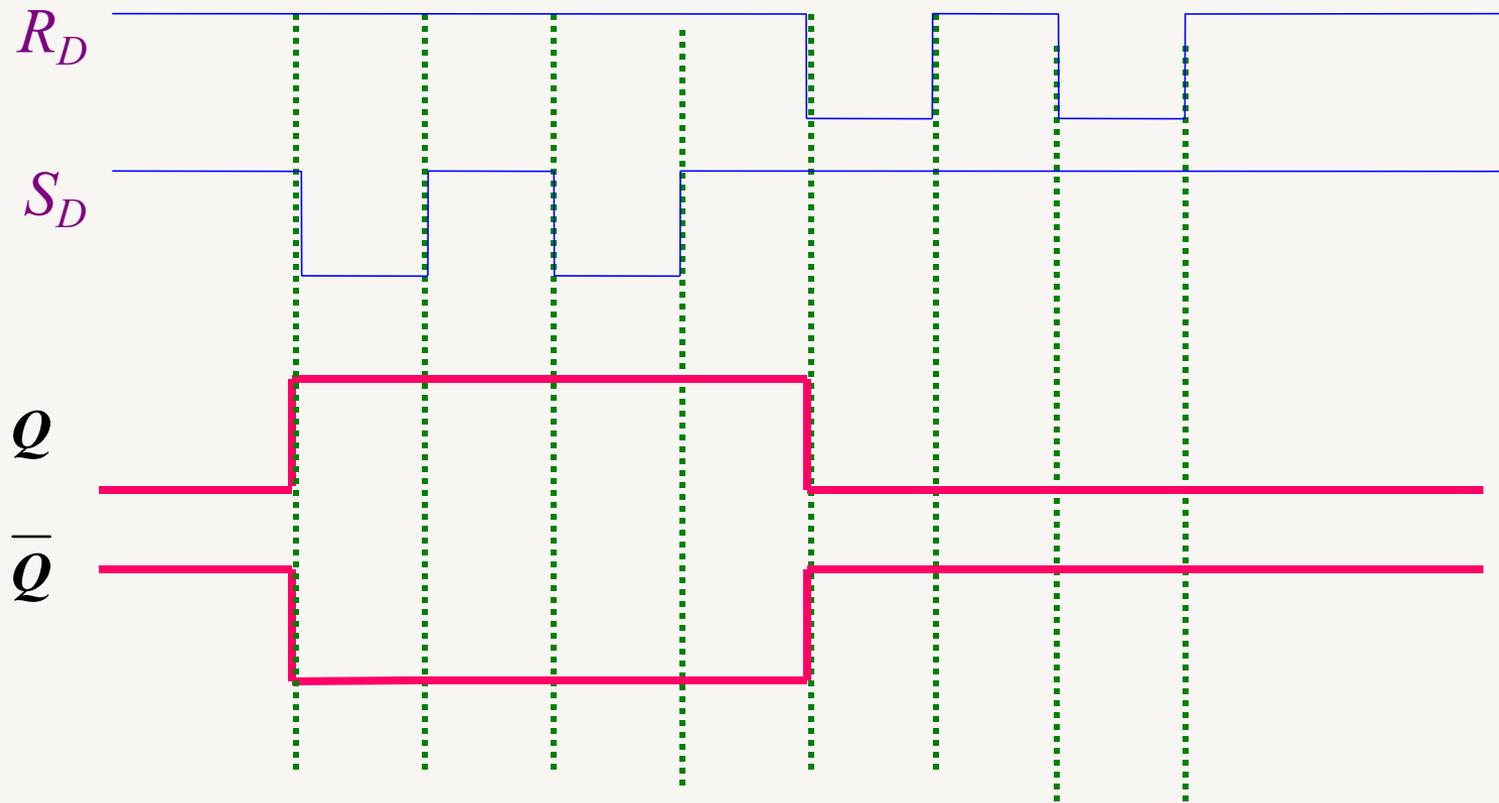
当 $\bar{Q}=1$ ， $Q=0$ 时，称为触发器的0状态。

功能表



R_D	S_D	Q^n	Q^{n+1}	功能
0	0	0	×	不定
		1	×	
0	1	0	0	置0
		1	0	
1	0	0	1	置1
		1	1	
1	1	0	0	保持
		1	1	

例 在用与非门组成的基本RS触发器中，设初始状态为0，已知输入 R_D 、 S_D 的波形图，画出两输出端的波形图。



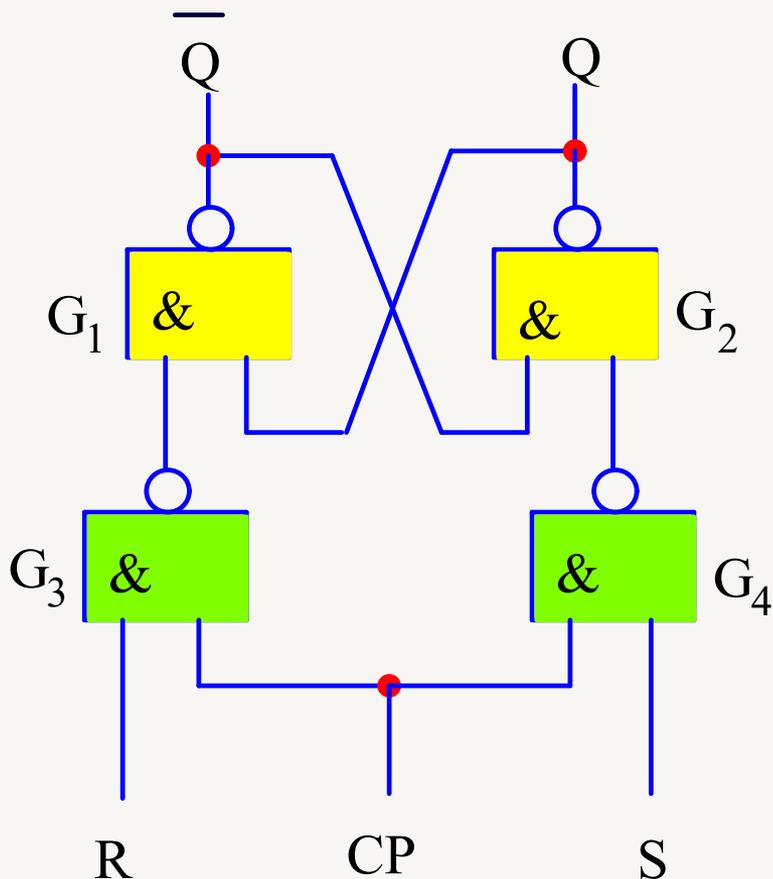
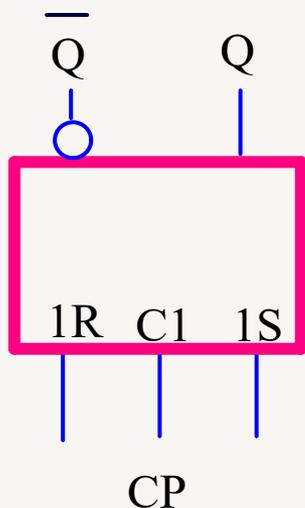
基本触发器的特点总结：

- (1) 有两个互补的输出端，有两个稳定的状态。
- (2) 有复位 ($Q=0$)、置位 ($Q=1$)、保持原状态三种功能。
- (3) R_D 为复位输入端， S 为置位输入端，可以是低电平有效，也可以是高电平有效，取决于触发器的结构。
- (4) 由于反馈线的存在，无论是复位还是置位，有效信号只需要作用很短的一段时间，即“一触即发”。

5.1.2 同步RS触发器

给触发器加一个时钟控制端CP，只有在CP端上出现时钟脉冲时，触发器的状态才能改变。这种触发器称为**同步触发器**。

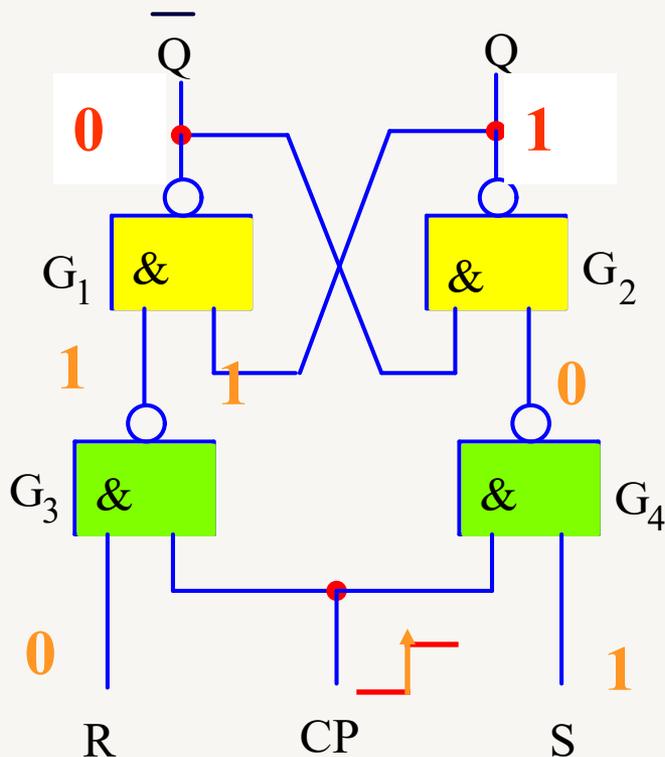
1. 电路结构及逻辑符号



2. 逻辑功能分析

当 $CP=0$ 时，控制门 G_3 、 G_4 关闭，触发器的状态保持不变。

当 $CP=1$ 时， G_3 、 G_4 打开，其输出状态由 R 、 S 端的输入信号决定。

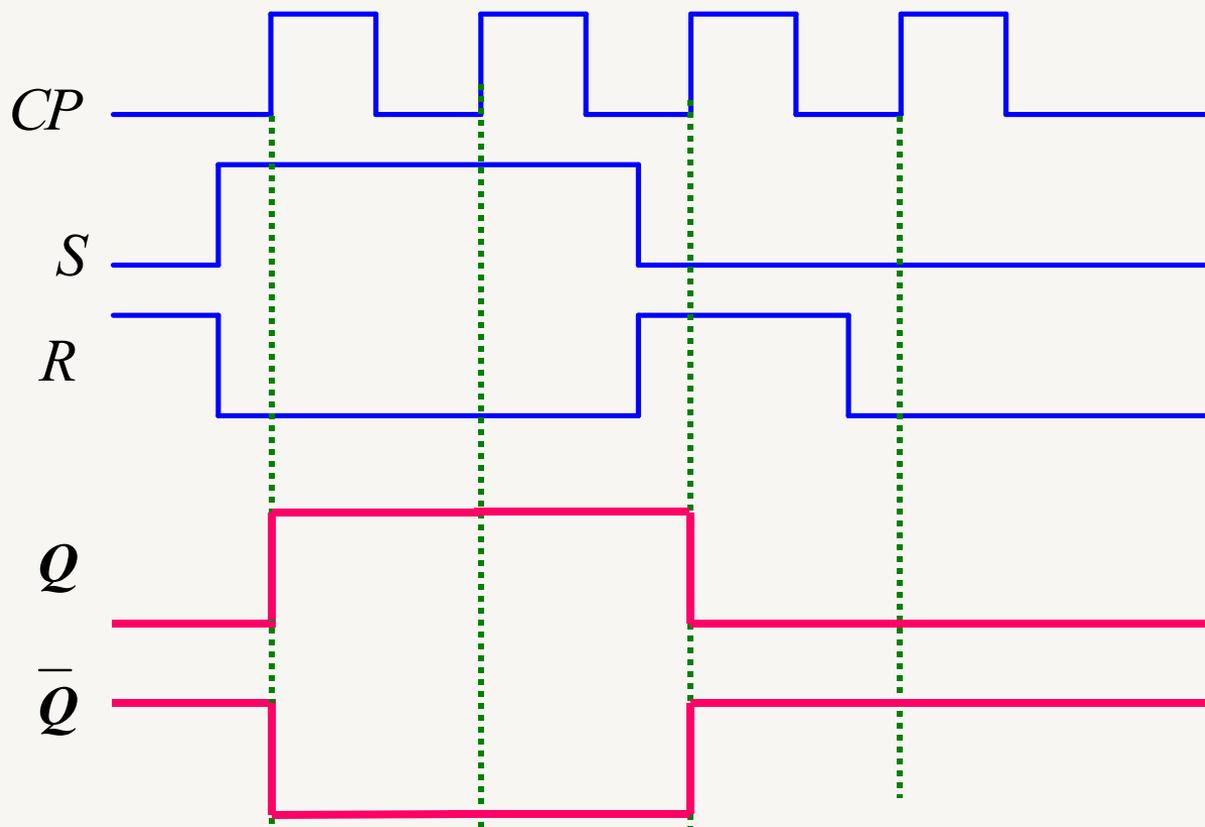


功能表

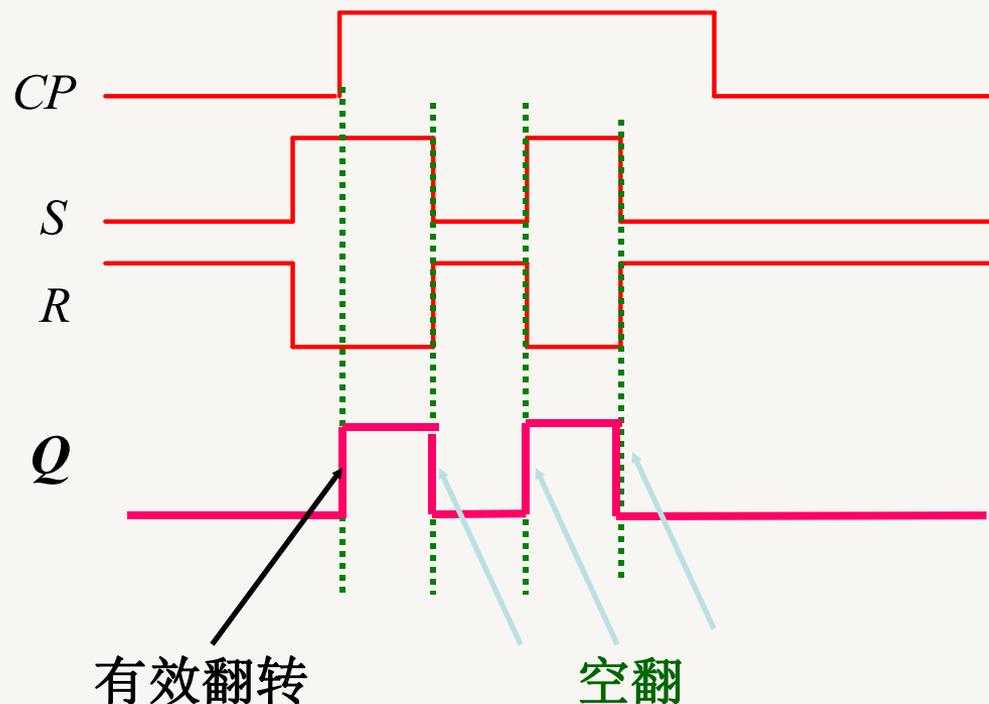
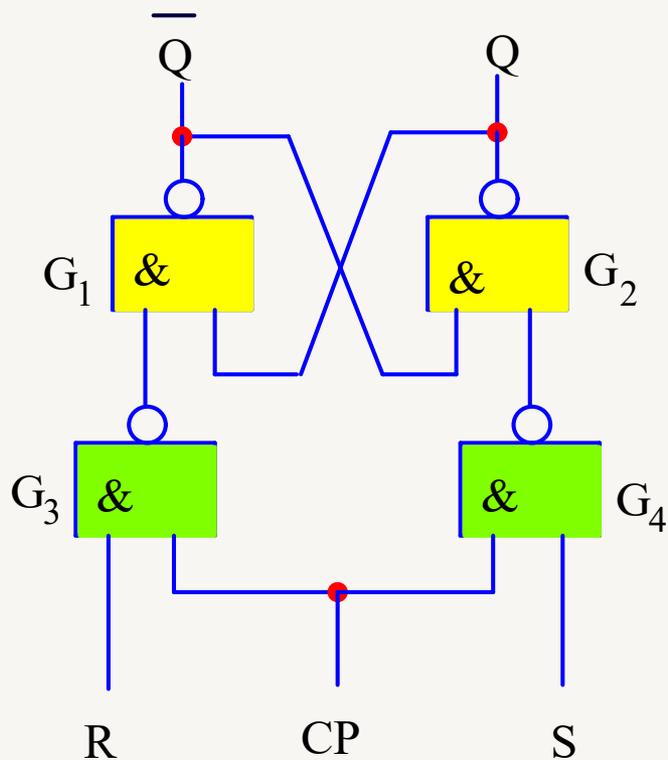
R	S	Q^n	Q^{n+1}	功能
0	0	0	0	保持
0	0	1	1	
0	1	0	1	置1
0	1	1	1	
1	0	0	0	置0
1	0	1	0	
1	1	0	×	不定
1	1	1	×	

同步RS触发器的状态转换分别由 R 、 S 和 CP 控制，其中， R 、 S 控制状态转换的方向； CP 控制状态转换的时刻。

例 已知同步RS触发器的输入波形，画出输出波形图。



同步触发器存在的问题——空翻



由于在 $CP=1$ 期间， G_3 、 G_4 门都是开着的，都能接收 R 、 S 信号，所以，如果在 $CP=1$ 期间 R 、 S 发生多次变化，则触发器的状态也可能发生多次翻转。

在一个时钟脉冲周期中，触发器发生多次翻转的现象叫做空翻。

5.2 几种常见的触发器

5.2.1 边沿D触发器

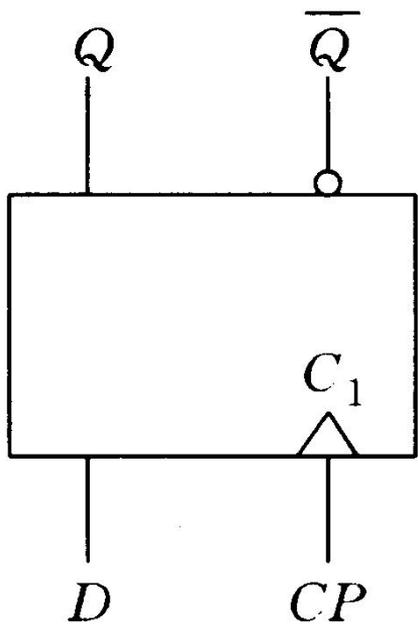
1. D触发器的逻辑功能

D触发器只有一个触发输入端D，因此，逻辑关系非常简单；

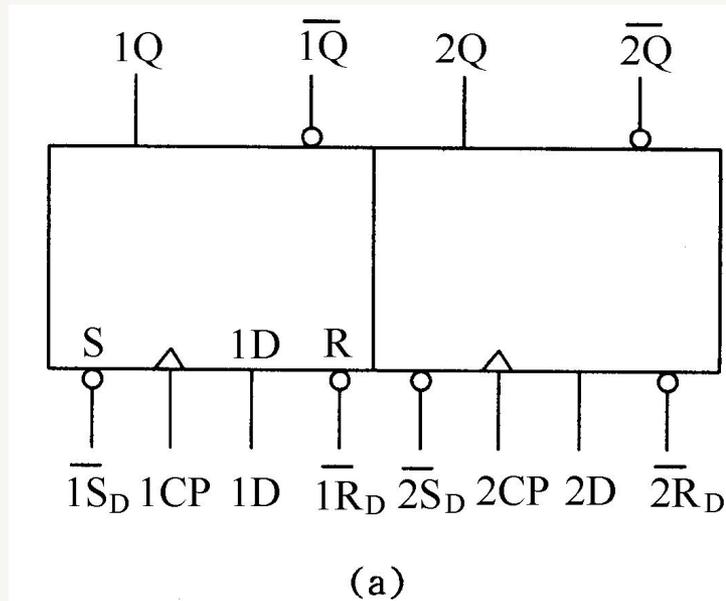
D触发器的功能表

D	Q^n	Q^{n+1}	功能
0	0	0	输出状态 同D状态
0	1	0	
1	0	1	
1	1	1	

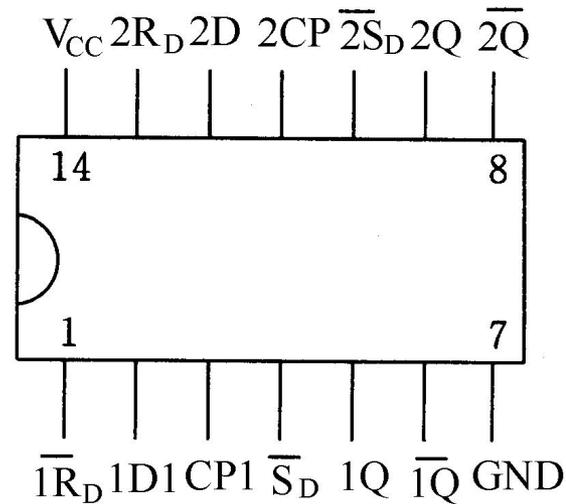
D触发器的特性方程为： $Q^{n+1}=D$



上升沿触发的D触发器符号图



(a)



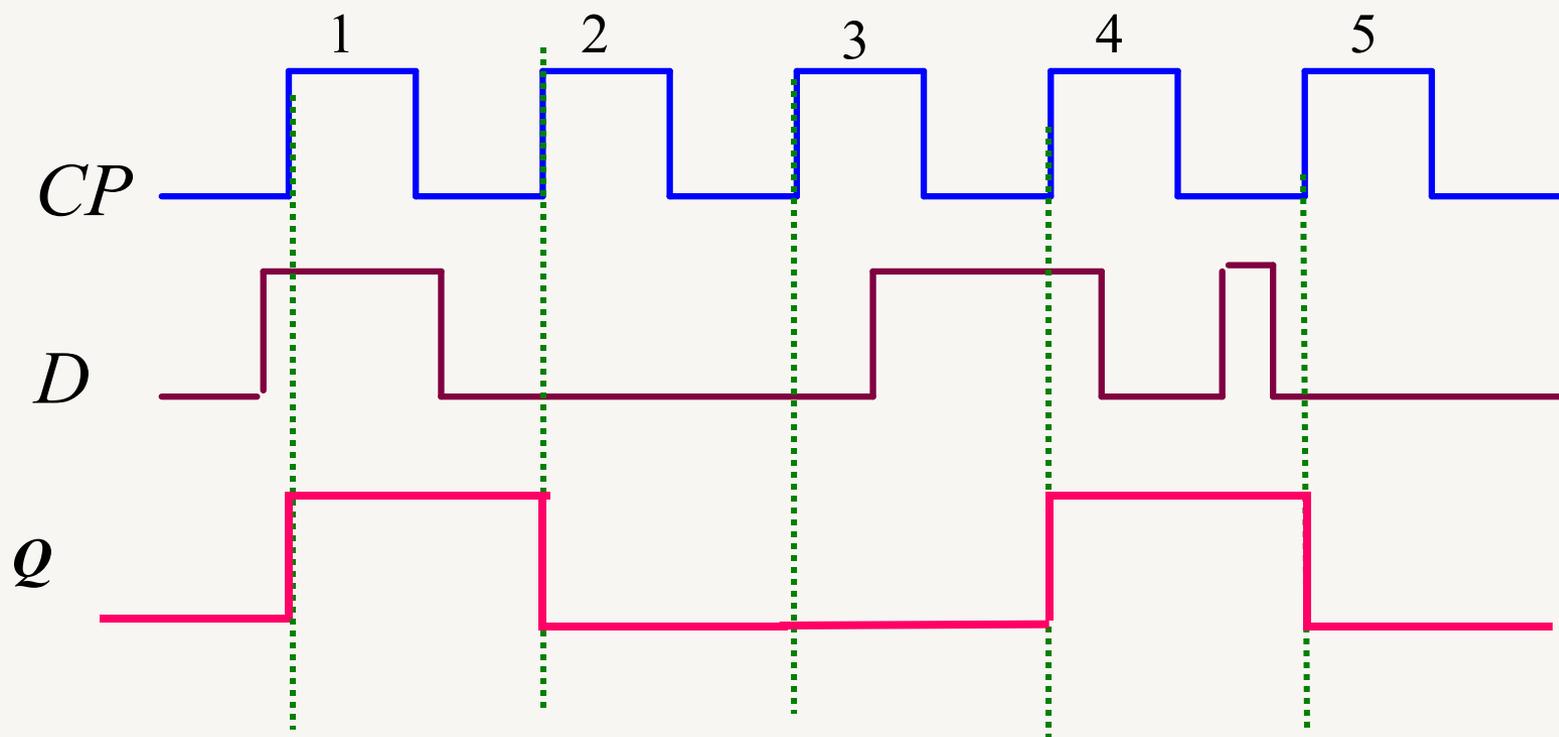
(b)

边沿D触发器74LS74

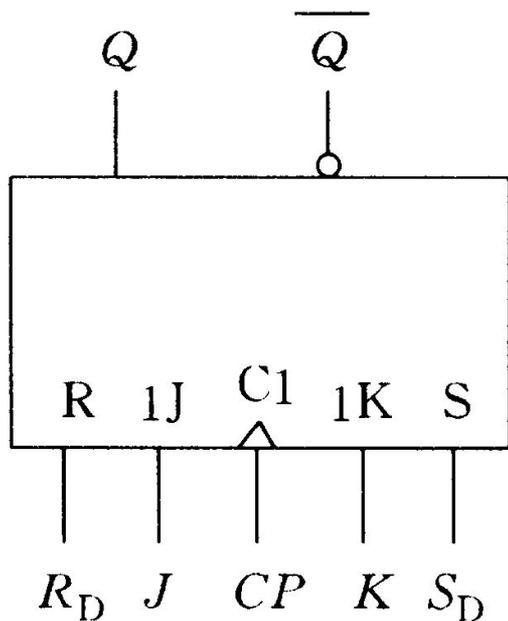
例 D边沿触发器的输入波形，画出输出波形图。

解：在波形图时，应注意以下两点：

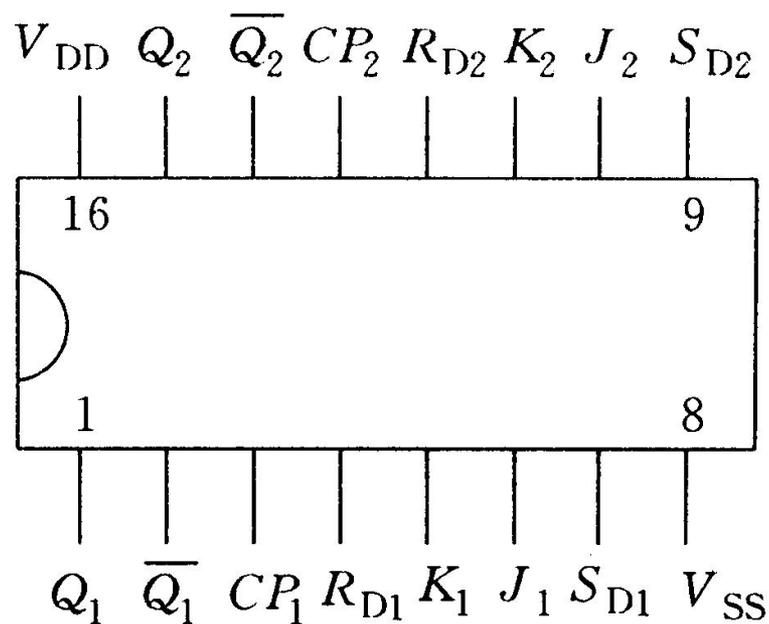
- (1) 触发器的触发翻转发生在CP的上升沿。
- (2) 判断触发器次态的依据是CP上升沿前一瞬间输入端D的状态。



5.2.2 边沿JK触发器



(a)



(b)

边沿JK触发器

JK触发器是一种功能最强的触发器。它有两个输入端，一个为J，另一个为K，它是一个上升沿触发器，即触发器在CP上升沿到来时，次态输出值随J，K取值的不同而发生变化。

边沿JK触发器状态转换真值表

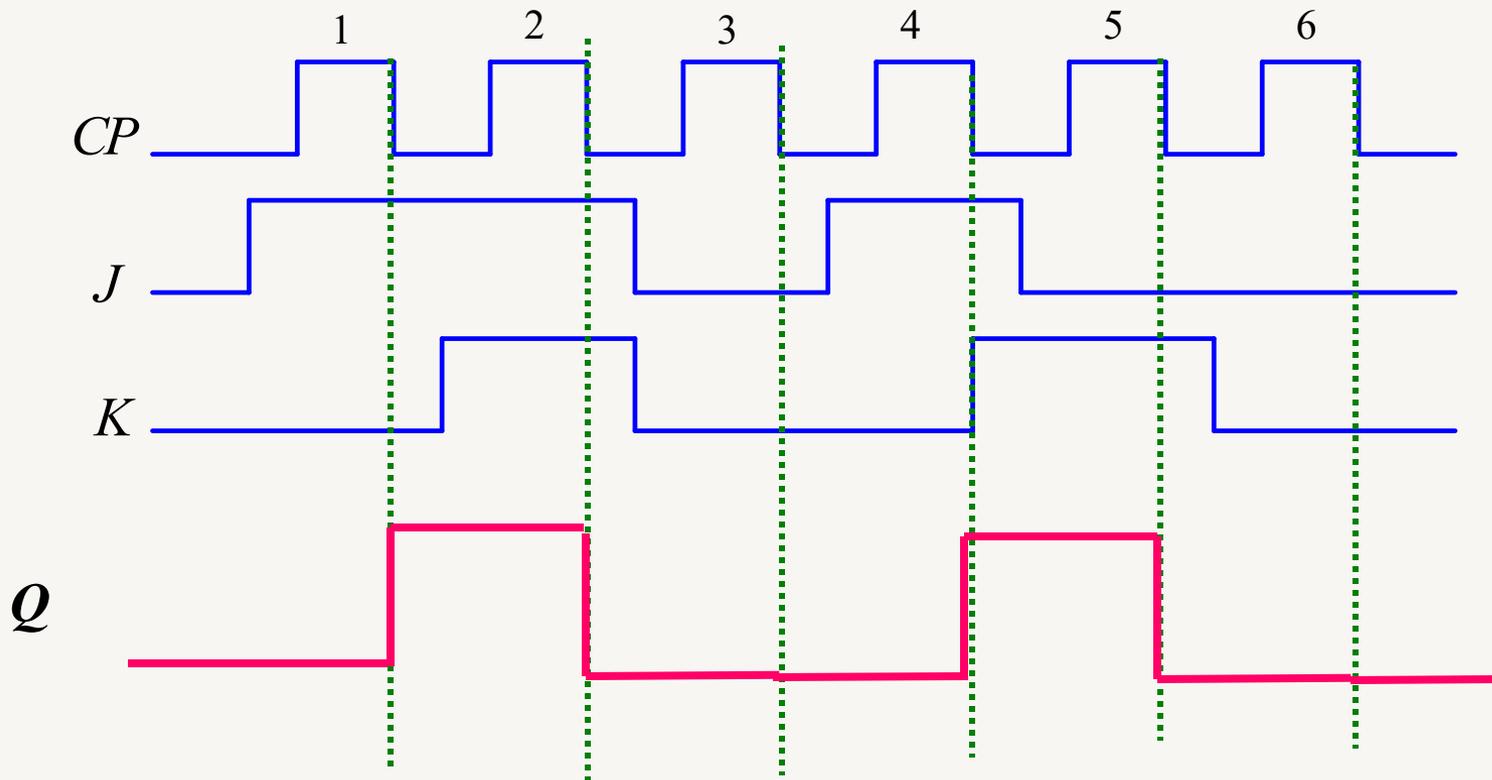
CP	J	K	Q_n	Q_{n+1}	说明
0, 1, ↓	×	×	×	Q_n	不变
↑	0	0	×	Q_n	保持
↑	0	1	×	0	置0
↑	1	0	×	1	置1
↑	1	1	×		翻转

JK触发器具有保持、置0、置1、翻转等功能，因此它是一种功能强大、使用灵活的器件。

例5.2.1 已知边沿JK触发器J、K的波形如图所示，画出输出Q的波形图（设初始状态为0）。

在画主从触发器的波形图时，应注意以下两点：

- (1) 触发器的触发翻转发生在时钟脉冲的触发沿（这里是下降沿）
- (2) 判断触发器次态的依据是时钟脉冲下降沿前一瞬间输入端的状态。



5.2.3 T和T'触发器

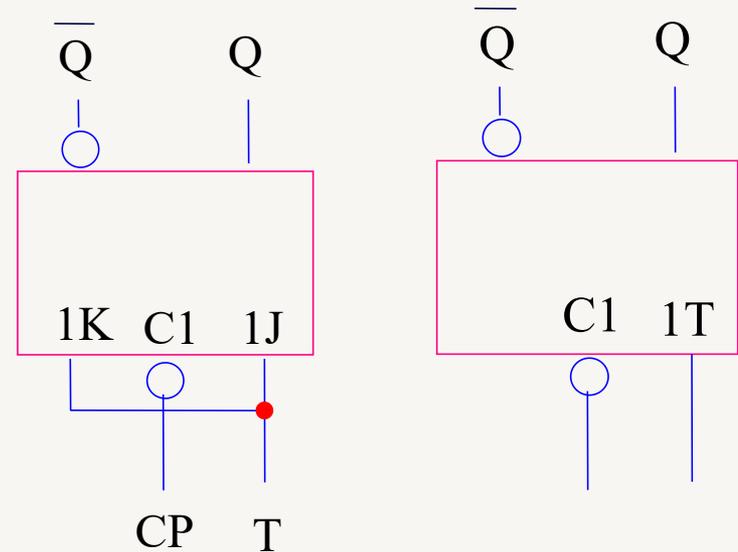
将JK触发器的J和K相连作为T输入端就构成了T触发器。

T触发器特性方程：

$$Q^{n+1} = T\overline{Q}^n + \overline{T}Q^n$$

T触发器的功能表

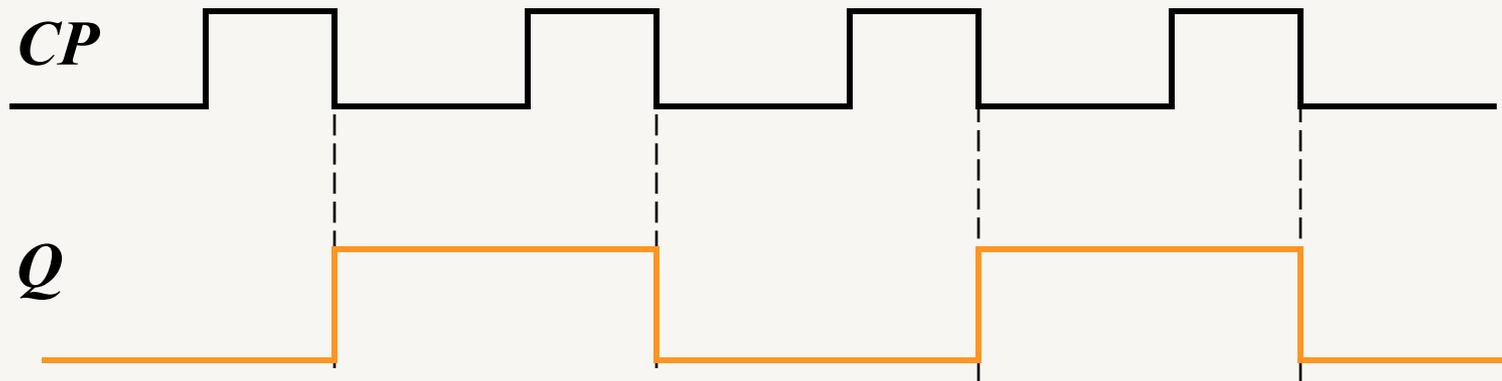
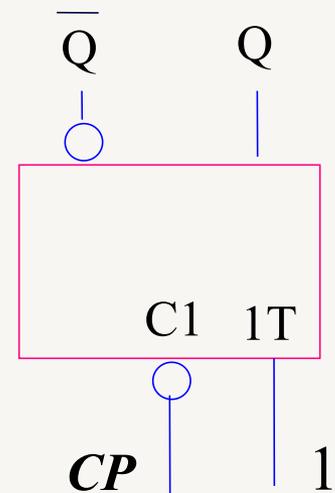
T	Q^n	Q^{n+1}	功能
0	0	0	$Q^{n+1} = Q^n$
0	1	1	
1	0	1	$Q^{n+1} = \overline{Q}^n$
1	1	0	



当T触发器的输入端为 $T=1$ 时，
称为T'触发器。

T'触发器的特性方程：

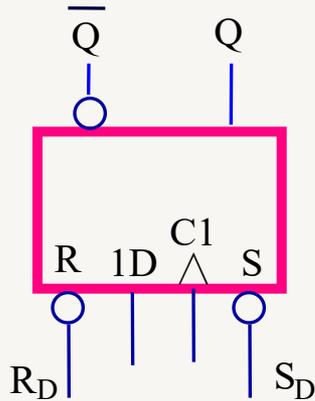
$$Q^{n+1} = \overline{Q^n}$$



触发器的直接置0和置1端

R_D 和 S_D 不受 CP 和 D 信号的影响，具有最高的优先级。

R_D ——直接置0端，低电平有效；
 S_D ——直接置1端；低电平有效。



R_D	S_D	Q^{n+1}
0	0	禁止
0	1	0
1	0	1
1	1	弃权

触发器功能的转换

1. 用JK触发器转换成其他功能的触发器

(1) JK→D

分别写出JK触发器和D触发器的特性方程

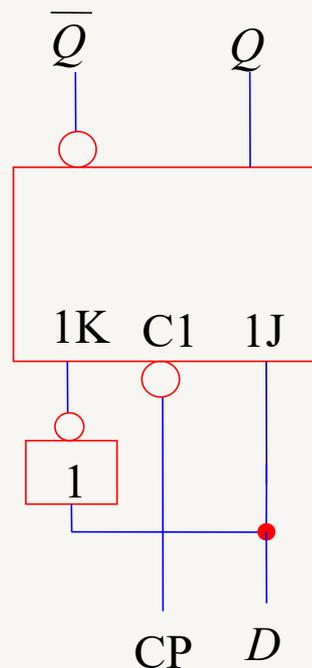
$$Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n$$

$$Q^{n+1} = D = D(\overline{Q}^n + Q^n) = D\overline{Q}^n + DQ^n$$

比较得： $J = D$

$$K = \overline{D}$$

画出逻辑图：



(2) JK → T (T')

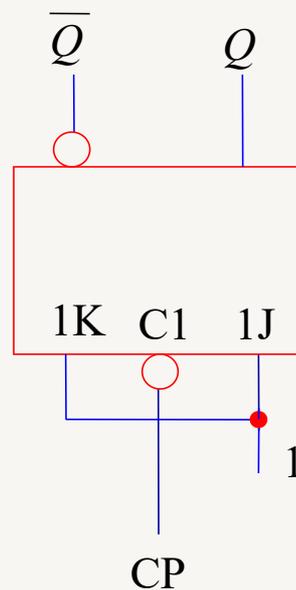
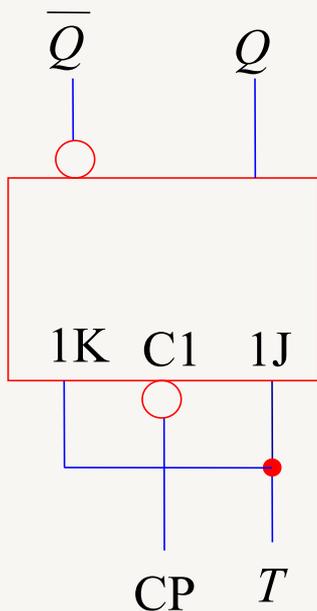
写出JK触发器和T触发器的特性方程：

$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$

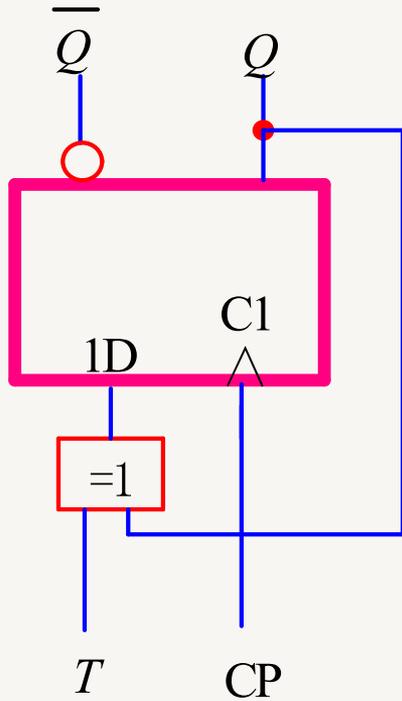
$$Q^{n+1} = T\bar{Q}^n + \bar{T}Q^n$$

比较得： $J=T$ ， $K=T$ 。

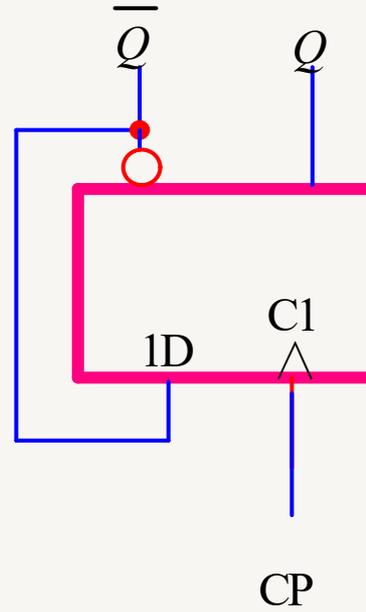
令 $T=1$ ，即可得T'触发器。



(2) $D \rightarrow T$

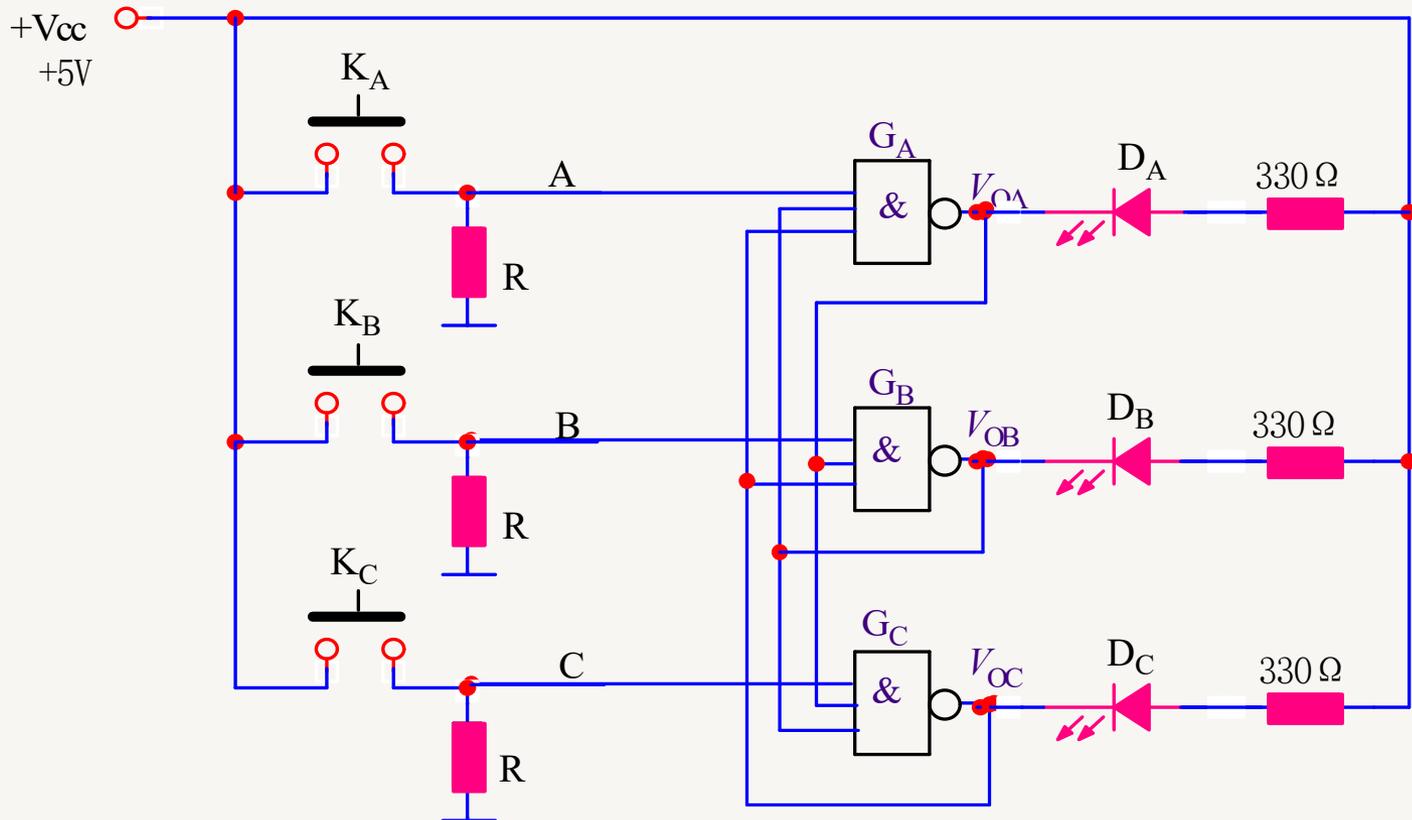


(3) $D \rightarrow T'$

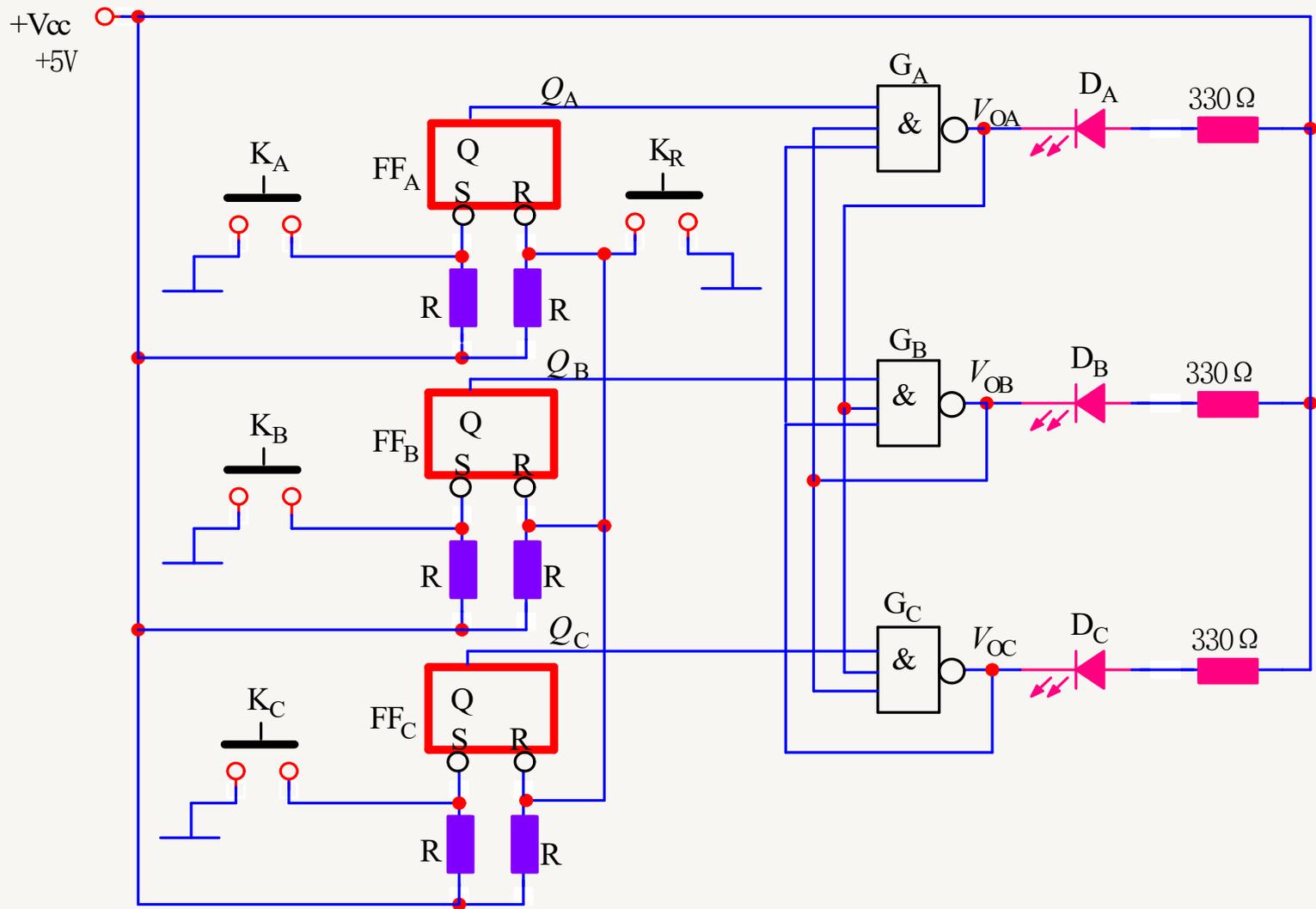


触发器应用举例

例1 设计一个3人抢答电路。3人A、B、C各控制一个按键开关 K_A 、 K_B 、 K_C 和一个发光二极管 D_A 、 D_B 、 D_C 。谁先按下开关，谁的发光二极管亮，同时使其他人的抢答信号无效。



利用触发器的“记忆”作用，使抢答电路工作更可靠、稳定。



5.3应用与实验

5.3.1 触发器的简单应用

1.消除机械开关抖动电路

机械开关接通时，由于振动会使电压或电流波形产生“毛刺”，如图5.11（b）所示。在电子电路中，一般不允许出现这种现象，因为这种干扰信号会导致电路工作出错。

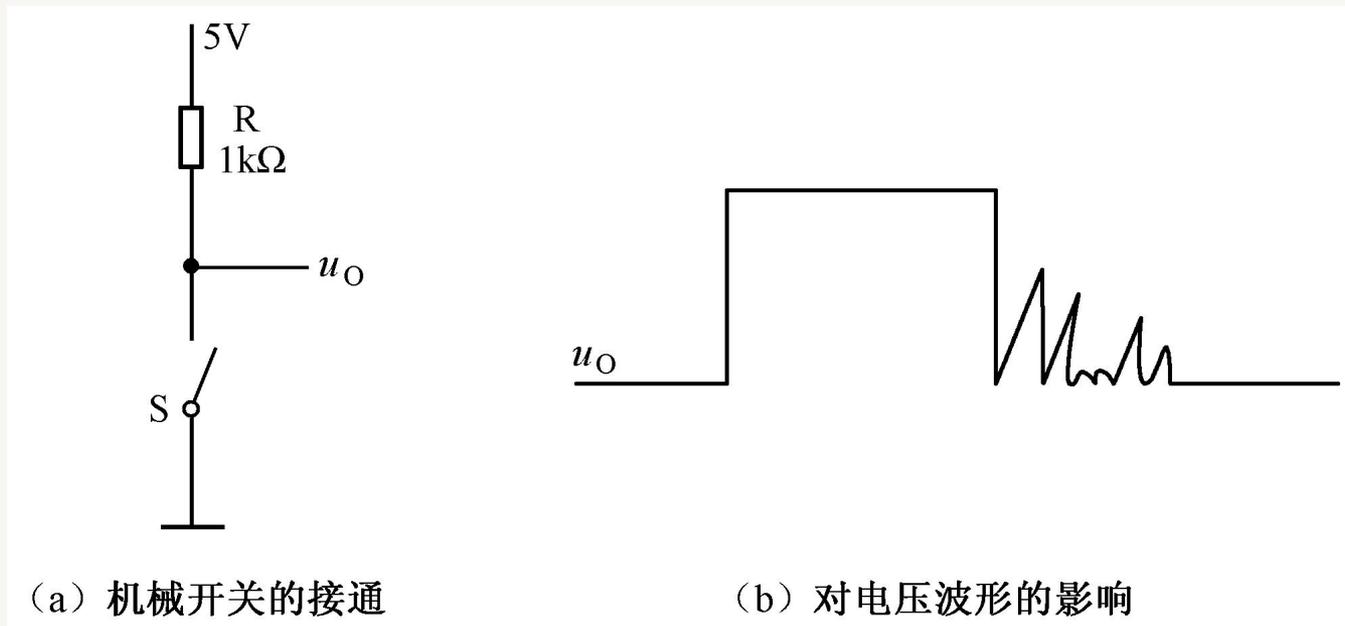
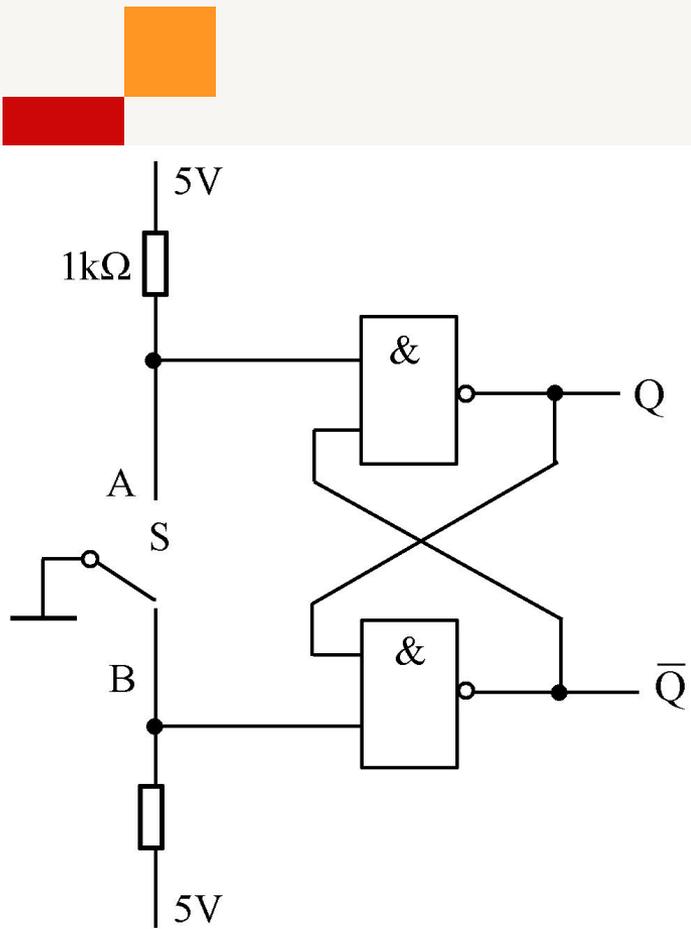
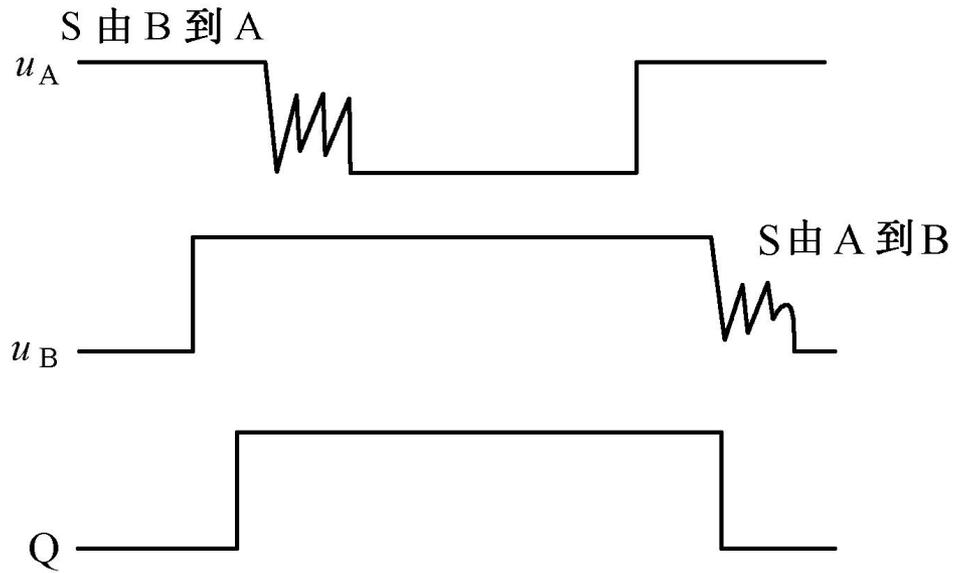


图5.11 机械开关的工作情况



(a) 电路



(b) 电压波形

图5.12 利用基本RS触发器消除机械开关振动的影响

2. 优先裁决电路

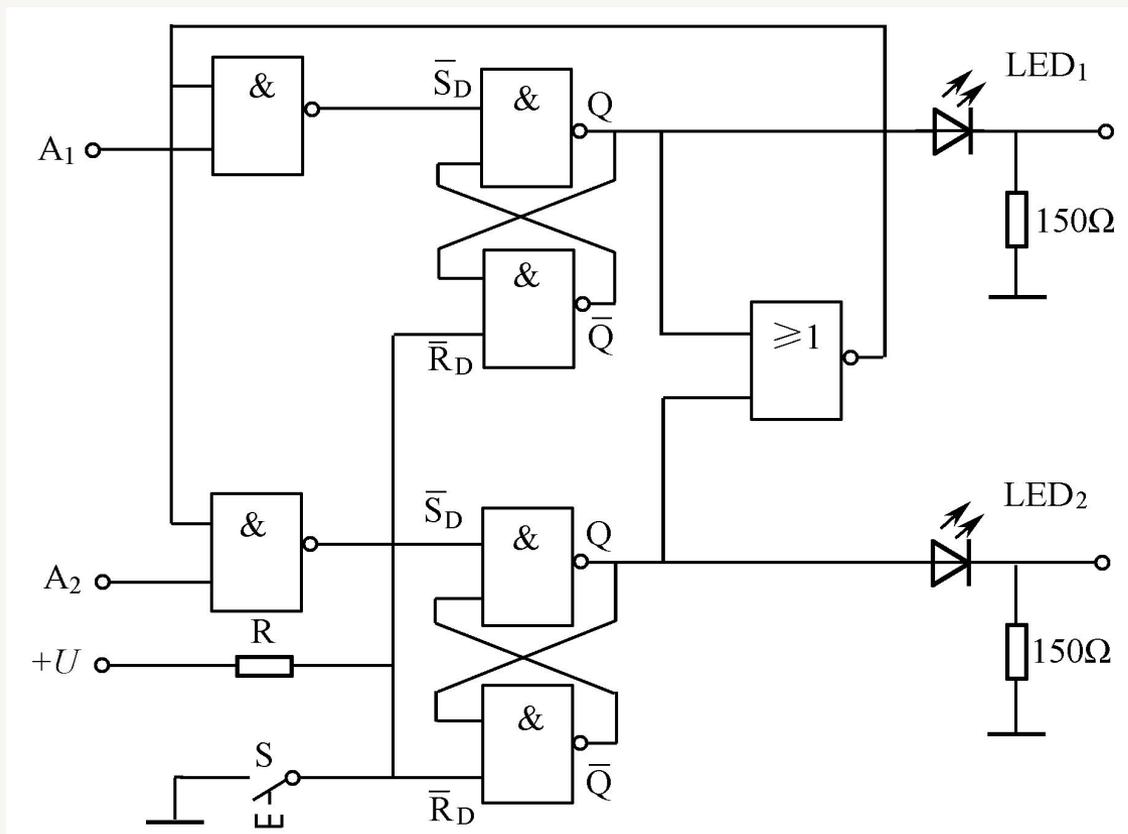


图5.13 优先裁决电路

3.四人（组）抢答电路

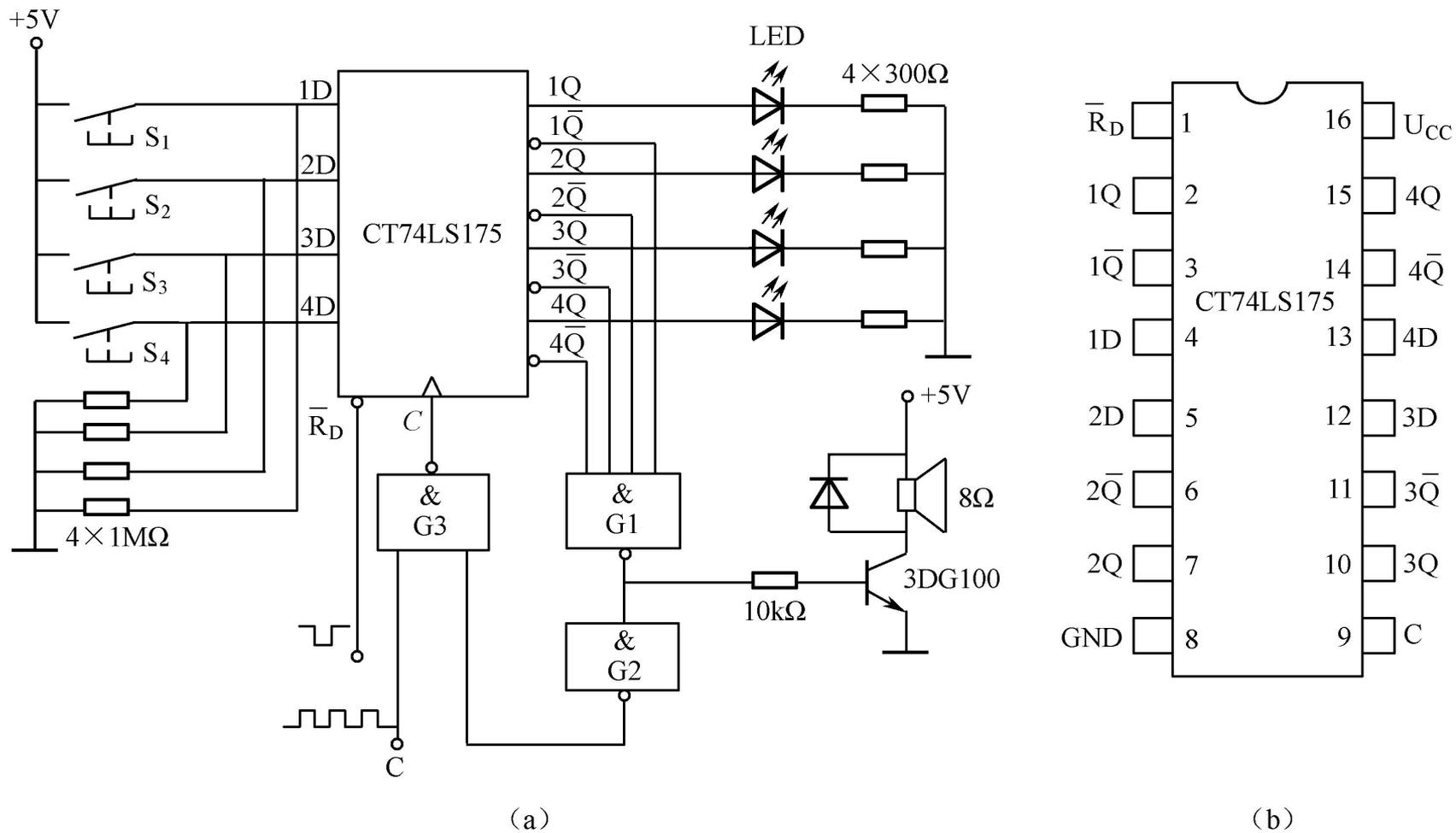


图5.14 四人（组）抢答电路

5.3.2 触发器及其应用实验

一、实验目的

- (1) 学会对集成触发器逻辑功能的测试方法。
- (2) 了解触发器的不同逻辑功能之间的相互转换。

三、实验仪器和器材

数字实验系统：一台；直流稳压电源：一台；集成电路：74LS00, 74LS74, 74LS112各一片。

四、实验内容与步骤

1. 基本RS触发器的测试

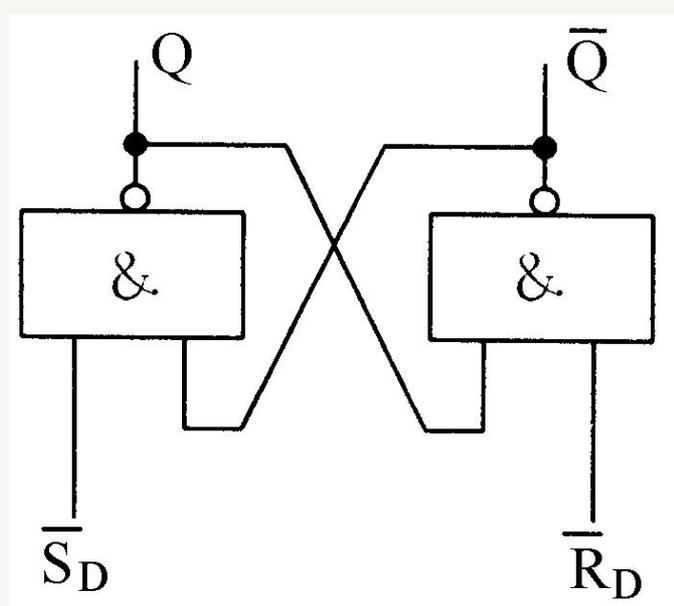


表18-6 由与非门组成的基本RS触发器功能测试表

S_D	R_D	Q	\overline{Q}

2. JK触发器功能的测试

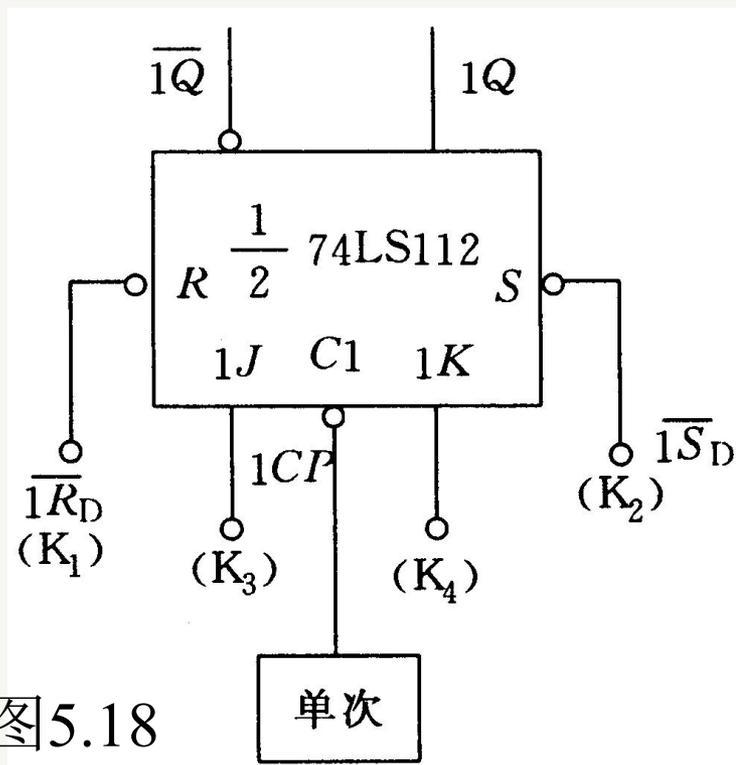


表18-7

CP	J	K	\bar{S}_D	\bar{R}_D	Q	\bar{Q}
×	×	×	0	1		
×	×	×	1	0		

(3) 逻辑功能测试：J, K端的逻辑电平按实验表18-8提供，将测试结果填入表18-8中。

表18-8

J	K	CP	Q^{n+1}	
			$Q^n=1$	$Q^n=1$
0	0	0→1		
0	0	1→0		
0	1	0→1		
0	1	1→0		
1	0	0→1		
1	0	1→0		
1	1	0→1		
1	1	1→0		

3. D触发器功能测试

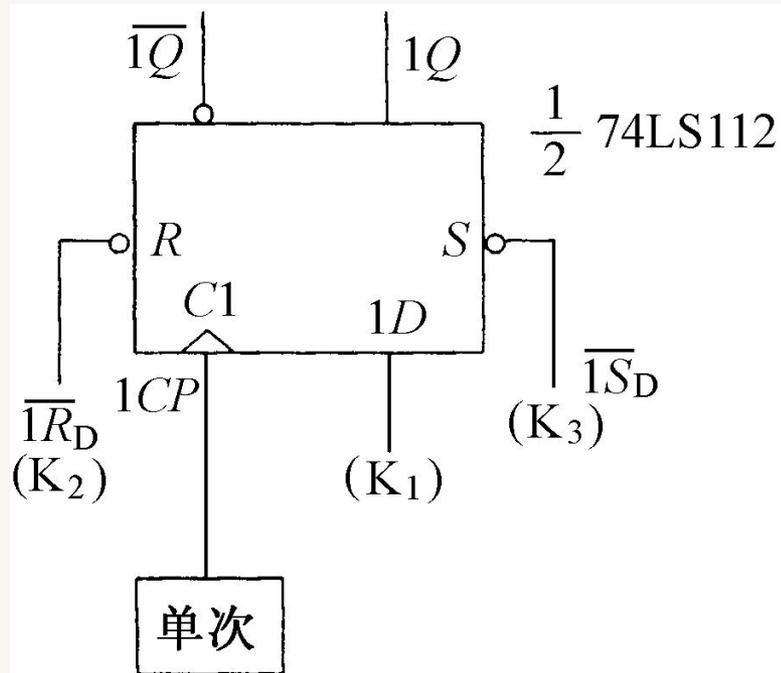
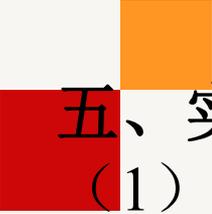


图5.19 D触发器实验线路图

CP	D	\overline{S}_D	\overline{R}_D	Q	\overline{Q}
×	×	0	1		
×	×	1	0		

(3) 逻辑功能的测试：按表18-10所给的条件，测试D触发器逻辑功能，并将测试结果填入表18-10中。

D	CP	Q^{n+1}	
		$Q^n=0$	$Q^n=1$
0	$0 \rightarrow 1$		
0	$1 \rightarrow 0$		
1	$0 \rightarrow 1$		
1	$1 \rightarrow 0$		



五、实验分析和总结

- (1) 整理实验结果，并进行分析、总结。
- (2) 设计D触发器和JK触发器之间的转换电路，并验证之。

本章小结

1. 触发器有两个基本性质：（1）在一定条件下，触发器可维持在两种稳定状态（0或1状态）之一而保持不变；（2）在一定的外加信号作用下，触发器可从一个稳定状态转变到另一个稳定状态。
2. 描写触发器逻辑功能的方法主要有特性表、特性方程、驱动表、状态转换图和波形图(又称时序图)等。
3. 按照结构不同，触发器可分为：
 - (1) 基本RS触发器，为电平触发方式。
 - (2) 同步触发器，为脉冲触发方式。
 - (3) 主从触发器，为脉冲触发方式。
 - (4) 边沿触发器，为边沿触发方式。
4. 根据逻辑功能的不同，触发器可分为：
 - (1) RS触发器
 - (2) JK触发器
 - (3) D触发器
 - (4) T触发器 (T' 触发器)
5. 同一电路结构的触发器可以做成不同的逻辑功能；同一逻辑功能的触发器可以用不同的电路结构来实现。
6. 利用特性方程可实现不同功能触发器间逻辑功能的相互转换。