

## ξ5-1 RS触发器（一）

教学目的： 1、让学生掌握基本 RS 触发器的工作原理及逻辑功能

2、培养学生的分析能力

教学重点： 与非门连接后的分析

教学难点： 基本 RS 触发器电路的真值表

教学方法： 讲授法

教学时间： 一课时

教学过程：

一、复习：

提问基本门电路与门、或门、非门的逻辑功能：

二、新授：

组合电路和时序电路是数字电路的两大类。门电路是组合电路的基本单元；触发器是时序电路的基本单元。

触发器按其稳定工作状态可分为双稳定触发器，单稳定触发器，无稳态触发器（多谐振荡器）等。双稳态触发器按其逻辑功能可分为 RS 触发器，JK 触发器，D 触发器和 T 触发器等；按其结构可分为主从触发器和维持阻塞型触发器等。

（一）基本 RS 触发器

1、电路组成：

基本 RS 触发器可由两个“与非”门交叉连接而成，如下图所示。

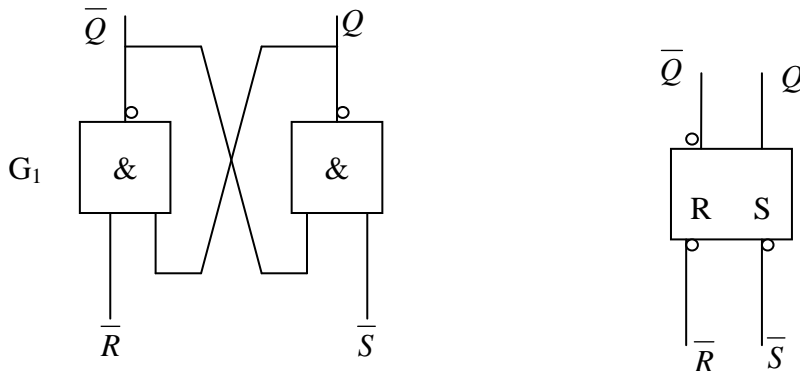


图 (a) 基本 RS 触发器

图 (b) 符号

图 (c) 基本 RS 触发器真值表

$\bar{R}$	$\bar{S}$	Q	逻辑功能
0	1	0	置 0
1	0	1	置 1
1	1	不变	保持
0	0	不定	应当避免

做好与组合逻辑电路的衔接

触发器其实也是由门电路组成的组合逻辑门电路，因此要理解和掌握它，就要先得从组合逻辑门电路入手。

以上这个图是基本 RS 触发器，它其实是由 2 个与非门的输入端与出端交叉耦合而组成，所以对于与非门的理解明了。与非门，其表示的意思为  $Y = \overline{A \bullet B}$ ，其规律为全 1 出 0，有 0 出 1，只有理解了基本与非门，才可以去进一步分析基本 RS 触发器。Q 与  $\bar{Q}$  是基本触发器的输出端，两者的逻辑状态在正常条件下能保持相反。

这种触发器有两种稳定状态：一个状态是  $Q=1$ ， $\bar{Q}=0$ ，称为置位状态（“1”态）；另一个状态是  $Q=0$ ， $\bar{Q}=1$ ，称为复位状态（“0”态），相当于以 Q 为准来命名。

相应的输入端  $\bar{R}$ 、 $\bar{S}$  分别称为直接置 0 端或复位端、直接置位端或直接置“1”端

2、逻辑功能：

1)  $\bar{S}=1$ ， $\bar{R}=0$

所谓  $\bar{S}=1$ ，就是将  $\bar{S}$  端保持高电位；而  $\bar{R}=0$ ，就是在  $\bar{R}$  端加一个负脉冲。设触发器的初始状态为“1”态，即  $Q=1$ ， $\bar{Q}=0$ 。这时“与非”门  $G_2$  有一个输入端为“0”，其输出端变为“1”；而“与非”门  $G_1$  的两个输入端全为

“1”，其输出端 Q 变为“0”。因此，在  $\bar{R}$  端加负脉冲后，触发器就由“1”态翻转为“0”态。如果它的初始态为“0”态，触发器仍保持“0”态不变。

$$2) \bar{S}=0, \bar{R}=1$$

设触发器的初始状态为“0”态，即  $Q=0, \bar{Q}=1$ 。这是“与非”门  $G_1$  有一个输入端为“0”，其输出端 Q 变为“1”；而“与非”门  $G_2$  的两个输入端全为“1”，其输出端 变为“0”。因此，在  $\bar{S}$  端加负脉冲后，触发器就由“0”态翻转为“1”态。如果它的初始状态为“1”态，触发器人保持“1”态不变。

$$3) \bar{S}=1, \bar{R}=1$$

假如在 (1) 中 由“0”变为“1”（即除去负脉冲），或在 (2) 中由“0”变为“1”，这样， $\bar{S}=1, \bar{R}=1$ ，则触发器保持原状态不变。这就是它具有存储或记忆功能。

$$4) \bar{S}=0, \bar{R}=0$$

当  $\bar{S}$  端和  $\bar{R}$  端同时加负脉冲时，两个“与非”门输出端都为“1”，这就达不到 Q 与  $\bar{Q}$  的状态应该相反的逻辑要求。但当负脉冲除去后，触发器将由各种偶然因素决定其最终状态。因此这种情况在使用中应该禁止出现。

可知，基本 RS 触发其由两个稳定状态，它可以直接置位或复位，并具有存储或记忆的功能。在直接置位端加负脉冲（ $\bar{S}=0$ ）即可置位，在直接复位端加负脉冲（ $\bar{R}=0$ ）即可复位。负脉冲除去以后，直接置位端和复位端都处于“1”态高电平（平时固定接高电平），此时触发器保持原状态不变，实现存储或记忆功能。但是负脉冲不可同时加在直接置位端和直接复位端。

基本 RS 触发器的状态表见左图 (c) 所示。

上图 (b) 是基本 RS 触发器的图形符号, 途中输入端引线上靠近方框的小圆圈是表示触发器用负脉冲“0 电平”来置位或复位, 即低电平有效, 故用  $\overline{S}$  和  $\overline{R}$  表示。

上面介绍的基本触发器是各种双稳态触发器的共同部分。一般触发器还有导引带你路 (或称控制电路) 部分, 通过它把输入信号引导到基本触发器。下图是可控 RS 触发器的逻辑图, 其中, “与非”门  $G_1$  和  $G_2$  构成基本触发器, “与非”门  $G_3$  和  $G_4$  构成导引电路。R 和 S 是置“0”和置“1”信号的输入端。

小结:

该堂课的重点是利用与非门来分析 RS 触发器的工作过程, 总结出真值表。在教学中要引用组合逻辑电路的分析功能。最后要用触发器的命名原则来引起学生的注意, 让学生在分析的基础上就能知道触发器的逻辑功能。

作业:

- 1、画出 RS 触发器的逻辑功能图。
- 2、分析 RS 触发器的逻辑功能。

## ξ5-1 RS触发器 (二)

教学目的:

- 1、让学生掌握同步 RS 触发器的工作原理
- 2、培养学生的分析能力

教学重点: 同步 RS 触发器电路的逻辑功能

教学难点: 同步 RS 触发器电路的电路组成

教学方法: 讲授法

教学课时: 一课时

教学过程:

一、复习提问:

基本 RS 触发器有何逻辑功能? 哪种情况应当避免?

二、新授:

(二) 同步 RS 触发器

引入: 在实际数字电路中, 一般包含多个触发器, 常常要求各触发器在控制脉冲 (时钟脉冲 CP) 的作用下, 同步翻转。因此, 除 R、S 两个输入端外, 需再增加一个控制端 CP。只有在控制端出现时钟脉冲 CP 时, 触发器才动作。至于触发器的状态, 仍由 R、S 端的信号决定。这种触发器叫做同步 RS 触发器, 又称为时钟脉冲控制 RS 触发器。

1、电路组成及符号: 如图 (a) 所示,

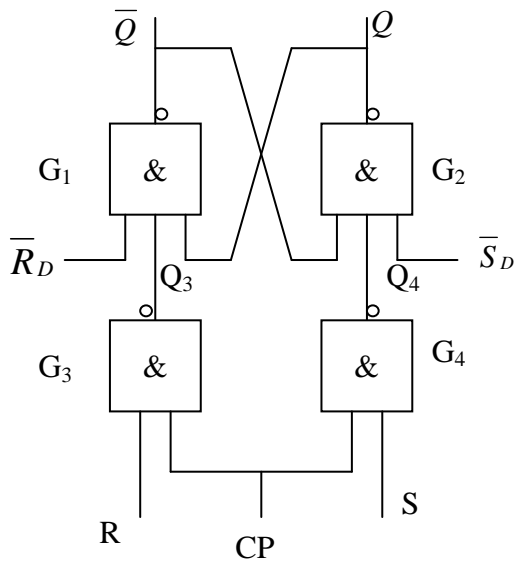


图 (a) 电路

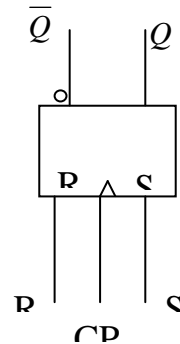


图 (b) 符号

从同步 RS 触发器的符号可知，R、S、CP 均无小圆圈，说明输入为高电平有效

2、工作原理：

(1) CP=0 时

当 CP=0 时，触发器维持原态。

(2) CP=1 时，触发器的功能如下表所示：

同步 RS 触发器真值表

R	S	$Q_{n+1}$	逻辑功能
0	1	1	置 0
1	0	0	置 1
0	0	$Q_n$	保持
1	1	不定	不允许

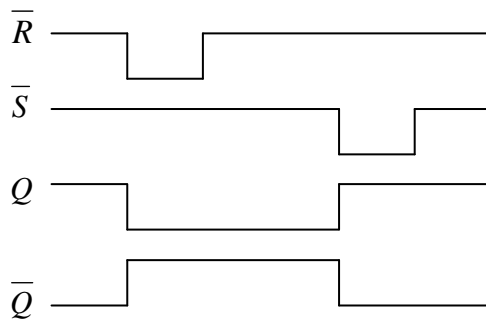
表中  $Q_n$  表示原态， $Q_{n+1}$  表示 CP 脉冲到来后的状态，即现态。

从真值表可知：R 是置 0 端，S 是置 1 端，都是高电平有效。

例 1、设如图 5-1 (a) 的基本 RS 触发器的输入  $\bar{S}$ 、 $\bar{R}$  的波形如图 5-3 所示，

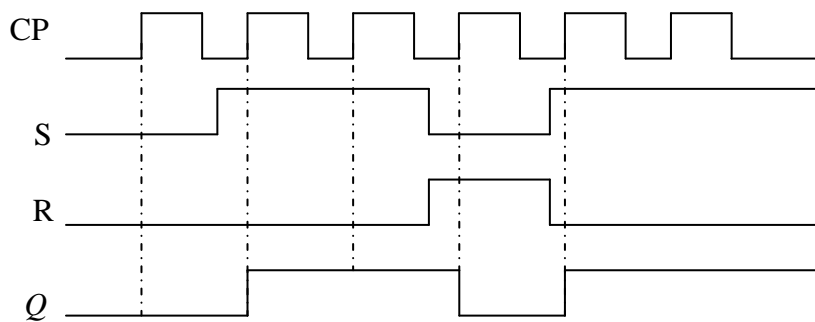
触发器的初始状态  $Q=1$ ，试在  $\bar{S}$ 、 $\bar{R}$  的波形下方，画出  $Q$ 、 $\bar{Q}$  的信号波形

解：波形如下图所示：



例 2、同步 RS 触发器如图 5-2 (a) 所示，若输入 R、S、CP 的波形如图 5-4 所示，试在它们的下方，画出 Q、 $\bar{Q}$  的信号波形

解：波形如下图所示：



小结：RS 触发器的工作原理及工作波形的做法

练习及作业：P227 5-3 5-4

教学课题： 主从型 RS 触发器

教学目的： 1、 让学生掌握主从型 RS 触发器的工作原理  
2、 培养学生的分析能力

教学重点： 主从工作过程的分析

教学难点： 主从 RS 触发器电路的真值表

教学方法： 讲授

教学时间： 2 课时

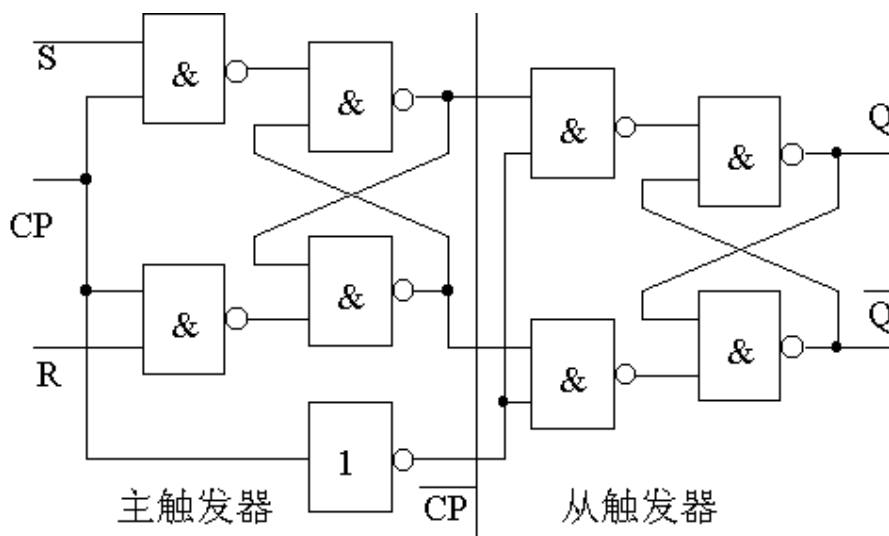
教学过程：

### 一、复习：

RS 触发器的逻辑功能

### 二、新授：主从 RS 触发器

#### 1. 电路形式



首先学生要从电路形式上来认识主从型 RS 触发器，然后才能从原有的 RS 触发器入手来进行分析，有利于学生知识的系统化，能够有层次感。

先从同步 RS 触发器的缺点开始，分析电路的问题所在，担出解决问题有办法。以提高学生的学习兴趣。

#### 2. 工作原理

CP=1 期间，主触发器状态随 R 、 S 翻转，从触发器状态保持不变。

CP 从 1 变成 0 时，从触发器的状态随此时主触发器状态翻转。

CP=0 期间，主触发器和从触发器状态均保持不变。

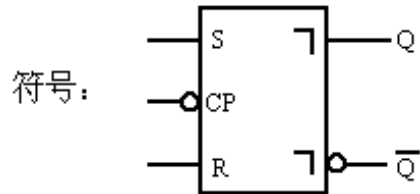
因此，主从 RS 触发器是一个边沿触发器

然后由工作原理推出真值表。以利于学生有序的掌握知识。由于电路的结构比较复杂，学生在平时使用的过程在中会有较多的不便，故引出主从型 RS 触发器的逻辑符号，以便在平时画图时使用。

### 3. 功能表、表达式和逻辑符号

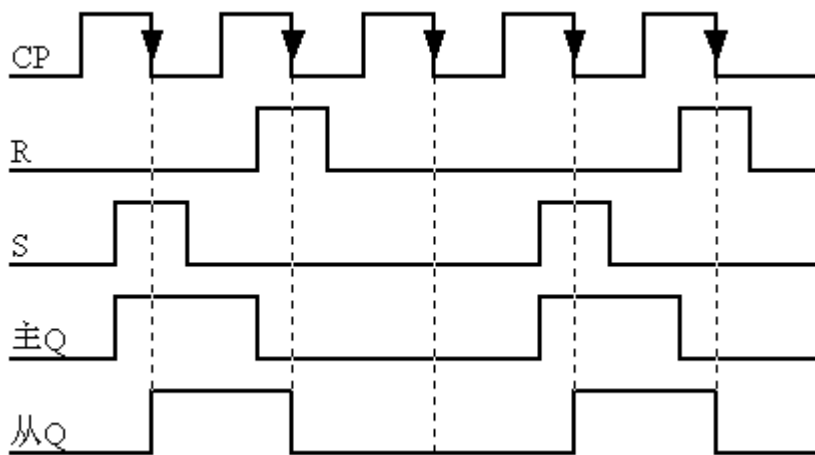
CP	S	R	$Q^n$	$Q^{n+1}$
X	X	X	X	X
↓	0	0	0	0
↓	0	0	1	1
↓	0	1	0	0
↓	0	1	1	0
↓	1	0	0	1
↓	1	0	1	1
↓	1	1	0	不定
↓	1	1	1	不定

$$\left\{ \begin{array}{l} \text{表达式:} \\ Q^{n+1} = S + \bar{R}Q^n \\ S \cdot R = 0 \end{array} \right.$$



真值表不能够死记硬背，要讲究机巧，这里要引用 RS 触发器的规则，这里是输入高电平有效，只有当输入有一个为 1 时，输出才可能发生变化，当 RS 为 00 时则输出不变。当两个现时有效时则输出不能确定。由于 R 像 0 则当 RS 为 10 时则输出为 0，又由于 S 像 1，则当 RS 输入为 01 时，则输出为 1。这样学生就会较深的记住主从型 RS 触发器的真值表了。又能够让学生区分同步 RS 触发器的逻辑功能。

### 4. 波形图



主从 RS 触发器的状态只在时钟信号的下降沿翻转，抗干扰能力较强！克服



了同步 RS 触发器发生空翻的缺点。

作业：

- 1、画出主从型 RS 触发器的逻辑电路与逻辑符号。
- 2、分析主从型 RS 触发器的工作原理。

## 课 题：JK 触发器

教学目的：让学生掌握 JK 触发器的逻辑功能

教学重点：JK 触发器的逻辑功能

教学难点：JK 触发器的工作原理分析

教学方法：讲授法

教学时间：2 课时

教学过程：

一、复习引入：

上次课已经学习了主从型 RS 触发器的逻辑功能，在实际中应用较多的是 JK 型触发器。

二、新授内容：

将两个脉冲选通锁存器级联起来可以形成抗干扰能力更强的主从触发器【图 (a) (b)】。

1、电路：

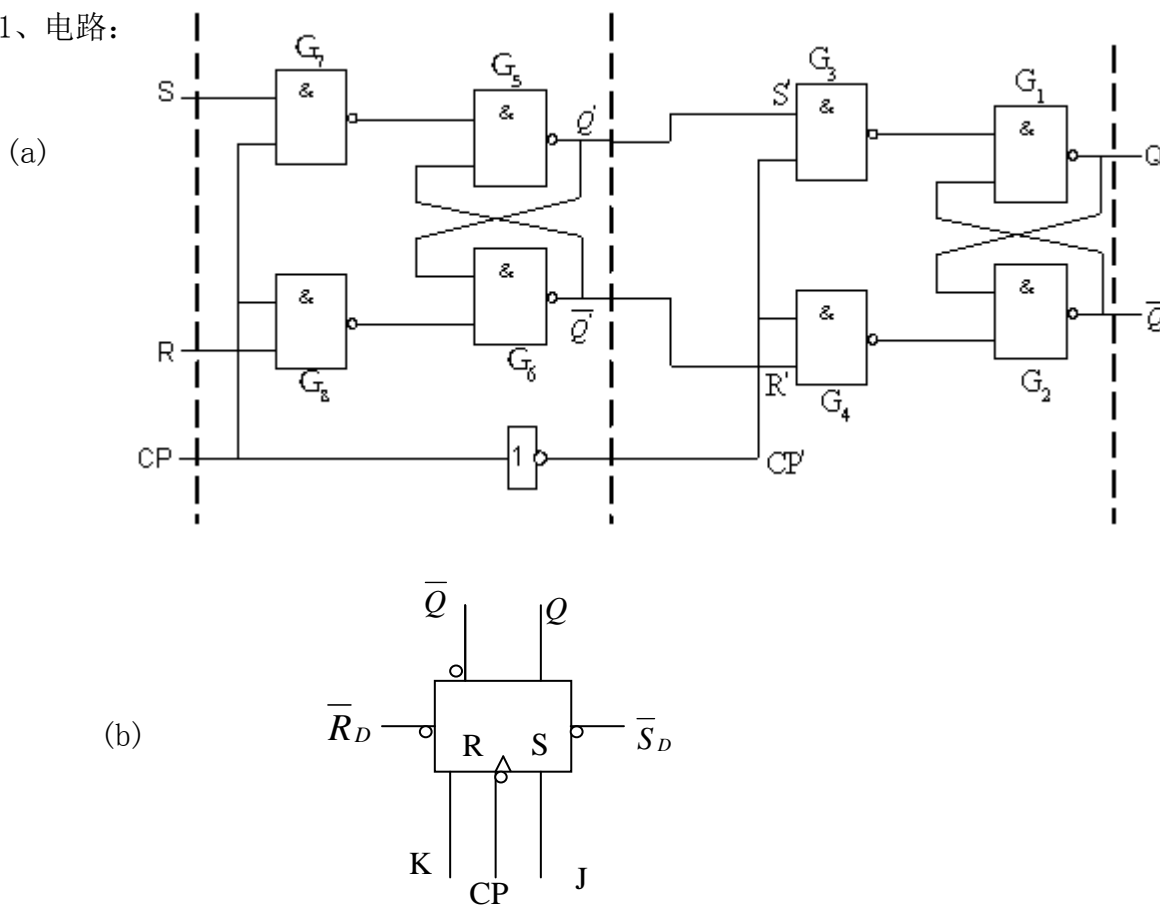


图 4.2.8 主从结构 RS 触发器

(a) 电路结构 (b) 图形符号

(b)

边沿触发器也是在脉冲选通锁存器【图 4.2.6 (a) (b)】的基础上形成的。由于构思巧妙，在门电路数量与主从触发器相差无几的情况下，边沿触发器具备了无可比拟的抗干扰能力。

## 2、JK 触发器的逻辑功能：

- (1)  $J=0, K=0, Q_{n+1} = Q_n$  保持
- (2)  $J=1, K=1, Q_{n+1} = \overline{Q_n}$  计数
- (3)  $J=1, K=0, Q_{n+1} = 1$  置 1
- (4)  $J=0, K=1, Q_{n+1} = 0$  置 0

其逻辑功能表如下：

J	K	$Q_{n+1}$	逻辑功能
0	0	$Q_n$	保持
0	1	0	置 0
1	0	1	置 1
1	1	$\overline{Q_n}$	计数

## 3、关于 J K 触发器电路主要说明下列几点：

(1) 主从 J K 触发器只是在主从触发器的基础上，通过改变接线而来，然后将主从触发器中的输入端 R 和 S 改名为 K 和 J。

(2) 当主从 J K 触发器的输入端 J 和 K 状态不同时，触发器在 C P 脉冲的触发下翻转情况不同，只有在  $J = K = 1$  时，有一个 C P 脉冲到来，在 C P 脉冲作用下触发器才总是翻转。

(3) 在主从 J K 触发器中，无论输入端 J 和 K 是什么样的输入组合形式，只要有 C P 脉冲的作用，J K 触发器的输出端输出状态都是确定的，所以 J K 触发器没有约束条件。

(4) 分析主从 J K 触发器的工作过程，要熟悉同步 R S 主从触发器的工作原理，或对与非门的工作原理相当熟悉，否则分析相当困难。

(5) 上面介绍的都是主从 J K 触发器，还有一种是同步 J K 触发器，它的电路结构

与同步 R S 触发器基本相同，比主从 J K 触发器电路结构简单，这里不再对这种触发器电路进行分析

小结：

该堂课的内容较为重要，应用的地方很多，故要求学生能够掌握 JK 触发器的逻辑真值表，要用简要的方式让学生去理解，而不要涉及到太多的工作原理。要用适合于学生的方法去教育学生，让学生在轻松的理解下去掌握知识。

作业：

- 1、列出 JK 触发器的真值表
- 2、画出 JK 触发器的逻辑符号。

课外作业：

- 1、预习 D 触发器的工作原理

2、在网上查阅有关资料来扩宽知识面，找到 JK 触发器的应用。

## 课 题：D 触发器

教学目的：让学生掌握 D 触发器的逻辑功能

教学重点：D 触发器的逻辑功能

教学难点：D 触发器的工作原理分析

教学方法：讲授法

教学时间：2 课时

教学过程：

一、复习引入：

复习 JK 触发器的逻辑功能。

二、新授：

(一) 电路的形式及符号：

就是让 K 端通过一个非门接到 J 端，那么输入端就是在 JK 触发器的基础上变化得来的，那么他的逻辑功能也就是 JK 触发器的一个部分。

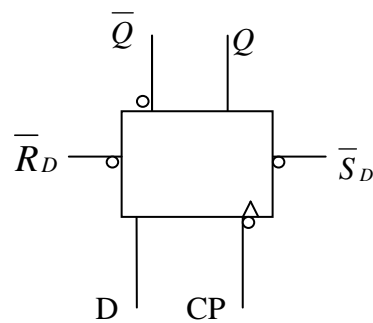
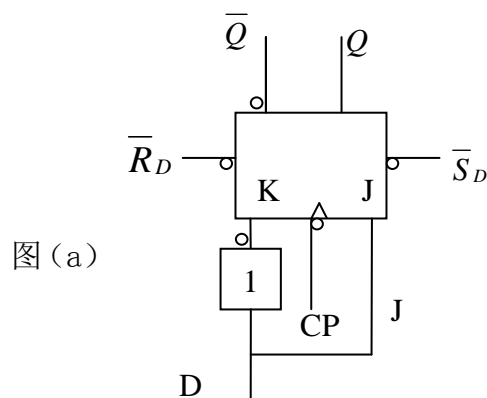


图 (b)

(二) 工作原理：

当 CP=0 时，触发器不工作，处于维持状态。控制信号让输入端无效，不用考虑输出的状态。

当 CP=1 时，它的功能如下：（重点）

教学方法：结合 JK 触发器来讲

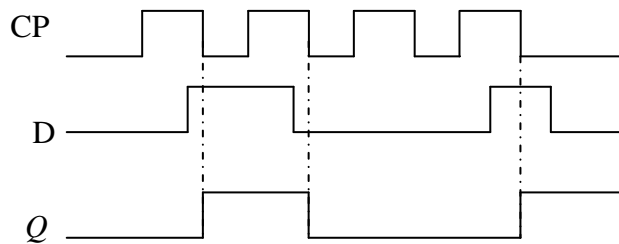
●当 D=0 时，次态  $Q_{n+1}=0$ ，

●当  $D=1$  时，次态  $Q_{n+1}=1$ ，

由此可见，当触发器工作时它的次态由输入控制函数  $D$  来确定。  
( $CP$  为时钟脉冲，它使触发器有节奏的工作)

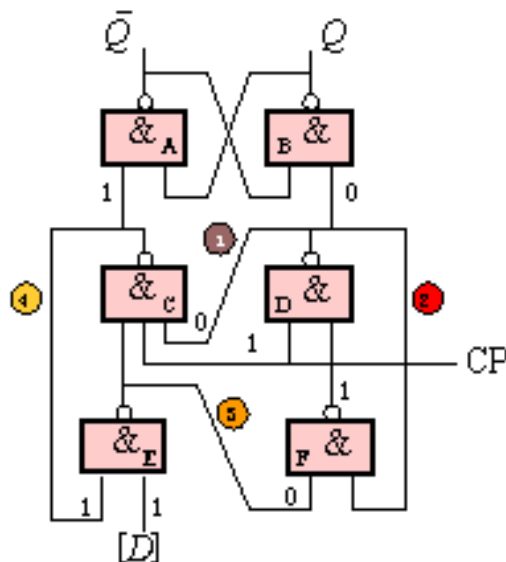
先让学生了解  $D$  触发器的逻辑功能，然后再用波形图来表示：

例1、已知  $D$  触发器的  $CP$  脉冲、 $D$  输入端的输入波形，画出次态的波形图。



(三) 知识面的扩充：

维持阻塞  $D$  触发器的电路如图 20-5-1 所示。从电路的结构可以看出，它是在基本  $RS$  触发器的基础之上增加了四个逻辑门而构成的， $C$  门的输出是基本  $RS$  触发器的置“0”通道， $D$  门的输出是基本  $RS$  触发器的置“1”通道。 $C$  门和  $D$  门可以在控制时钟控制下，决定数据  $[D]$  是否能传输到基本  $RS$  触发器的输入端。 $E$  门将数据  $[D]$  以反变量形式送到  $C$  门的输入端，再经过  $F$  门将数据  $[D]$  以原变量形式送到  $D$  门的输入端。使数据  $[D]$  等待时钟到来后，通过  $C$  门  $D$  门，以实现置“0”或置“1”。



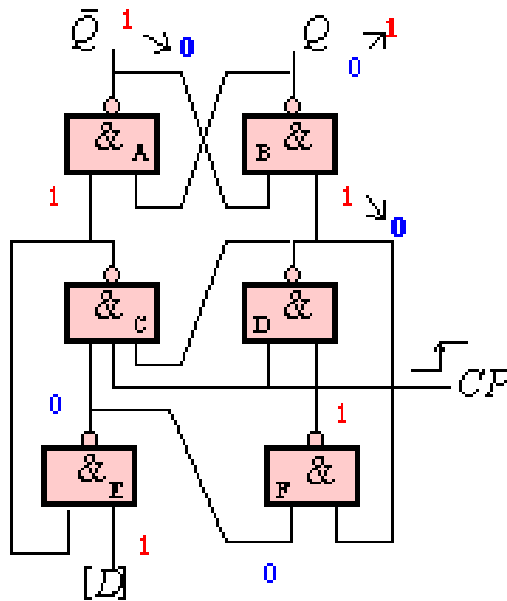


图 20-5-1 维持阻塞 D 触发器

图 20-5-2 触发器置“1”状态

关于 D 触发器和维持阻塞 D 触发器主要说明下列几点：

(1) D 触发器、维持阻塞 D 触发器又称为延迟型触发器，这是因为这种触发器的输出状态必须借助时钟脉冲 CP 的触发，将输入端 D 的信号存储到输出端 Q。实际的数字系统电路中，输入端本身也受到同一时钟脉冲的操作而不停变换，而 D 触发器输出端 Q 输出状态要比输入端 D 状态延迟一个时钟脉冲 CP 的时间间隔，所以称这种触发器为延迟型触发器。

(2) 维持阻塞 D 触发器是 CP 脉冲上沿触发的触发器，即只有在 CP 脉冲从 0 变成 1 时，触发器输出端 Q 状态才随输入端 D 改变，当 CP 脉冲从 1 变成 0 时，触发器不翻转。在这种触发器的电路符号中可看出上沿触发这一点，即电路符号中 CP 引脚端没有加上小圆圈。

(3) 维持阻塞 D 触发器是维持阻塞触发器的典型应用电路，维持阻塞触发器除可接成维持阻塞 D 触发器之外，还可以接成 T 触发器等多种，但应用较少。

小结：

该堂课的教学目的是让学生通过 JK 触发器来进一步学习 D 触发器的工作过程，掌握他的逻辑功能。提出波形分析法，让学生掌握触发器的分析能力。

作业：

- 1、画出 D 触发器的逻辑电路符号。
- 2、写出 D 触发器的逻辑功能。

## 课 题：T 触发器

教学目的：让学生掌握 T 触发器的逻辑功能

教学重点：T 触发器的逻辑功能

教学难点：T 触发器的工作原理分析

教学方法：讲授法

教学时间：2 课时

教学过程：

### 一、复习引入：

复习 D 触发器的逻辑功能。

### 二、新授：

#### （一）、电路的形式及符号：

就是让 K 端与 J 端接在一起，那么输入端就是在 JK 触发器的基础上变化得来的，那么他的逻辑功能也就是 JK 触发器的一个部分。

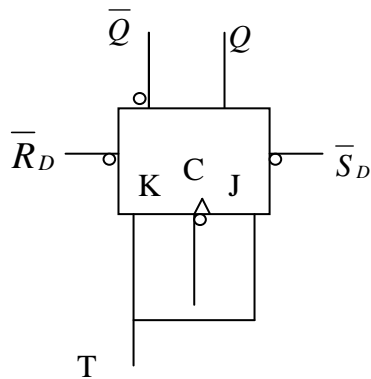


图 (a) 逻辑图

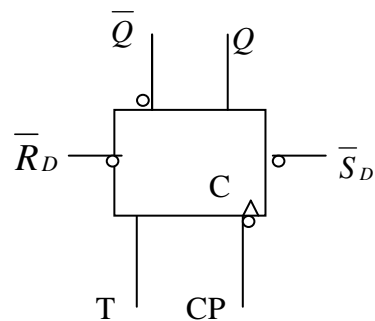


图 (b) 逻辑符号

#### （二）、工作原理：

1、CP=0 时，触发器不工作，处于维持状态，控制信号让输入端无效，不用考虑输出的状态。

2、CP=1 时，触发器的功能如下：（重点）

T=0 时，次态  $Q_{n+1} = Q_n$  现态；

T=1 时，次态  $Q_{n+1}$  与现态  $Q_n$  相反：触发器翻转，完成计数功能。



T 触发器的真值表:

T	$Q_{n+1}$	逻辑功能
0	$Q_n$	保持
1	$\overline{Q_n}$	计数

### 补充: $T'$ 触发器

1、电路符号:

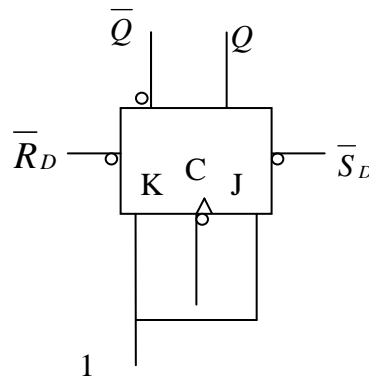


图 (c)  $T'$  触发器

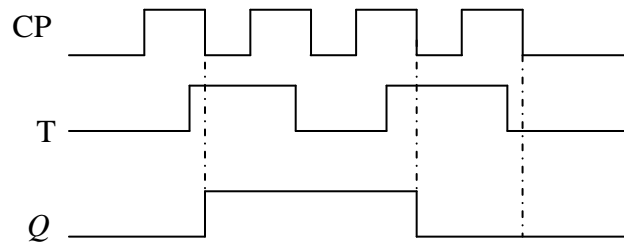
(1)  $T'$  触发器也是从主从 J K 触发器通过不同接线而来的, T 触发器和  $T'$  触发器对这两种触发器的工作原理分析可借助主从 J K 触发器电路进行。

(2) 当 T 触发器的输入端恒为 1 是, 每来一个 CP 脉冲, 触发器就翻转一次, 这样 T 触发器就变成了  $T'$  触发器。  $T'$  触发器只有翻转的功能, 故又称为计数触发器。  $T'$  触发器是 T 触发器的一种特例。

2、  $T'$  触发器的真值表:

T	$Q_{n+1}$	逻辑功能
1	$\overline{Q_n}$	计数

例 1. 已知 T 触发器的 CP 脉冲、T 的输入波形, 试画出输出波形。(如下左图)



触发器的逻辑功能是指触发器次态  $Q^{n+1}$  和输入信号及现态  $Q^n$  之间的逻辑关系。可以用功能表、特性方程、状态转换图（状态图）等方法来描述。按照逻辑功能的不同，一般把触发器分成 RS、JK、D、T 四种类型。表 6.1 示出了四种类型触发器功能描述方法。

表 6.1

	RS 触发器				JK 触发器				D 触发器			T 触发器		
特性方程	$\begin{cases} Q^{n+1} = S + \bar{R}Q^n \\ S R = 0 \end{cases}$				$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$				$Q^{n+1} = D$			$Q^{n+1} = T \oplus Q^n$		
功能表	R	S	$Q^{n+1}$	说明	J	K	$Q^{n+1}$	说明	D	$Q^{n+1}$	说明	T	$Q^{n+1}$	说明
	0	0	$Q^n$	保持	0	0	$Q^n$	保持	0	0	置 0	0	$Q^n$	保持
	0	1	1	置 1	0	1	0	置 0	1	0	置 1	1	$\bar{Q}^n$	翻转
	1	0	0	置 0	1	0	1	置 1	1	1	置 1	1	$\bar{Q}^n$	翻转
	1	1	不允许	不定	1	1	$\bar{Q}^n$	翻转						
状态转换图	见教材图 6.2.20				见教材图 6.2.22				见教材图 6.2.23			见教材图 6.2.25		
功能说明	置 0、置 1 和保持				置 0、置 1、保持和反(翻)转				置 0 和置 1			保持和反(翻)转		

小结:

通过这节课要求学生能够区分各种触发器的逻辑功能，掌握各自的用途，找到有效的学习方法，能够达到举一反三的效果。

作业:

1. 用 JK 触发器接成 T 触发器, 正确接法是将输入端 JK 并联。(P187)
2. 要使 JK 触发器实现  $Q^{n+1} = Q^n$  的功能, 应使  $J = \underline{1}$ ,  $K = \underline{1}$ 。
3. JK 触发器具有置 0、置 1、保持和计数翻转功能。
4. D 触发器具有置 0和置 1功能。
5. 仅具有置 1 和置 0 功能的触发器称为 D 触发器。
6. TTL 型触发器正常工作时, 异步置位 ( $S_D$ )、复位 ( $R_D$ ) 端的正确接法是接 1。
7. 要使触发器异步置位, 应使  $S_D = \underline{0}$ 、 $R_D = \underline{1}$ ; 要使触发器异步复位, 应使  $S_D = \underline{1}$ 、 $R_D = \underline{0}$ 。