

第一章 逻辑代数基础

一、本章知识点

1. 数制及不同数制间的转换

熟练掌握各种不同数制之间的互相转换。

2. 码制 定义、码的表示方法

BCD 码的定义，常用 BCD 码特点及表示十进制数的方法。

3. 原码、反码、补码的表示方法

正数及负数的原码、反码、补码。

4. 逻辑代数的基本公式和常用公式

掌握逻辑代数的基本公式和常用公式。

5. 逻辑代数的三个基本定理

定义，应用

6. 逻辑函数的表示方法及相互转换

7. 逻辑函数最小项之和的标准形式

8. 逻辑函数的化简

公式法化简逻辑函数

卡诺图法化简逻辑函数的基本原理及化简方法

二、例题

1.1 数制转换

$$1. (46.125)_{10} = (101110.001)_2 = (56.1)_8 = (2E.2)_{16}$$

$$2. (13.A)_{16} = (00010011.1010)_2 = (19.625)_{10}$$

$$3. (10011.1)_2 = (23.4)_8 = (19.5)_{10}$$

1.2 写出下列数的八位二进制数的原码、反码、补码

原码，就是用最高位表示数符(0 表示正数、1 表示负数)。正数，原码=反码=补码；负数，

反码：除符号位以外，对原码逐位取反；补码：反码+1

$$1. (-35)_{10} = (10100011)_{\text{原码}} = (11011100)_{\text{反码}} = (11011101)_{\text{补码}}$$

$$2. (+35)_{10} = (00100011)_{\text{原码}} = (00100011)_{\text{反码}} = (00100011)_{\text{补码}}$$

$$3. (-110101)_2 = (10110101)_{\text{原码}} = (11001010)_{\text{反码}} = (11001011)_{\text{补码}}$$

$$4. (+110101)_2 = (00110101)_{\text{原码}} = (00110101)_{\text{反码}} = (00110101)_{\text{补码}}$$

$$5. (-17)_8 = (10001111)_{\text{原码}} = (11110000)_{\text{反码}} = (11110001)_{\text{补码}}$$

1.3. 将下列三位 BCD 码转换为十进制数

根据 BCD 码的编码规则，四位一组展成对应的十进制数。

$$1. (10110010110)_{\text{余3码}} = (263)_{10}$$

$$2. (10110010110)_{\text{8421码}} = (596)_{10}$$

1.4 分别求下列函数的对偶式 Y' 和反函数 \bar{Y}

$$1. Y = (A + \bar{B}) \bar{C} + \bar{D}$$

$$Y' = (A \cdot \bar{B}) + \bar{C} \cdot \bar{D}$$

$$\bar{Y} = (\bar{A} \cdot B) + \bar{C} \cdot D$$

$$2. Y = A \bar{B} + \bar{C} + \bar{A} D$$

$$Y' = (A + B \cdot \bar{C}) \cdot (\bar{A} + D)$$

$$\bar{Y} = (\bar{A} \cdot B) + \bar{C} \cdot D$$

1.5 求下列函数的与非-与非式。

$$1. Y = AB + \bar{A} \bar{B}$$

$$Y = \overline{\overline{AB} \cdot \overline{\bar{A} \bar{B}}}$$

1.6 将下列函数展成最小项之和的标准形式

$$1. Y = \bar{A} \cdot B + B \cdot \bar{C}$$

$$\begin{aligned} Y &= \bar{A} \cdot B \cdot (C + \bar{C}) + B \cdot \bar{C} \cdot (A + \bar{A}) = \bar{A} \cdot B \cdot C + \bar{A} \cdot B \cdot \bar{C} + A \cdot B \cdot \bar{C} + \bar{A} \cdot B \cdot \bar{C} \\ &= \bar{A} \cdot B \cdot C + \bar{A} \cdot B \cdot \bar{C} + A \cdot B \cdot \bar{C} \end{aligned}$$

$$2. Y = S + \bar{R}Q$$

$$\begin{aligned} Y &= S + \bar{R}Q = S(R + \bar{R})(Q + \bar{Q}) + \bar{R}Q(S + \bar{S}) \\ &= \bar{S}RQ + S\bar{R}\bar{Q} + S\bar{R}Q + S\bar{R}\bar{Q} + SRQ \end{aligned}$$

1.7 用公式法化简下列函数

1. $Y(A, B, C) = \overline{AC + \overline{ABC} + \overline{BC} + ABC}$

$$Y(A, B, C) = \overline{AC + \overline{ABC} + \overline{BC} + ABC} = \overline{C(A + \overline{AB} + \overline{B}) + ABC}$$

$$= \overline{C + ABC} = \overline{C}$$

2. $Y = AB + \overline{AC} + \overline{BC} + \overline{CD} + \overline{D}$

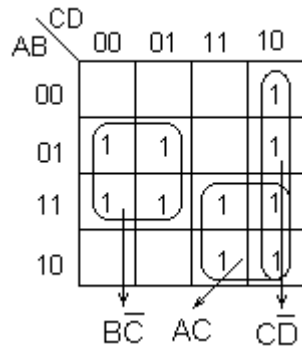
$$Y = AB + \overline{AC} + \overline{BC} + (\overline{CD} + \overline{D}) = AB + (\overline{AC} + \overline{BC} + \overline{C}) + \overline{D}$$

$$= (AB + \overline{A} + \overline{B}) + \overline{C} + \overline{D}$$

$$= 1 + \overline{C} + \overline{D} = 1$$

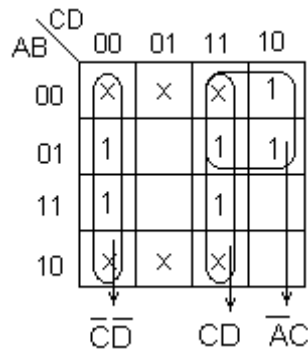
1.8 用卡诺图化简下列逻辑函数

1. $Y(A, B, C, D) = \sum m(2, 4, 5, 6, 10, 11, 12, 13, 14, 15)$



$$Y = \overline{BC} + AC + \overline{CD}$$

2. $Y(A, B, C, D) = \sum m(2, 4, 6, 7, 12, 15) + \sum d(0, 1, 3, 8, 9, 11)$



$$Y = \overline{C}\overline{D} + CD + \overline{A}C$$

3. $Y(A, B, C, D) = \sum m(0,1,2,5,7,8,9)$
 约束条件: $AB + AC = 0$

AB \ CD	00	01	11	10
00	1	1		1
01		1	1	
11	x	x	x	x
10	1	1	x	x

\downarrow \downarrow \downarrow
 \overline{BC} BD \overline{BD}

第二章 门电路

一、本章重点

1. 各类门电路的符号及功能；
2. TTL 电路的外特性及其应用
3. CMOS 电路的外特性及其应用

二、本章知识点

(一) 基本概念

- 1、熟记各种功能门电路的逻辑符号。
- 2、熟记 TTL、CMOS 门的主要电气参数（高低电平的典型值、转折电压值）。
- 3、正确理解噪声容限的概念。
- 4、正确理解哪些 TTL 门电路可以将输出端并联使用。
- 5、正确理解门电路多余输入端的处理方法（应该接什么逻辑电平）。
- 6、熟练掌握 TTL 门电路输入端的负载特性，开门电阻值、关门电阻值，会判断输入端在接不同负载电阻时所对应的相应逻辑值。
- 7、熟练掌握 TTL 门电路的输入端电压电流关系特性（在输入高、低电平时相应的电流方向及大小）。
- 8、熟练掌握 TTL 门电路的输出端电压电流关系特性（在输出高、低电平时相应的电流方向及大小）。
- 9、会判断负逻辑的门电路转换成正逻辑时门电路新的逻辑功能。
- 10、会比较 TTL 电路系列产品（74、74H、74S、74LS）的性能（工作速度、功耗）。
- 11、熟记集电极开路门、三态门、CMOS 传输门的功能及逻辑符号。
- 12、正确理解集电极开路的门电路（OC 门）使用时需要外接电源和限流电阻，输出端能并联使用实现“线与”的工作特点。
- 13、会根据使能端逻辑值判断三态门的工作状态，会根据控制端逻辑值判断 CMOS 传输门的工作状态。
- 14、正确理解 CMOS 传输门输入、输出端可以互换使用、实现数据双向传输的特点；CMOS 传输门又称为电子模拟开关，可用来传输连续变化的模拟电压信号，正确理解其电路的基本组成。

(二) 简要分析

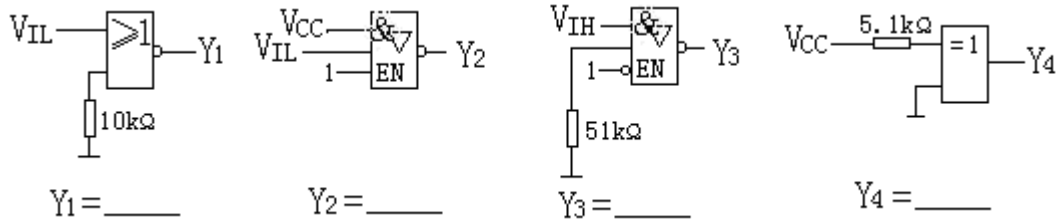
熟练掌握各种功能门电路的逻辑功能。熟练掌握 TTL 门电路输入端的负载特性、输入/输出端的电压电流关系特性，会判断各种情况下输入端的逻辑值。熟练掌握集电极开路门的线与结构、三态门工作状态的判断、CMOS 传输门工作状态的判断。

在掌握以上知识点的前提下，具备以下分析能力：

- 1、根据各种门电路的给定接法，写出相应的输出逻辑表达式。
- 2、根据各种门电路的给定接法，求出相应的输出逻辑值。
- 3、根据各种门电路的给定接法、及输入波形，画出相应的输出波形。
- 4、分析给定的各种门电路的接法，指出电路中存在的问题并改正。

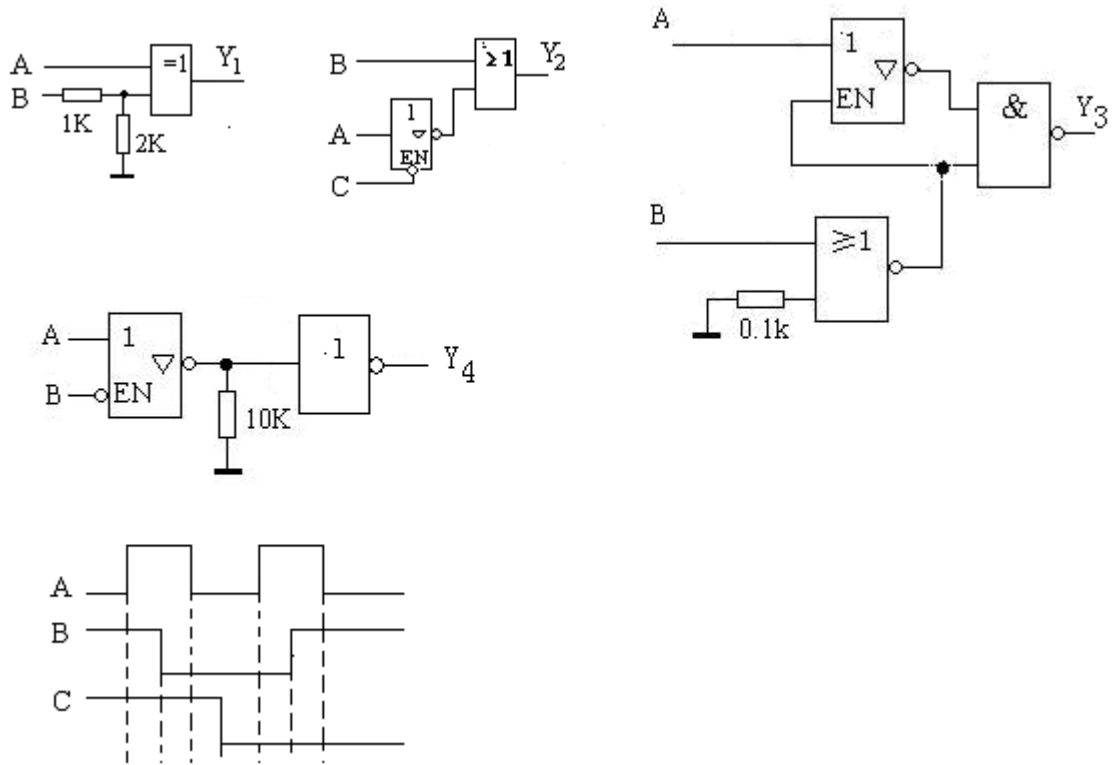
三、例题

1. 指出下图中由 TTL 门电路组成的逻辑电路的输出是什么（高电平、低电平、高阻）？

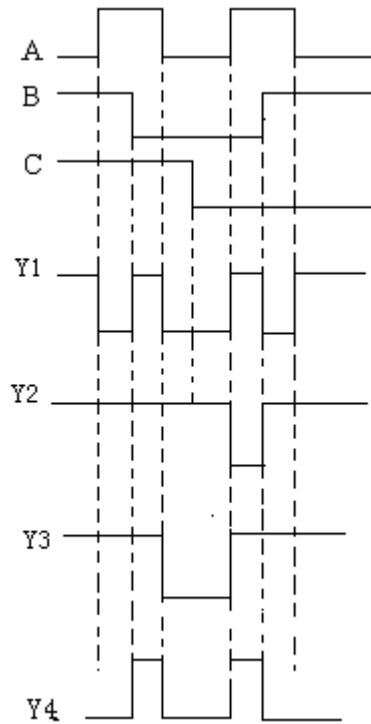


解：Y1= 低电平 Y2= 高电平 Y3= 高阻 Y4= 高电平

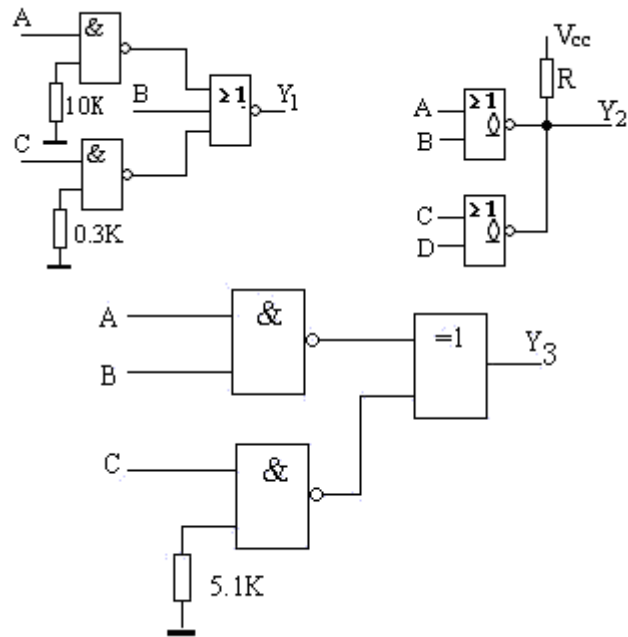
2. 已知图示 TTL 门电路的输入端波形，试分别画出 Y1、Y2、Y3、Y4 的输出波形。



解：波形如图所示



3. 下图电路均由 TTL 门组成, $R_{ON}=2K$, $R_{OFF}=0.7K$, 试分别写出输出函数的表达式。

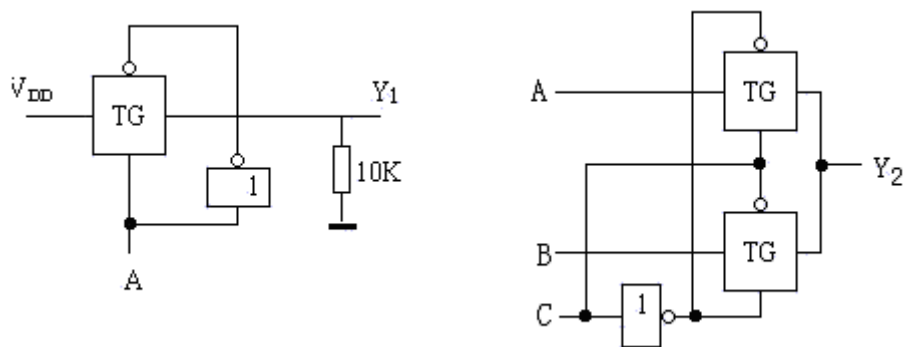


解: $Y1 = \overline{\overline{A \cdot 1} + \overline{C \cdot 0}} + B = 0$

$$Y2 = \overline{A + B} \cdot \overline{C + D}$$

$$Y3 = \overline{AB} \oplus \overline{C} = \overline{ABC} + \overline{ABC} = \overline{AC} + \overline{BC} + \overline{ABC}$$

4. 已知 CMOS 逻辑电路如图所示, 试写出输出逻辑函数 $Y1$ 、 $Y2$ 的表达式。



解: $Y1 = A$

$$Y2 = AC + \overline{BC}$$

5. TTL 门电路如图所示。

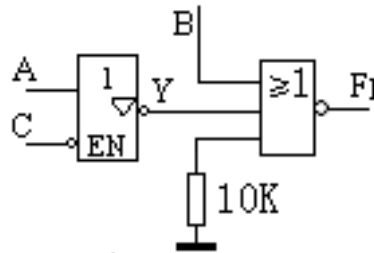
(1) 图中多余输入端 B 应接_____。

(2) 为使图中电路 $F_1=f(A, C)$ 正常工作, 该电路是否还有错误? 为什么? 如有错误, 请改正。

在上述 (1)、(2) 问题解决后:

(3) 如 $A=1$ 、 $C=0$, 1 门输出 Y _____, $F_1=$ _____;

如 $A=1$ 、 $C=1$, 1 门输出 Y _____, $F_1=$ _____;



解:

(1) 图中多余输入端 B 应接_____低电平_____。

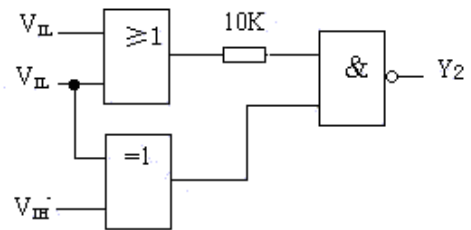
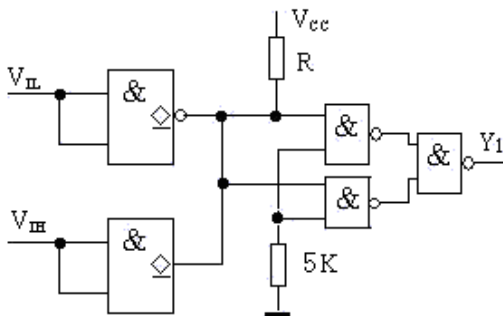
(2) 或非门输入端通过 10K 电阻接地, 相当于常接高电平, 封锁了或非门, 使它出低电平, 与 A、C 无关了。因此, 为使图中电路 $F_1=f(A, C)$ 正常工作, 该电路确实有错误。

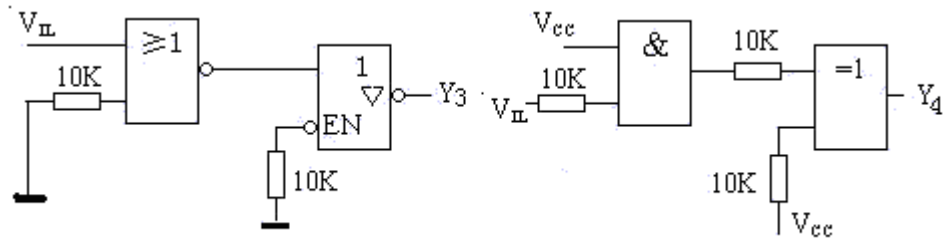
改正: 把 10K 电阻改换为小于 700Ω 的电阻即可。

(3) 如 $A=1$ 、 $C=0$, 1 门输出 Y _____ 0 _____, $F_1=$ _____ 1 _____;

如 $A=1$ 、 $C=1$, 1 门输出 Y _____ 高阻 _____, $F_1=$ _____ 0 _____;

6. 已知逻辑电路如图所示, 试分别写出 Y1、Y2、Y3、Y4 的输出逻辑值。





解: $Y1 = 1$

$Y2 = 0$

$Y3 = \text{高阻}$

$Y4 = 0$

第三章 组合逻辑电路

一、本章知识点

(一)概念

1.组合电路：电路在任一时刻输出仅取决于该时刻的输入，而与电路原来的状态无关。

电路结构特点：只有门电路，不含存储（记忆）单元。

2.编码器的逻辑功能：把输入的每一个高、低电平信号编成一个对应的二进制代码。

优先编码器：几个输入信号同时出现时，只对其中优先权最高的一个进行编码。

3.译码器的逻辑功能：输入二进制代码，输出高、低电平信号。

显示译码器：半导体数码管(LED 数码管)、液晶显示器(LCD)

4.数据选择器：从一组输入数据中选出某一个输出的电路，也称为多路开关。

5.加法器

半加器：不考虑来自低位的进位的两个 1 位二进制数相加的电路。

全加器：带低位进位的两个 1 位二进制数相加的电路。

超前进位加法器与串行进位加法器相比虽然电路比较复杂，但其速度快。

6.数值比较器：比较两个数字大小的各种逻辑电路。

7.组合逻辑电路中的竞争—冒险现象

竞争：门电路两个输入信号同时向相反跳变(一个从 1 变 0，另一个从 0 变 1)的现象。

竞争-冒险：由于竞争而在电路输出端可能产生尖峰脉冲的现象。

消除竞争—冒险现象的方法：接入滤波电容、引入选通脉冲、修改逻辑设计

(二)组合逻辑电路的分析方法

分析步骤：

1.由图写出逻辑函数式，并作适当化简；

注意：写逻辑函数式时从输入到输出逐级写出。

2.由函数式列出真值表；

3.根据真值表说明电路功能。

(三)组合逻辑电路的设计方法

设计步骤：

1.逻辑抽象：

设计要求----文字描述的具有一定因果关系的事件。

逻辑要求---真值表

(1) 设定变量--根据因果关系确定输入、输出变量；

(2)状态赋值：定义逻辑状态的含意

输入、输出变量的两种不同状态分别用 0、1 代表。

(3)列出真值表

2.由真值表写出逻辑函数式

真值表→函数式，有时可省略。

3.选定器件的类型

可选用小规模门电路，中规模常用组合逻辑器件或可编程逻辑器件。

4.函数化简或变换式

(1)用门电路进行设计：从真值表---卡诺图/公式法化简。

(2)用中规模常用组合电路设计：把函数式变换为与所用器件函数式相似的形式。

(3)使用存储器、可编程逻辑器件设计组合电路

5.画出逻辑图

原理性设计(逻辑设计)完成。

(四)常用组合逻辑电路的功能

编码器、译码器、数据选择器、加法器、数值比较器

(五)用常用中规模集成组合逻辑器件设计组合电路

1.用译码器设计组合电路

方法：

(1)选择集成二进制译码器；

(2)写函数的标准与非-与非式；

(3)确认变量和输入关系；

(4)画连线图。

2.用数据选择器设计组合电路

方法：

(1)写出函数的标准与或式和数据选择器表达式；

(2)对照比较确定输入变量和地址码的对应关系；

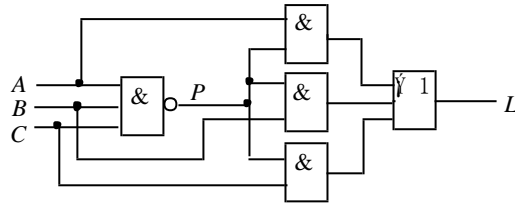
输入变量可能是变量(原变量或反变量)，也可能是常量(0 或 1)。

(3)画连线图。

3.用加法器设计组合电路--用在加（减）某一常数的场合

二、例题

1.组合电路如图所示，分析该电路的逻辑功能。



解：

(1)由逻辑图逐级写出逻辑表达式

$$P = \overline{ABC}$$

$$L = AP + BP + CP = \overline{A}ABC + \overline{B}ABC + C\overline{A}BC$$

(2)化简与变换

$$L = \overline{ABC}(A + B + C) = \overline{ABC} + \overline{\overline{A} + \overline{B} + \overline{C}} = \overline{ABC} + \overline{\overline{ABC}}$$

(3)由表达式列出真值表

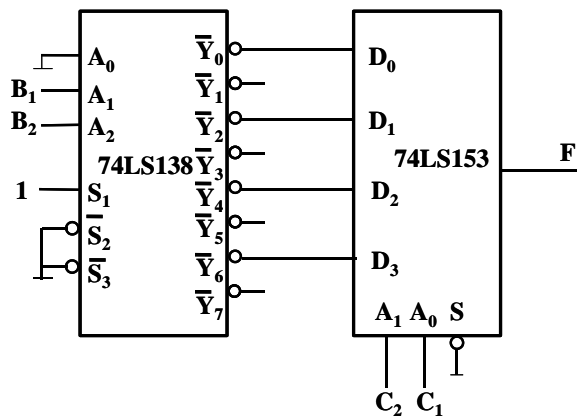
(4)分析逻辑功能

由真值表可知，当 A 、 B 、 C 三个变量不一致时，电路输出为“1”，所以这个电路称为“不一致电路”。

真值表

A	B	C	L
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

2.由 3 线-8 线译码 74LS138（输出低电平有效）和 4 选 1 数据选择器（74LS153）组成如图所示的电路， B_1 、 B_2 和 C_1 、 C_2 为二组二进制数，试列出真值表，并说明功能。



解： 输出表达式： $F = D_0 \bar{C}_2 \bar{C}_1 + D_1 \bar{C}_2 C_1 + D_2 C_2 \bar{C}_1 + D_3 C_2 C_1$

$$= \bar{Y}_0 \cdot \bar{C}_2 \bar{C}_1 + \bar{Y}_2 \cdot \bar{C}_2 C_1 + \bar{Y}_4 \cdot C_2 \bar{C}_1 + \bar{Y}_6 \cdot C_2 C_1$$

$$= \overline{A_2 A_1 A_0} \cdot \bar{C}_2 \bar{C}_1 + \overline{A_2 A_1 A_0} \cdot \bar{C}_2 C_1 + \overline{A_2 \bar{A}_1 A_0} \cdot C_2 \bar{C}_1 + \overline{A_2 A_1 A_0} \cdot C_2 C_1$$

$$= \overline{B_2 B_1} \cdot \bar{C}_2 \bar{C}_1 + \overline{B_2 B_1} \cdot \bar{C}_2 C_1 + \overline{B_2 \bar{B}_1} \cdot C_2 \bar{C}_1 + \overline{B_2 B_1} \cdot C_2 C_1$$

真值表

C_2	C_1	F
0	0	$\overline{B_2 B_1}$
0	1	$\overline{B_2 B_1}$
1	0	$\overline{B_2 \bar{B}_1}$
1	1	$\overline{B_2 B_1}$

功能说明：

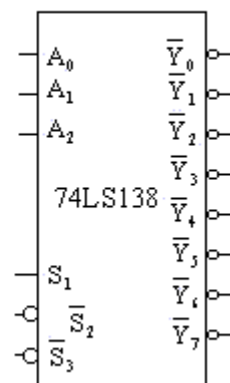
由地址码 $C_2 C_1$ 选择 $B_2 B_1$ 的最小项的反变量输出

3.设计一个监视交通信号灯工作状态的逻辑电路。正常情况下，红、黄、绿灯只有一个亮，否则视为故障状态，发出报警信号，提醒有关人员修理。

要求：（1）用门电路实现（2）用 3-8 线译码器实现（3）用 4 选 1 数据选择器实现。

74LS138 功能表

S1	$\overline{S_2 + S_3}$	A2 A1 A0	$\overline{Y_0}$	$\overline{Y_1}$	$\overline{Y_2}$	$\overline{Y_3}$	$\overline{Y_4}$	$\overline{Y_5}$	$\overline{Y_6}$	$\overline{Y_7}$
1	0	0 0 0	0	1	1	1	1	1	1	1
1	0	0 0 1	1	0	1	1	1	1	1	1
1	0	0 1 0	1	1	0	1	1	1	1	1
1	0	0 1 1	1	1	1	0	1	1	1	1
1	0	1 0 0	1	1	1	1	0	1	1	1
1	0	1 0 1	1	1	1	1	1	0	1	1
1	0	1 1 0	1	1	1	1	1	1	0	1
1	0	1 1 1	1	1	1	1	1	1	1	0



解:

(1)用门电路实现

①逻辑抽象

输入变量: R、A、G, 红、黄、绿灯; 灯亮为1, 不亮为0。

输出变量: Z--故障信号, 正常工作 Z 为0, 发生故障 Z 为1。

列出真值表

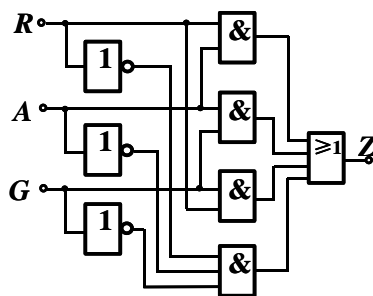
真值表

R	A	G	Z
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1

②写出函数式并化简 $Z = \overline{R} \overline{A} \overline{G} + \overline{R} A G + R \overline{A} G + R A \overline{G} + R A G$

经卡诺图化简得: $Z = \overline{R} \overline{A} \overline{G} + RA + RG + AG$

③画出电路图



(2)用 3-8 线译码器实现

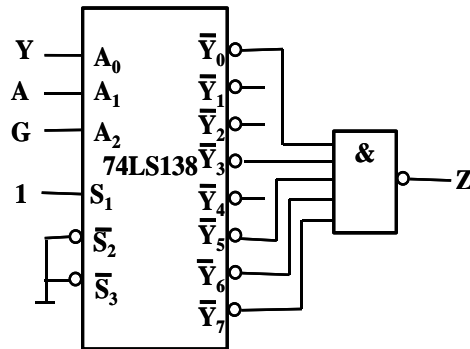
①标准与或式 $Z = \bar{R} \bar{A} \bar{G} + \bar{R}AG + R\bar{A}G + RAG + RAG = m_0 + m_3 + m_5 + m_6 + m_7$

②化成与非-与非式 $Z = \overline{\overline{m_0 + m_3 + m_5 + m_6 + m_7}} = \overline{\overline{m_0} \cdot \overline{m_3} \cdot \overline{m_5} \cdot \overline{m_6} \cdot \overline{m_7}}$

③设 $R=A_2$ 、 $A=A_1$ 、 $G=A_0$

则 $Z = \overline{Y_0 \cdot Y_3 \cdot Y_5 \cdot Y_6 \cdot Y_7}$

④画连线图



(3)用 4 选 1 数据选择器实现

①标准与或式 $Z = \bar{R} \bar{A} \bar{G} + \bar{R}AG + R\bar{A}G + RAG + RAG$

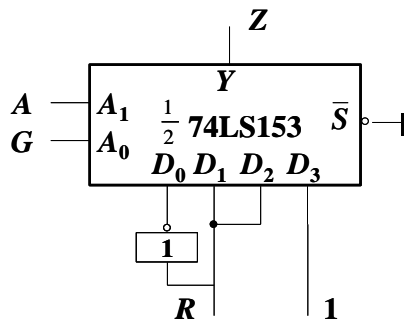
$S=1$ 时 4 选 1 $Y = D_0\bar{A}_1\bar{A}_0 + D_1\bar{A}_1A_0 + D_2A_1\bar{A}_0 + D_3A_1A_0$

②确定输入变量和地址码的对应关系

令 $A=A_1$ ， $G=A_0$ $Z = \bar{R}(\bar{A}\bar{G}) + \bar{R}(AG) + R(\bar{A}G) + R(AG) \cdot 1$

则： $D_0 = \bar{R}$ $D_1 = D_2 = R$ $D_3 = 1$

③画连线图



4. 分别用 74LS153(4 选 1 数据选择器)和 74LS152(8 选 1)实现函数 $F=AB+BC+AC$ 。

解：(1) 用 4 选 1 数据选择器来设计

① 标准与或式 $F = \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC$

数据选择器 $Y = D_0\overline{A_1}\overline{A_0} + D_1\overline{A_1}A_0 + D_2A_1\overline{A_0} + D_3A_1A_0$

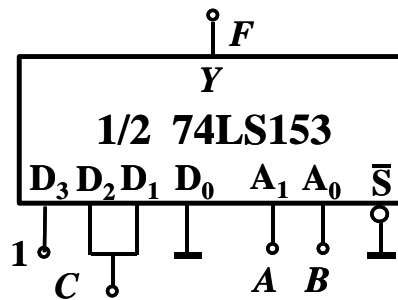
② 确定输入变量和地址码的对应关系

令 $A_1 = A, A_0 = B \quad Y = D_0\overline{A}B + D_1\overline{A}A + D_2AB + D_3AB$

$F = \overline{A}B \cdot C + \overline{A}B \cdot C + AB \cdot 1 + \overline{A}B \cdot 0$

则 $D_0 = 0 \quad D_1 = D_2 = C \quad D_3 = 1$

③ 画连线图



(2) 用 8 选 1 数据选择器来实现

① 标准与或式

$F = \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC$

$= 0 \cdot (\overline{A}BC) + 0 \cdot (A\overline{B}C) + 0 \cdot (AB\overline{C}) + 1 \cdot (\overline{A}BC) + 0 \cdot (A\overline{B}C) + 1 \cdot (A\overline{B}C) + 1 \cdot (AB\overline{C}) + 1 \cdot (ABC)$

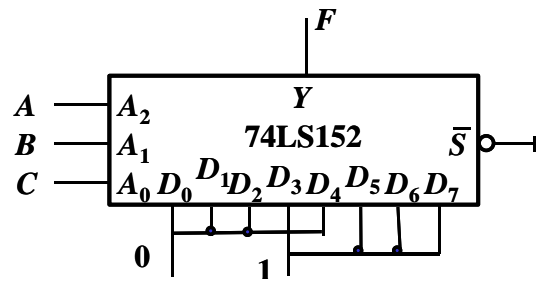
8 选 1 数据选择器：

$Y = D_0\overline{A_2}\overline{A_1}\overline{A_0} + D_1\overline{A_2}\overline{A_1}A_0 + D_2\overline{A_2}A_1\overline{A_0} + D_3\overline{A_2}A_1A_0 + D_4A_2\overline{A_1}\overline{A_0} + D_5A_2\overline{A_1}A_0 + D_6A_2A_1\overline{A_0} + D_7A_2A_1A_0$

② 确定输入变量和地址码的对应关系

令 $A=A_2, B=A_1, C=A_0 \quad D_3=D_5=D_6=D_7=1, D_0=D_1=D_2=D_4=0$

③ 画图



第四章 触发器

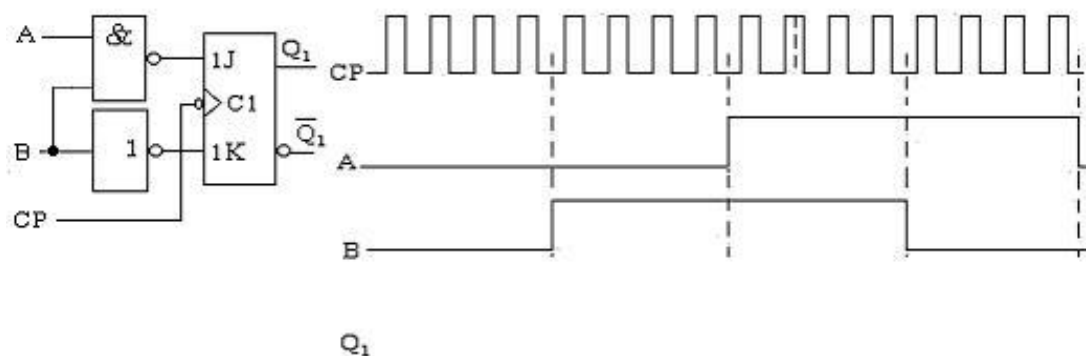
一、本章知识点

- 1、掌握触发器的逻辑功能（其中 JK 触发器逻辑功能最强）
- 2、掌握触发器的特性方程
- 3、触发器的相互转换方法（JK、D 转换成其它类型触发器）
- 4、掌握 JK、D 触发器的动作特点（主从、边沿、维持阻塞触发器）
- 5、掌握由 JK、D 触发器等构成的电路分析及工作波形绘制

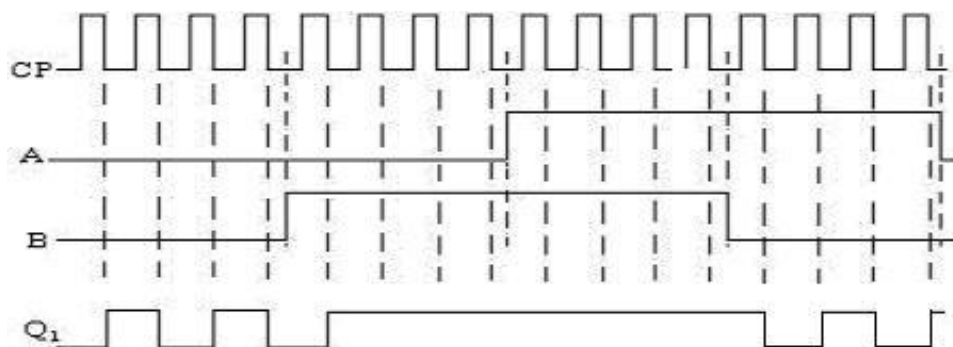
二、练习题举例

分析：

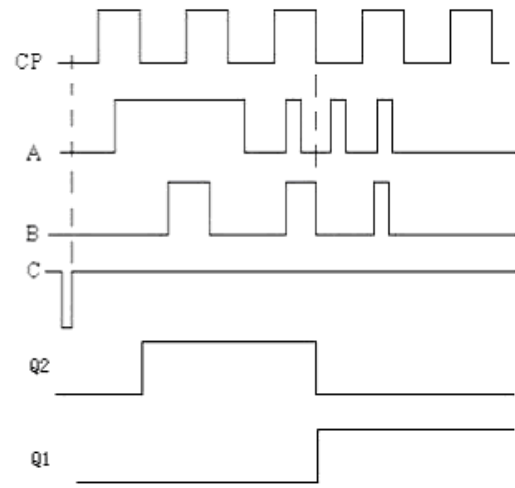
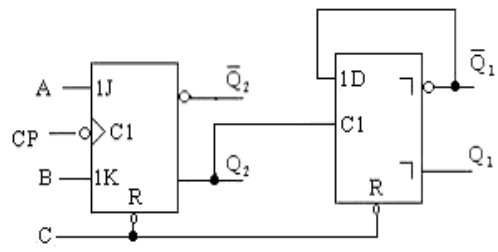
1、JK 触发器的触发信号和输入信号如图所示。试画出 Q_1 端的输出波形。（所有触发器的初态为 0）



解：



2、用主从的 D 触发器和边沿触发的 JK 触发器组成的电路如图所示。已知触发信号和输入信号，试画出 Q_1 、 Q_2 的输出波形。（所有触发器的初态为 0）



第五章 时序逻辑电路

一、本章知识点

- 1、时序逻辑电路通常由组合电路和存储电路两部分组成，而存储电路是必不可少的。
- 2、时序逻辑电路逻辑功能特点：任一时刻的输出信号不仅取决于当时的输入信号，且取决于电路原来的状态。
- 3、米利、穆尔型 (Mealy Moore) 时序逻辑电路的概念。
- 4、熟练掌握根据单片集成计数器的功能表构成 N 进制计数器的方法 (置 0 法、置数法、74LS160、74LS161、74LS162，注意同步、异步的区别)
- 5、熟练掌握用 JK、D 触发器构成的同步时序逻辑电路的分析方法
- 6、熟练掌握用 JK、D 触发器设计同步计数器的方法

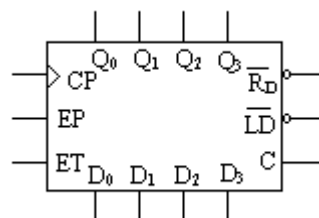
二、练习题举例

(一) 分析：

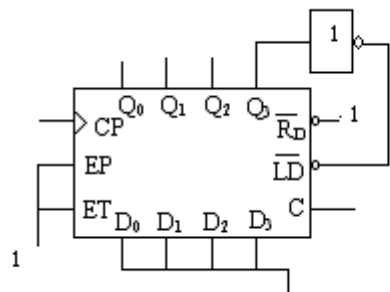
- 1、分别用置数法和置 0 法将十进制计数器 74LS160 接成九进制计数器。

74160功能表

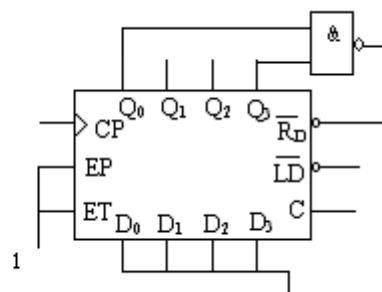
CP	$\overline{R_D}$	\overline{LD}	EP	ET	工作状态
×	0	×	×	×	置 0
↓	1	0	×	×	置 数
↓	1	1	1	1	计 数



解：

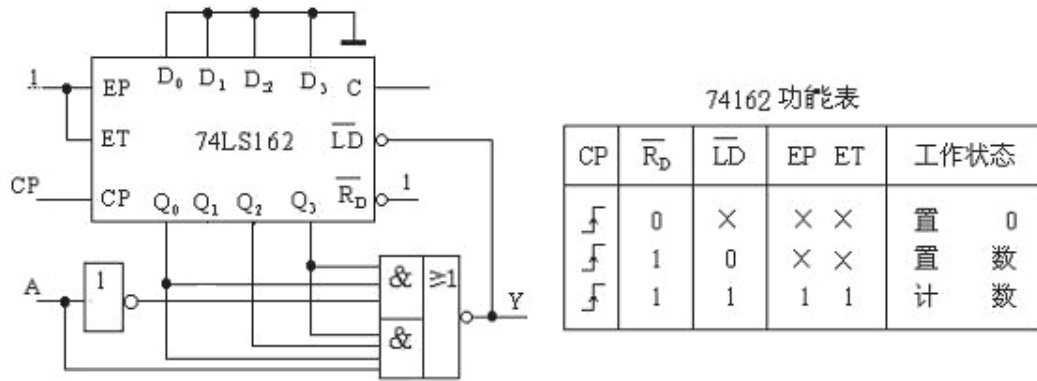


置数法



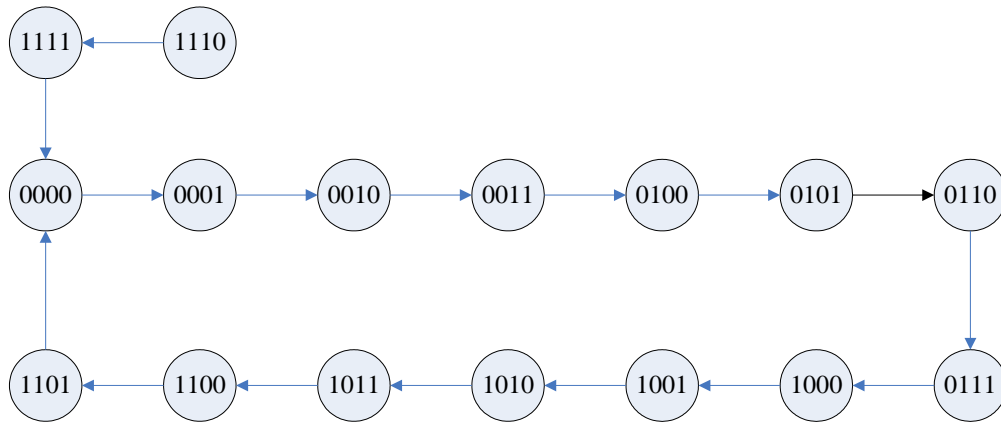
置 0 法

2、由 4 位同步二进制计数器 74LS162 组成的可变进制计数器如图所示。试分析当控制变量 A 为 1 和 0 时电路各为几进制计数器，并画出状态转换图。

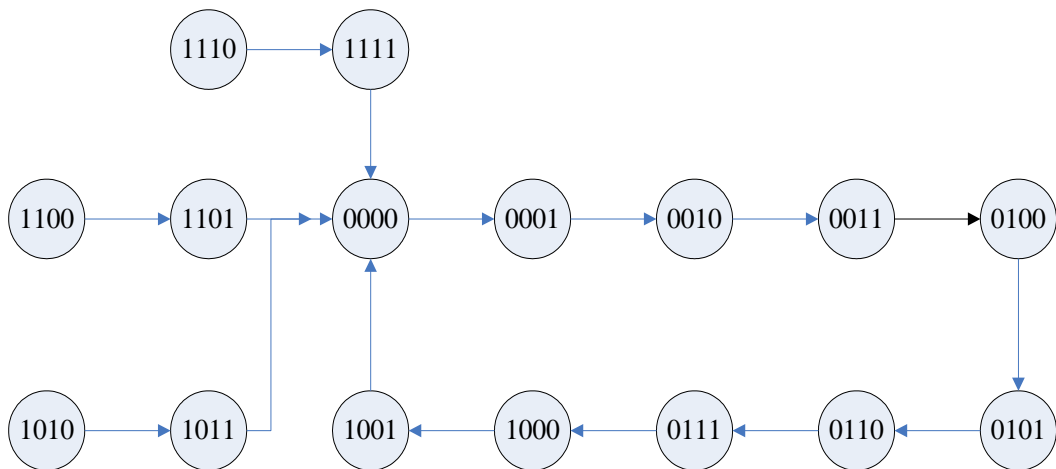


A=1 时，电路为十四进制计数器；A=0 时，电路为十进制计数器

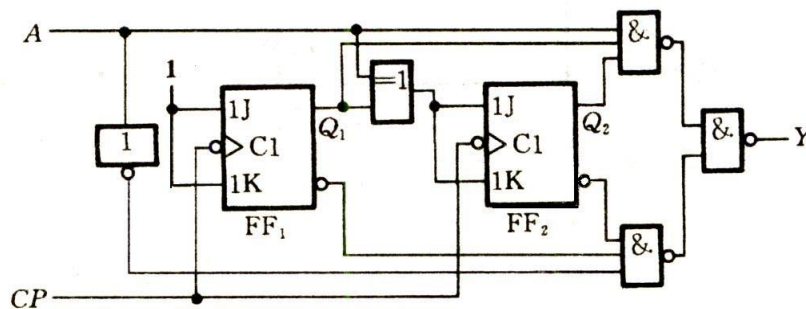
A=1 时, $Q_3Q_2Q_1Q_0$ 状态转换图



A=0 时, $Q_3Q_2Q_1Q_0$ 状态转换图



3、分析图示的时序电路，写出驱动方程、输出方程、状态方程，画出电路的状态图，检查电路能否自启动，说明电路的功能。



解：驱动方程：

$$\begin{cases} J_1 = K_1 = 1 \\ J_2 = K_2 = A \oplus Q_1 \end{cases}$$

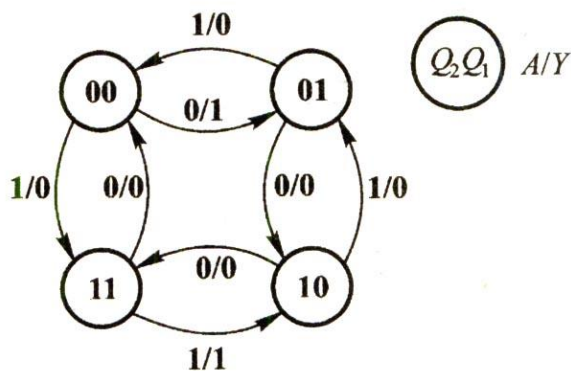
$$Y = A Q_1 Q_2 + \bar{A} \bar{Q}_1 \bar{Q}_2$$

输出方程：

$$\text{状态方程：} \begin{cases} Q_1^{n+1} = \bar{Q}_1 \\ Q_2^{n+1} = A \oplus Q_1 \oplus Q_2 \end{cases}$$

自行计算状态表；

电路的状态图：



A=0 时作二进制加法计数，A=1 时作二进制减法计数。电路能自启动。

4、用 JK 触发器按 8421 码设计一个同步六进制加法计数器，以 000 为起始状态编码。（思考：按 8421 码设计一个同步六进制减法计数器，或设计一个同步循环码八进制计数器，其状态 S_0 、 S_1 、 S_2 、 S_3 、 S_4 、 S_5 、 S_6 、 S_7 的编码分别为 000、001、011、010、110、111、101、100。）（可参考 P277 例 5.4.1）

解：自行画出原始状态图、状态图

得状态转换卡诺图

$Q_1 Q_0$	00	01	11	10
Q_2	0	1	1	0
	001/0	010/0	100/0	011/0
	101/0	000/1	xxx/x	xxx/x

卡诺图分解，并化简得到电路的状态方程：

$$\begin{cases} Q_2^{n+1} = Q_1 Q_0 + Q_2 \bar{Q}_0 \\ Q_1^{n+1} = \bar{Q}_2 \bar{Q}_1 Q_0 + Q_1 \bar{Q}_0 \\ Q_0^{n+1} = \bar{Q}_0 \end{cases}$$

输出方程为： $C = Q_2 Q_0$

3) 将状态方程变换为 JK 触发器特性方程的标准形式：

$$Q_2^{n+1} = Q_1 Q_0 + Q_2 \bar{Q}_0 = Q_1 Q_0 (Q_2 + \bar{Q}_2) + Q_2 \bar{Q}_0 = Q_1 Q_0 \bar{Q}_2 + \bar{Q}_0 Q_2$$

$$Q_1^{n+1} = \bar{Q}_2 Q_0 \bar{Q}_1 + \bar{Q}_0 Q_1$$

$$Q_0^{n+1} = 1\bar{Q}_0 + \bar{1}Q_0$$

4) 将上式与 JK 触发器的特性方程对照，则各个触发器的驱动方程为：

$$J_2 = Q_1 Q_0$$

$$K_2 = Q_0$$

$$J_1 = \bar{Q}_2 Q_0$$

电路图略

$$K_1 = Q_0$$

$$J_0 = K_0 = 1$$

第六章 脉冲波形的产生和整形

一、本章知识点

- 1、用 CMOS 门构成的施密特电路的分析与计算。
- 2、微分型和积分型二种单稳态电路的比较，前者波形好但抗干扰差，后者波形差但抗干扰好。
- 3、晶体振荡器的振荡频率等于晶体的固有频率。
- 4、占空比的定义。
- 5、用施密特电路构成的多谐振荡器的分析。
- 6、555 定时器构成的施密特电路的分析与计算。
- 7、555 定时器构成的单稳态电路的分析与计算。
- 8、555 定时器构成的多谐振荡器的分析与计算。

二、例题

1、在施密特电路，单稳态电路和多谐振荡器三种电路中，没有稳态的电路是_____，有一个稳态的电路是_____，有二个稳态的电路是_____，工作过程中不需要外触发信号的电路是_____。

解：依次为：多谐振荡器，单稳态电路，施密特电路及多谐振荡器。

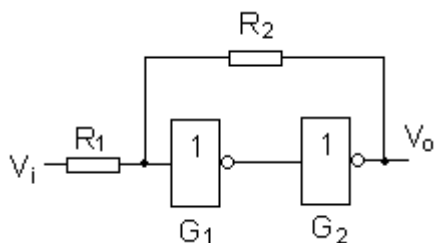
2、某多谐振荡器输出信号频率为 1KHZ，已知 $q=0.4$ ，求输出信号低电平的宽度。

$$\text{解： } T = \frac{1}{f} = 1\text{ms}, T_L = 1 \times (1 - q) = 0.6\text{ms}$$

3、图示施密特电路中，已知 $R_1=10\text{K}$ ， $R_2=20\text{K}$ ， G_1 和 G_2 是 CMOS 反相器， $V_{DD}=10\text{V}$ 。

求：(1) V_{T+} 、 V_{T-} 及 ΔV_T

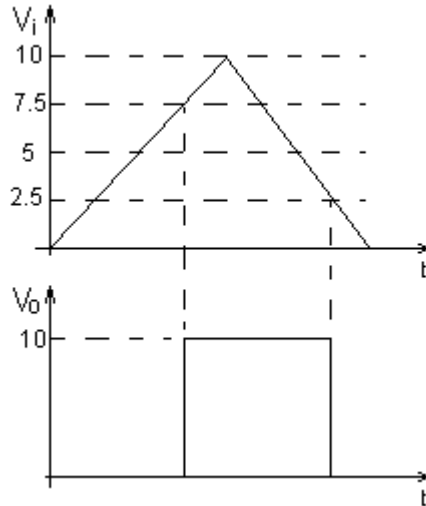
(2) 画出 V_0 波形



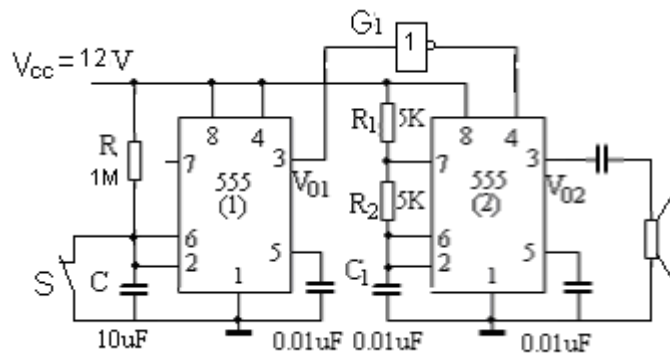
$$\text{解： } V_{T+} = (1 + \frac{R_1}{R_2})V_{TH} = 7.5\text{V}$$

$$V_{T-} = (1 - \frac{R_1}{R_2})V_{TH} = 2.5V$$

$\Delta V_T = 5V$



4、下图是延迟报警器。当开关 S 断开后，经一定的延迟时间后扬声器发声。试求延迟时间的具体数值和扬声器发出声音的频率。图中 G1 是 CMOS 反相器，输出的高、低电平分别为 12V 和 0V。



解：左边定时器接成了施密特电路，右边定时器接成了振荡器。

当开关断开后电容 C 充电，充至 $V_{T+} = \frac{2}{3}V_{CC} = 8V$ 时反相器 G1 输出高电平，振荡器开始振荡。

故延迟时间为

$$T_D = RC \ln 2 \frac{V_{CC}}{V_{CC} - V_{T+}} = 11S$$

扬声器发出声音频率为：

$$f = \frac{1}{(R_1 + 2R_2)C_1 \ln 2} = 9.66\text{KHz}$$

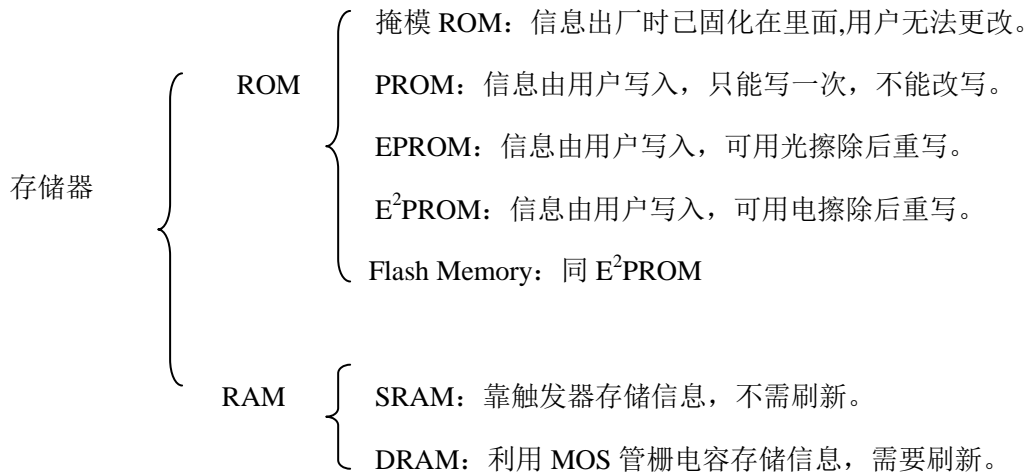
注：该题有如下几种演变情况，请思考如何分析。

- 1、左边定时器接成单稳态电路，右边不变。
- 2、左边定时器接成低频振荡器，右边定时器接成高频振荡器。

第七章 半导体存储器

一、本章知识点

1、存储器的分类及每种类型的特点



2、掌握存储器电路的结构框图,对框内具体情况有一个大概的了解

3、了解存储器相关名词术语,如地址数、字数、字长、数据线及容量等

4、掌握存储器容量扩展方法。

5、掌握用 ROM 构成组合逻辑函数的方法及 ROM 构成的组合电路的分析。

二、例题

1、已知某存储器标有 1K×4 字样,回答下列问题:

- (1) 该存储器有几条地址线?
- (2) 该存储器能存储多少个字?
- (3) 每个字长是几位?
- (4) 该存储器有几条数据线?
- (5) 该存储器的容量是多少位?

答:

- (1) 10 条地址线。
- (2) 1024 个字。
- (3) 4 位
- (4) 4 条
- (5) 4096 位

2、ROM 由哪几部分组成?各部分的作用是什么?

答：ROM 由地址译码器、存储矩阵及输出缓冲器三部分组成。

地址译码器的作用是将输入地址码译成相应的控制信号，该控制信号从存储矩阵中把对应单元的信息送到输出。

存储矩阵的作用是存储二进制信息。

输出缓冲器作用有二个。一是提高负载能力，二是实现对输出的三态控制。

3、在 PROM、EPROM、E²PROM 及 Flash Memory 四种存储器中，可用光改写的是哪种？

答：是 EPROM

4、哪些类型的 ROM 可用来设计组合电路？组合电路的输入变量及输出变量如何安排？

答：EPROM、E²PROM 及 Flash Memory 都可以用来设计组合电路。输出变量安排在 ROM 的地址端，输出变量安排在数据端。

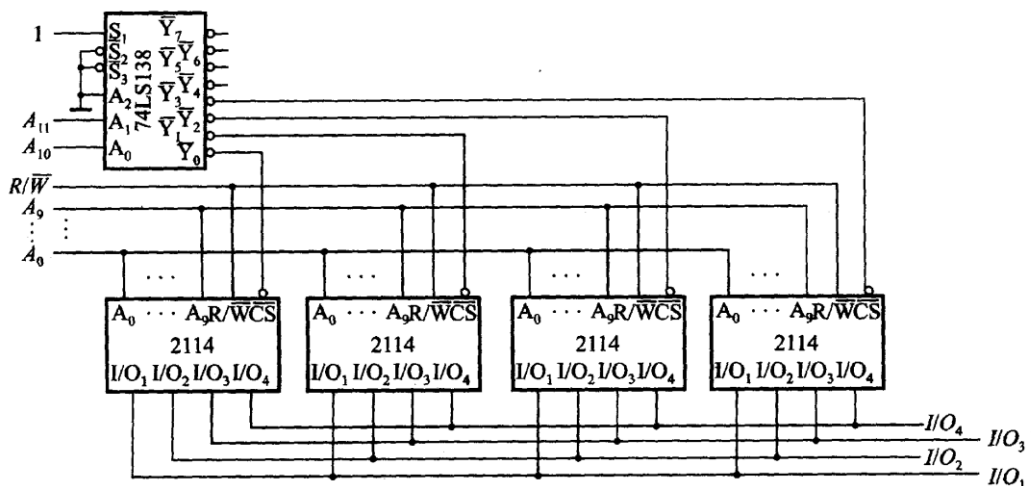
5、根据存储数据原理的不同，RAM 可分为哪几种？它们存储数据的原理分别是什么？

答：可分为静态 RAM 和动态 RAM 两种。

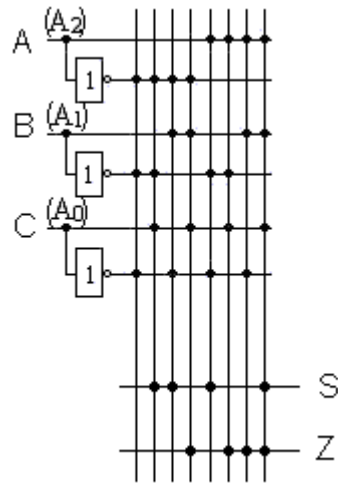
静态 RAM 靠触发器存储数据。

动态 RAM 是利用 MOS 管栅极电容存储电荷的原理制成的。

6、试用 4 片 2114 和译码器组成 4K×4 的 RAM，其中 2114 是 1K×4 的 RAM。



7、图示电路是用 ROM 组成的逻辑电路，分析其功能。



解: $S=m_1+m_2+m_4+m_7$

$Z=m_3+m_5+m_6+m_7$

A	B	C	S	Z
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

该电路是全加器

第八章 可编程逻辑器件

一、本章知识点

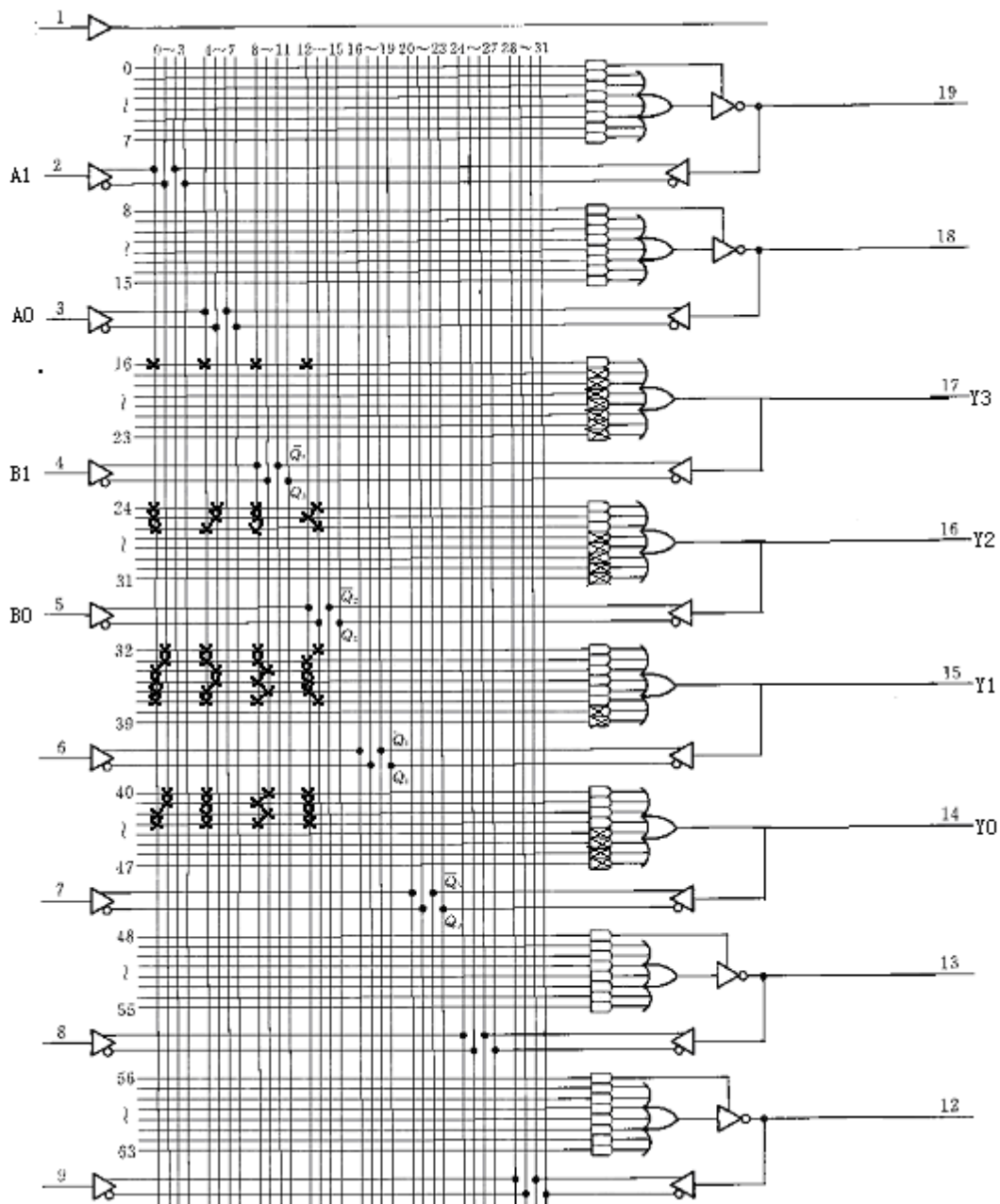
PLD, PAL, GAL, FPGA, CPLD (P445 下) 的中文含义是什么。

PAL 编程的组合电路、时序电路分析

用 PAL 设计组合电路、时序电路

二、例题

1. 分析下图由 PAL 构成的组合逻辑电路, 输入 A1, A0; B1, B0; 输出 Y3, Y2, Y1, Y0; 试分析电路, 画出真值表, 总结电路功能。



$$Y_3 = A_1 A_0 B_1 B_0$$

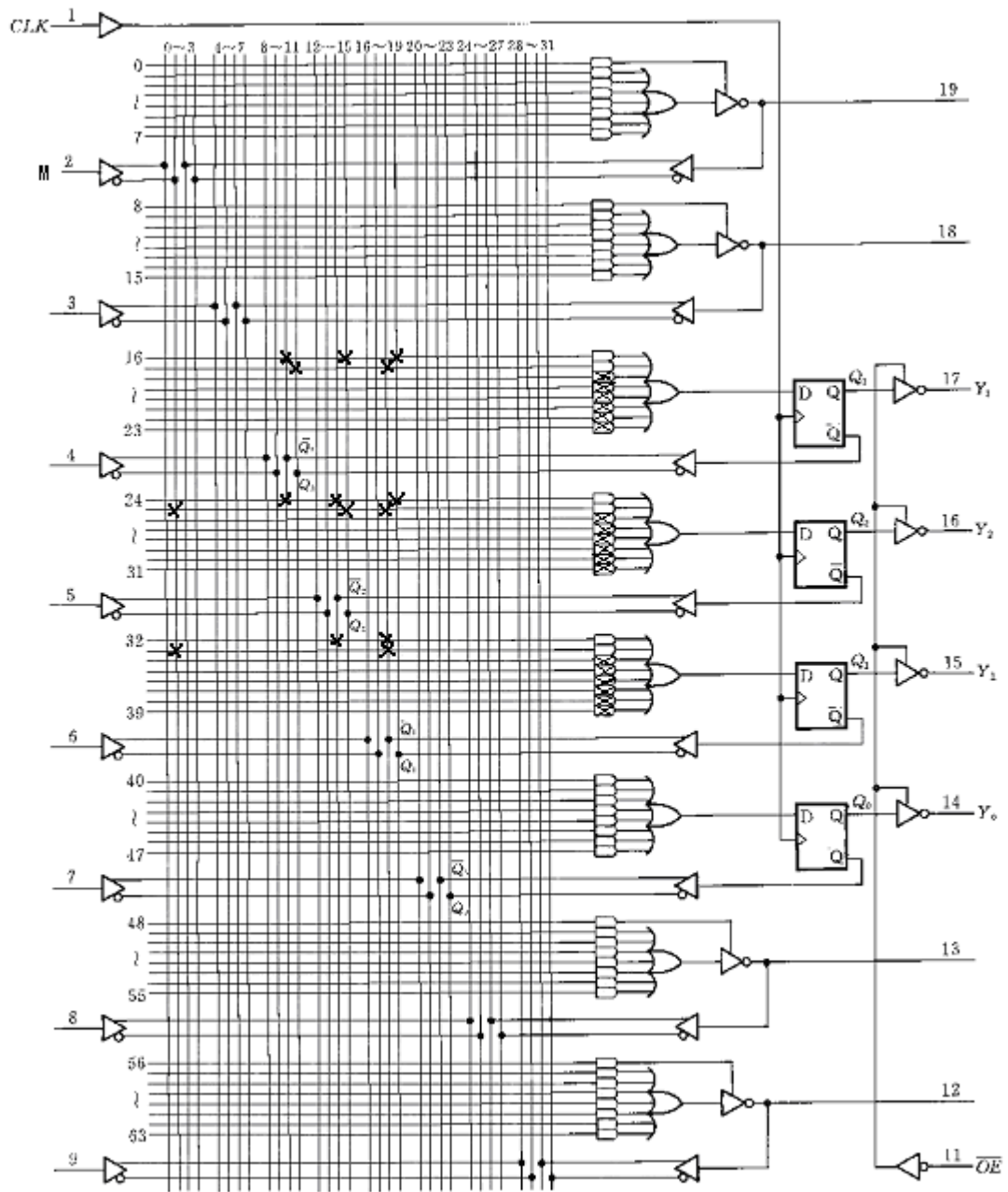
$$Y_2 = A_1 \overline{A_0} B_1 \overline{B_0} + A_1 \overline{A_0} B_1 B_0 + A_1 A_0 B_1 \overline{B_0}$$

$$Y_1 = \overline{A_1} A_0 B_1 \overline{B_0} + \overline{A_1} A_0 B_1 B_0 + A_1 \overline{A_0} \overline{B_1} B_0 + A_1 \overline{A_0} B_1 B_0 + A_1 A_0 \overline{B_1} B_0 + A_1 A_0 B_1 \overline{B_0}$$

$$Y_0 = \overline{A_1} A_0 \overline{B_1} B_0 + \overline{A_1} A_0 B_1 B_0 + A_1 A_0 \overline{B_1} B_0 + A_1 A_0 B_1 B_0$$

自行计算真值表；功能： $A_1 A_0 \times B_1 B_0 = Y_3 Y_2 Y_1 Y_0$

2. 分析下图由 PAL 构成的时序逻辑电路，写出电路的驱动方程、状态方程，画出电路的 $(Q_3Q_2Q_1)$ 状态转换图。

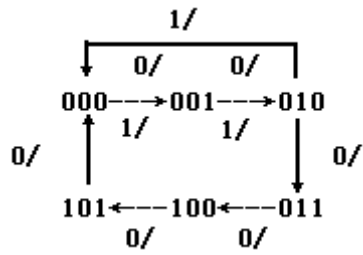


$$D3 = Q_3^{n+1} = \overline{Q_3}Q_2Q_1 + Q_3\overline{Q_1}$$

$$D2 = Q_2^{n+1} = \overline{Q_3}\overline{Q_2}Q_1 + \overline{M}Q_2\overline{Q_1}$$

$$D1 = Q_1^{n+1} = \overline{Q_2}\overline{Q_1} + \overline{M}Q_1$$

自行计算状态表。状态图见下



功能：M=0→六进制计数器；M=1→三进制计数器

3. 用图示 PAL 设计下列逻辑函数。

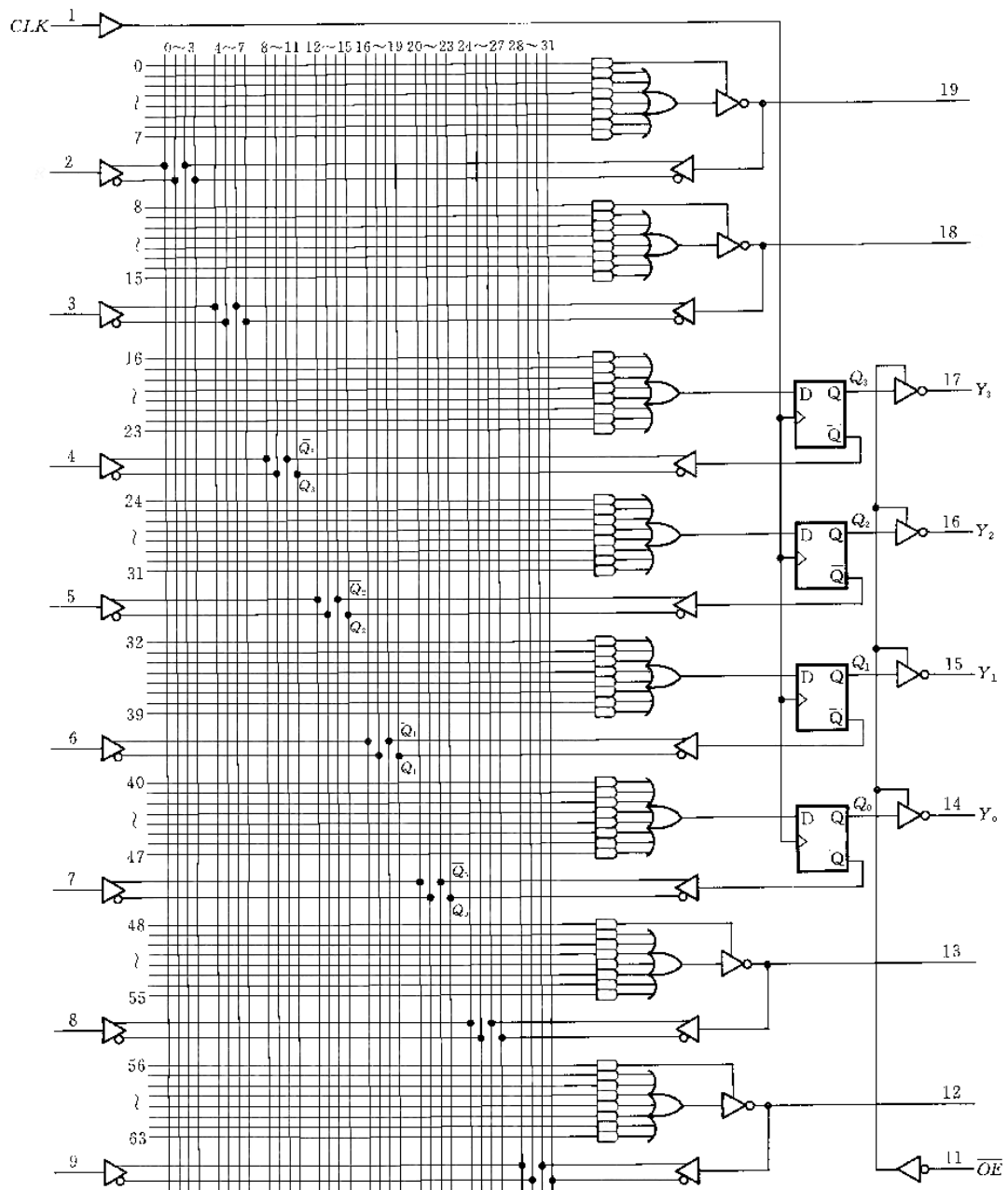
$$\overline{Q_3^{n+1}} = \overline{\overline{Q_3 Q_2 Q_1 Q_0} + Q_3 Q_2}$$

$$\overline{Q_2^{n+1}} = \overline{\overline{Q_2 Q_1 Q_0} + \overline{Q_3} + Q_1 Q_0 Q_2}$$

$$\overline{Q_1^{n+1}} = \overline{Q_3 Q_2 \overline{Q_1} + \overline{Q_1} Q_0 + Q_1 \overline{Q_0}}$$

$$Q_0^{n+1} = Q_0$$

$$C = Q_3 Q_2$$



解答：整理为

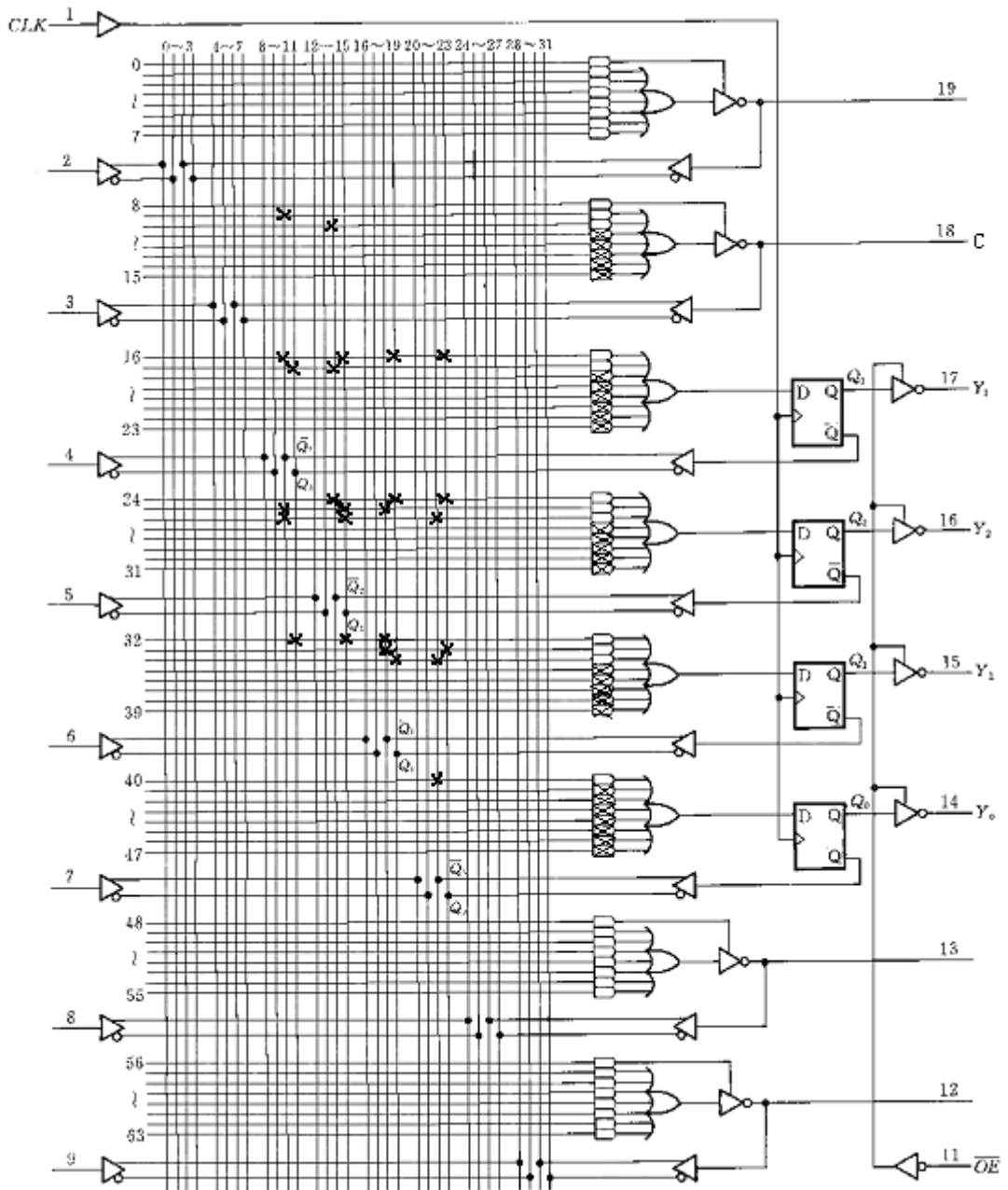
$$D_3 = Q_3^{n+1} = \overline{Q_3}Q_2Q_1Q_0 + Q_3\overline{Q_2}$$

$$D_2 = Q_2^{n+1} = \overline{Q_2}Q_1Q_0 + \overline{Q_3}Q_2\overline{Q_1} + \overline{Q_3}Q_2\overline{Q_0}$$

$$D_1 = Q_1^{n+1} = Q_3Q_2\overline{Q_1} + \overline{Q_1}Q_0 + Q_1\overline{Q_0}$$

$$D_0 = Q_0^{n+1} = \overline{\overline{Q_0}}$$

$$C = \overline{\overline{Q_3} + \overline{Q_2}}$$



第九章 数-模和模-数转换

一、本章知识点

权电阻、倒 T 形 D/A 转换器的原理

双极型 D/A 转换应用电路分析。(题 9.3)

D/A 转换器 V_0 的计算, 考虑线性误差后 V_0 的实际范围

A/D 转换的步骤; A/D 转换的分辨率(基本概念)

采样定理的内容和物理含义

并联比较型、计数型、逐次比较型、双积分型 A/D 转换器转换速度的比较

计数型、逐次比较型 A/D 转换器转换时间的计算

二、例题

1. 一个 8 位 D/A 转换器, $V_{REF}=10V$, 其线性误差为 $\pm 1LSB$, 当输入为 10001000 时, 其输出电压实际值的范围为 $(1360-10)/256 \rightarrow (1360+10)/256=5.27V \rightarrow 5.35V$; 其中 $(10001000)_B=(136)__{10}$ 。

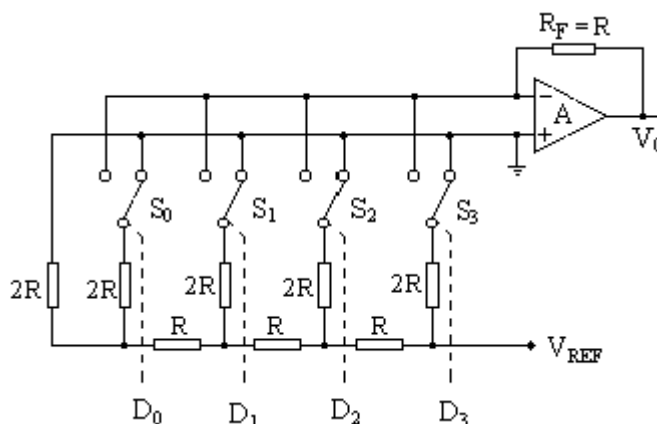
2. 设有一被测量温度的变化范围为 $10^{\circ}C \sim 800^{\circ}C$, 要求分辨率为 $1^{\circ}C$, 则应选用的 A/D 转换器的分辨率至少为 10 位。

3. D/A 转换器如图所示, 当 $D_i=1$ 时, 对应的 S_i 开关接运放-端, $D_i=0$ 时, 对应的 S_i 开关接运放+端, ($V_{REF} = -10V, R = 10k$)

(1)、试推算从 V_{REF} 提供的电流 I;

(2)、写出输出电压的表达式, 并计算 V_0 的取值范围,;

(3)、该 D/A 电路的分辨率是多少?

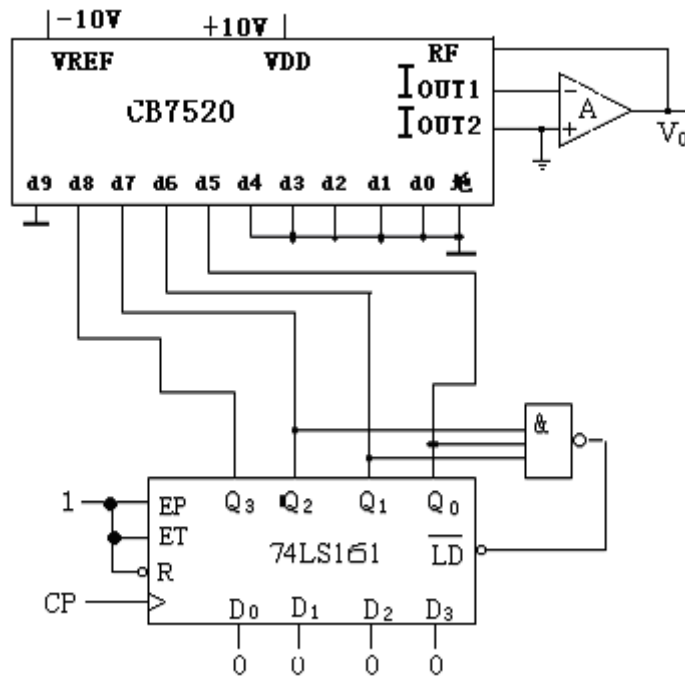


解:提示

- (1). $I = V_{REF}/R = -10/10 = -1\text{mA}$
- (2). $V_0 = -V_{REF} \cdot D/2^4$, $0\text{V} \sim 150/16\text{V} = \dots\dots$
- (3). 4 位

4. 图示由 D/A 转换器 CB7520 和 N 进制计数器构成的波形发生器电路。 $V_{ref} = -10\text{V}$, 74LS161 是二进制加法计数器 (EP、ET 为选通端, \overline{LD} 为同步预置端, \overline{RD} 为异步清零端)。

- (1) 画出 N 进制计数器的状态转换图。
- (2) 试对应 CP 波形画出 V_0 的波形, 并标出波形图上各点的电压幅度。



解:提示

1, 8 进制; $000 \rightarrow 001 \rightarrow 010 \rightarrow 011$
 $\uparrow \qquad \qquad \qquad \downarrow$
 $111 \leftarrow 110 \leftarrow 101 \leftarrow 100$

2, $V_0 = -V_{REF} \cdot D/2^{10} = 10D/1024$

$d_5=1 \rightarrow 2^5=32$, $d_6=1 \rightarrow 2^6=64$, $d_7=1 \rightarrow 2^7=128$

$000 \rightarrow 0 \rightarrow 0\text{V}$

$001 \rightarrow 32 \rightarrow 320/1024 = 0.3125\text{V}$

010→0.625V

011→0.9375V

... ..

111→2.1875V

对应 CP 波形的 V_0 波形