

自我检测题

1. CMOS 门电路采用推拉式输出的主要优点是 提高速度, 改善负载特性。
2. CMOS 与非门多余输入端的处理方法是 接高电平, 接电源, 与其它信号引脚并在一起。
3. CMOS 或非门多余输入端的处理方法是 接低电平, 接地, 与其它信号引脚并接在一起。
4. CMOS 门电路的灌电流负载发生在输出 低 电平情况下。负载电流越大, 则门电路输出电压越 高。
5. CMOS 门电路的静态功耗 很低。随着输入信号频率的增加, 功耗将会 增加。
6. OD 门在使用时输出端应接 上拉电阻 和电源。
7. 三态门有 3 种输出状态: 0 态、1 态和 高阻态。
8. 当多个三态门的输出端连在一条总线上时, 应注意 任何时刻只能有一个门电路处于工作状态。
9. 在 CMOS 门电路中, 输出端能并联使用的电路有 OD 门和三态门;
10. CMOS 传输门可以用来传输 数字 信号或 模拟 信号。
11. 提高 LSTTL 门电路工作速度的两项主要措施是采用 肖特基三极管 和采用 有源泄放电路。
12. 当 CMOS 反相器的电源电压 $V_{DD} < V_{TN} + |V_{TP}|$ (V_{TN} 、 V_{TP} 分别为 NMOS 管和 PMOS

管的开启电压) 时能正常工作吗?

答: 不能正常工作, 因为, 当反相器输入电压为 $1/2V_{DD}$ 时, 将出现两只管子同时截止的现象, 这是不允许的。

13. CMOS 反相器能作为放大器用吗?

答: 可以。在反相器的两端跨接了一个反馈电阻 R_f 就可构成高增益放大器。由于 CMOS 门电路的输入电流几乎等于零, 所以 R_f 上没有压降, 静态时反相器必然工作在 $v_I = v_O$ 的状态, $v_I = v_O = V_T = V_{DD}/2$ 就是反相器的静态工作点。反相器的输入电压稍有变化, 输出就发生很大变化。

14. 如果电源电压增加 5%, 或者内部和负载电容增加 5%, 你认为哪种情况会对 CMOS 电路的功耗产生较大影响?

解: 根据公式 $P_D = (C_L + C_{PD}) V_{DD}^2 f$, 电源的变化对功耗影响更大。

15. 当不同系列门电路互连时, 要考虑哪几个电压和电流参数? 这些参数应满足怎样的关系?

解: 应考虑以下参数: $V_{OH(\min)}$ 、 $V_{IH(\min)}$ 、 $V_{OL(\max)}$ 、 $V_{IL(\max)}$ 、 $I_{OH(\max)}$ 、 $I_{OL(\max)}$ 、 $I_{IH(\max)}$ 、 $I_{IL(\max)}$, 这些参数应满足以下条件:

$$V_{OH(\min)} \geq V_{IH(\min)}$$

$$V_{OL(\max)} \leq V_{IL(\max)}$$

$$|I_{OH(max)}| \geq nI_{IH(max)}$$

$$I_{OL(max)} \geq m|I_{IL(max)}|$$

16. 已知图 T2.16 所示电路中各 MOSFET 管的 $|V_T|=2V$, 若忽略电阻上的压降, 则电路_____中的管子处于导通状态。

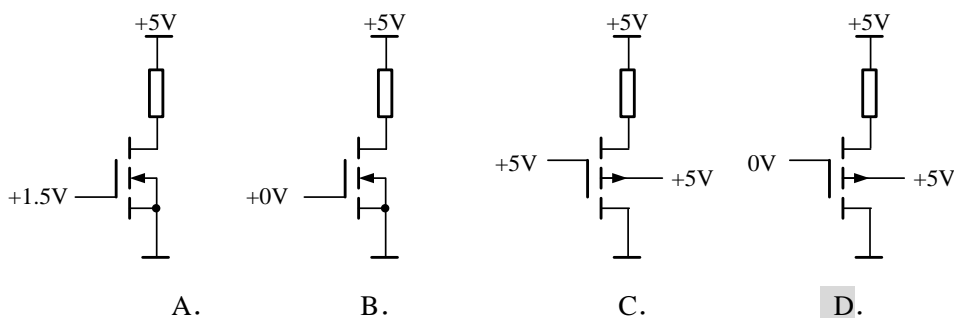


图 T2.16

17. 三极管作为开关时工作区域是_____。

- A. 饱和区+放大区 B. 击穿区+截止区
C. 放大区+击穿区 **D. 饱和区+截止区**

18. 门电路参数由大到小排列正确的是_____。

- A. $V_{OH(min)}$ 、 $V_{IH(min)}$ 、 $V_{IL(max)}$ 、 $V_{OL(max)}$**
B. $V_{IH(min)}$ 、 $V_{OH(min)}$ 、 $V_{OL(max)}$ 、 $V_{IL(max)}$
C. $V_{OH(min)}$ 、 $V_{IH(min)}$ 、 $V_{OL(max)}$ 、 $V_{IL(max)}$
D. $V_{IH(min)}$ 、 $V_{OH(min)}$ 、 $V_{IL(max)}$ 、 $V_{OL(max)}$

19. 对 CMOS 门电路, 以下_____说法是错误的。

- A. 输入端悬空会造成逻辑出错
B. 输入端接 $510k\Omega$ 的大电阻到地相当于接高电平
C. 输入端接 510Ω 的小电阻到地相当于接低电平
D. 噪声容限与电源电压有关

20. 某集成电路芯片, 查手册知其最大输出低电平 $V_{OL(max)}=0.5V$, 最大输入低电平 $V_{IL(max)}=0.8V$, 最小输出高电平 $V_{OH(min)}=2.7V$, 最小输入高电平 $V_{IH(min)}=2.0V$, 则其低电平噪声容限 $V_{NL}=\underline{\hspace{2cm}}$ 。

- A. 0.4V B. 0.6V **C. 0.3V** C. 1.2V

21. 某集成门电路, 其低电平输入电流为 $1.0mA$, 高电平输入电流为 $10\mu A$, 最大灌电流为 $8mA$, 最大拉电流为 $400\mu A$, 则其扇出系数为 $N=\underline{\hspace{2cm}}$ 。

- A. 8** B. 10 C. 40 D. 20

22. 设图 T2.22 所示电路均为 LSTTL 门电路, 能实现 $F = \bar{A}$ 功能的电路是_____。

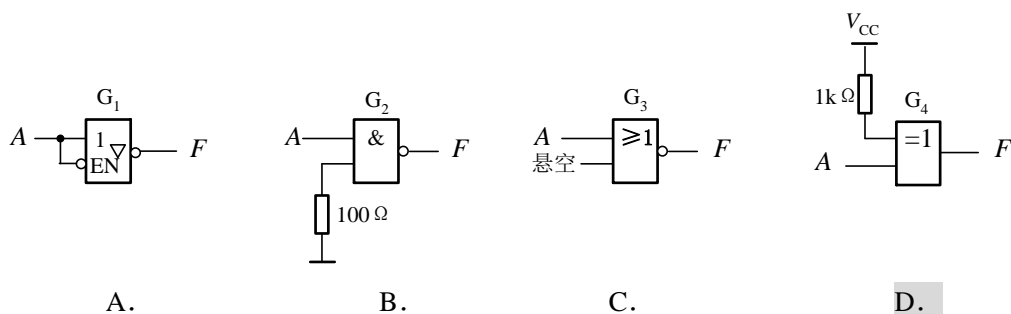


图 T2.22

23. 设图 T2.23 所示电路均为 CMOS 门电路，实现 $F = \overline{A+B}$ 功能的电路是_____。

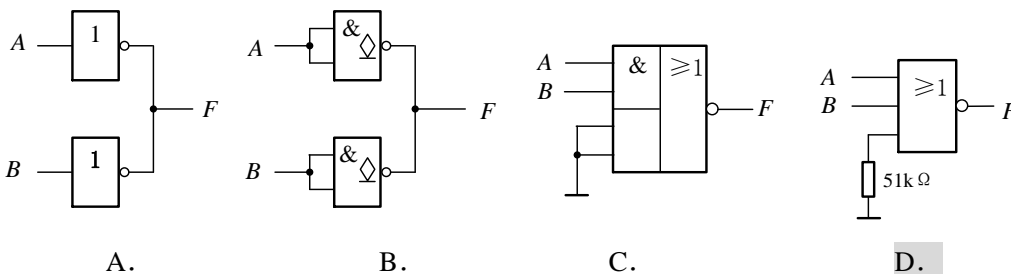


图 T2.23

24. 如图 T2.24 所示 LSTTL 门电路，当 $\overline{EN} = 0$ 时， F 的状态为_____。

- A. $F = \overline{AB}$ B. $F = \overline{A\overline{B}}$ C. $F = AB$ D. $F = \overline{A\overline{B}}$

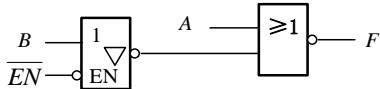


图 T2.24

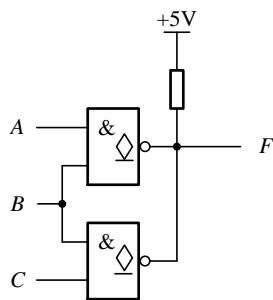


图 T2.25

25. OD 门组成电路如图 T2.25 所示，其输出函数 F 为_____。

- A. $F = AB + BC$ B. $F = \overline{AB + BC}$ C. $F = (A+B)(B+C)$ D. $F = \overline{AB \cdot BC}$

习 题

1. 写出如图 P2.1 所示 CMOS 门电路的逻辑表达式。

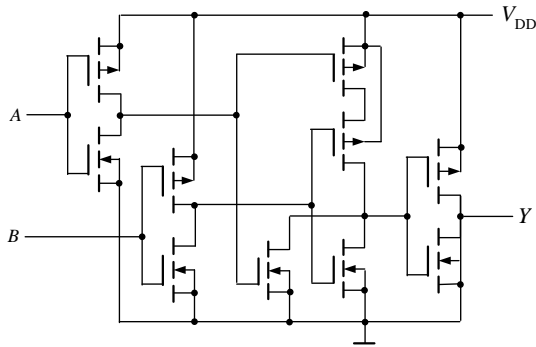


图 P2.1

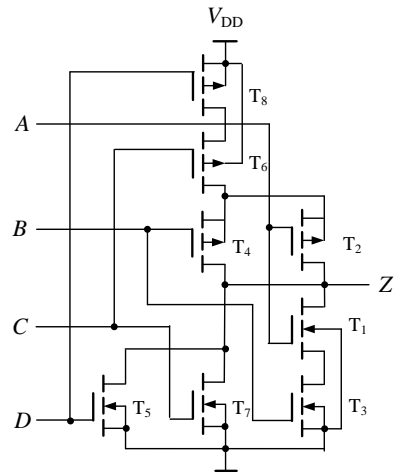
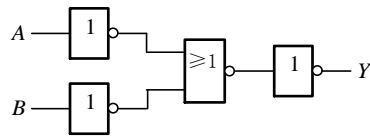


图 P2.2

解:



$$Y = \overline{A \cdot B} \text{ (与非门)}$$

2. 写出如图 P2.2 所示 CMOS 门电路的逻辑表达式。

解: $Z = \overline{C + D} \cdot \overline{AB} = \overline{C + D + AB}$

3. 双互补对与反相器引出端如图 P2.3 所示, 试将其分别连接成: (1) 三个反相器; (2) 3 输入端与非门; (3) 3 输入端或非门; (4) 实现逻辑函数 $L = \overline{C(A+B)}$; (5) 一个非门控制两个传输门分时传送。

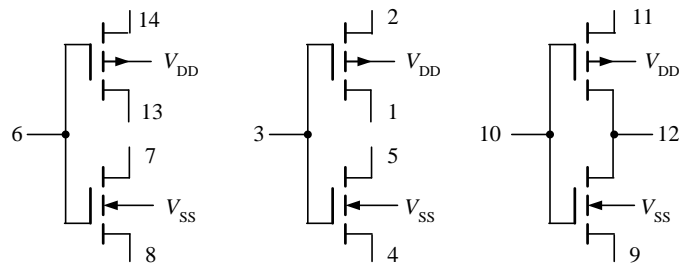
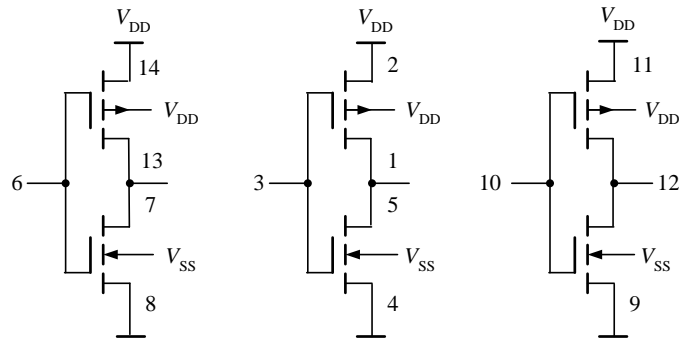
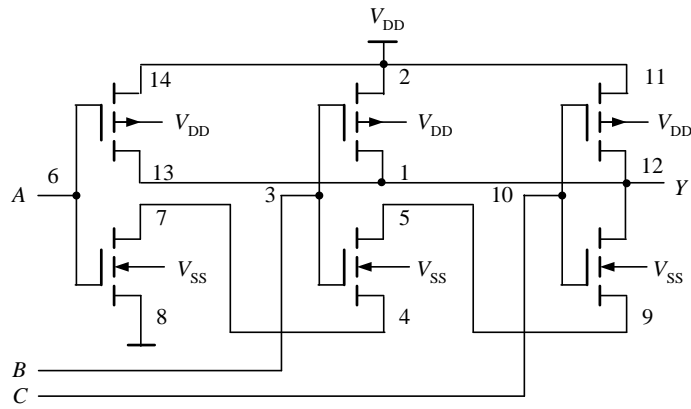


图 P2.3

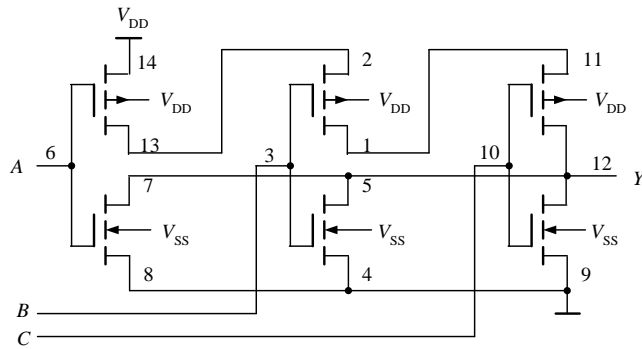
解: (1) 3 个反相器



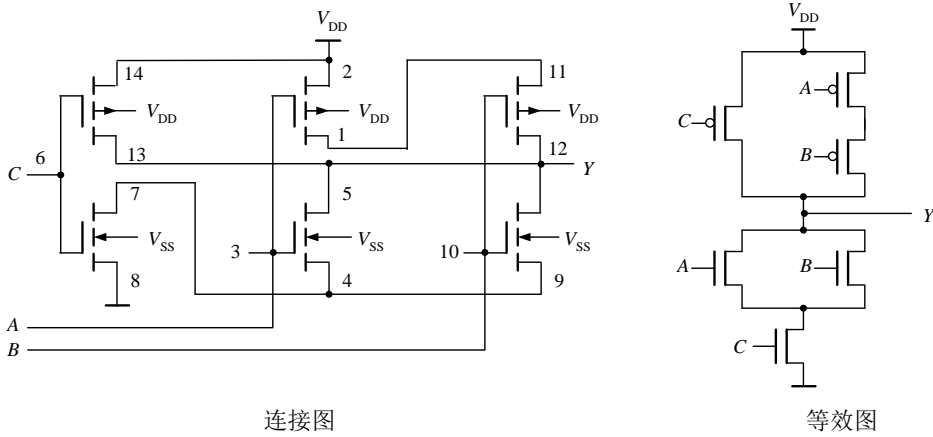
(2) 3 输入与非门



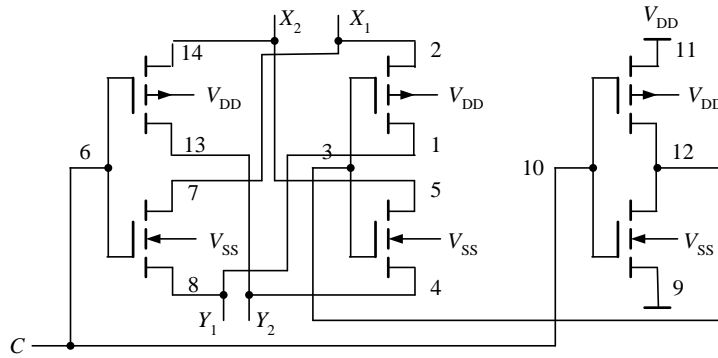
(3) 3 输入或非门



(4) 实现逻辑函数 $Y = \overline{C(A+B)}$



当 $C=0$ 时, $Y=1$; 当 $C=1$ 时, $Y = \overline{A+B}$
 (5) 一个非门控制两个传输门分时传送



4. 电路如图 P2.4 所示, G_1 为 74HC 系列 CMOS 门电路, 其数据手册提供的参数为 $V_{OL(max)}=0.33V$, $V_{OH(min)}=3.84V$, $I_{OL(max)}=4mA$, $I_{OH(max)}=-4mA$ 。三极管 T 导通时 $V_{BE}=0.7V$, 饱和时 $V_{CES}=0.3V$, 发光二极管正向导通时压降 $V_D=2.0V$ 。

- (1) 当输入 A、B 取何值时, 发光二极管 D 有可能发光?
- (2) 为使 T 管饱和, T 的 β 值应为多少?

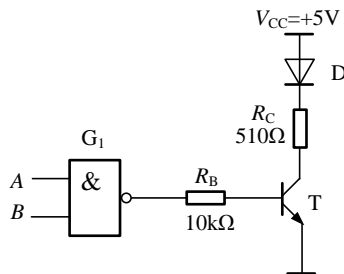


图 P2.4

解: (1) 要使发光二极管 D 发光, 必须使 T 管饱和导通, 要使 T 管饱和导通, 必须使

G_1 输出高电平，即 A 和 B 至少有一个为低电平。

(2) 为使三极管导通时进入饱和状态，三极管 β 的选择必须满足 $I_B \geq I_{BS}$ ，式中

$$I_{BS} = \frac{V_{CC} - V_D - V_{CES}}{\beta R_C} = \frac{5 - 2.0 - 0.3}{\beta \times 0.51} = \frac{5.3}{\beta}$$

$$I_B = \frac{V_{OH} - V_{BE}}{R_B} = \frac{3.84 - 0.7}{10} = 0.314\text{mA}$$

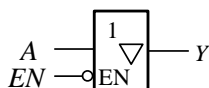
代入给定数据后，可求得 $\beta \geq 17$ 。

5. 有一门电路内部电路如图 P2.5 所示，写出 Y 的真值表，画出相应的逻辑符号。

解：真值表

A	EN	Y
0	0	0
0	1	高阻
1	0	1
1	1	高阻

逻辑符号



6. 分析如图 P2.6 所示电路的逻辑功能，画出其逻辑符号。

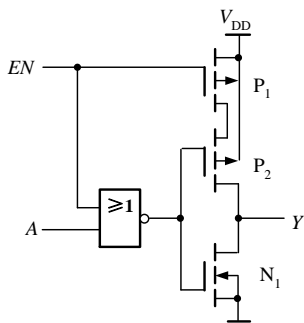


图 P2.5

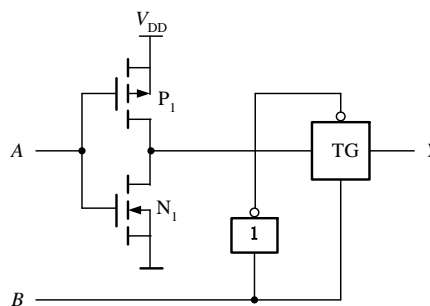
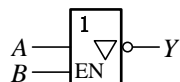


图 P2.6

解： A 、 B 为电路输入变量， F 为输出变量，只要列出真值表，就可判断其逻辑功能。

A	B	Y
0	0	高阻
0	1	1
1	0	高阻
1	1	0



7. 由三态门构成的总线传输电路如图 P2.7 所示，图中 n 个三态门的输出接到数据传

输总线， $D_0、D_1、\dots、D_{n-1}$ 为数据输入端， $\overline{CS}_0、\overline{CS}_1、\dots、\overline{CS}_{n-1}$ 为片选信号输入端。试问：（1）片选信号应满足怎样的时序关系，以便数据 $D_0、D_1、\dots、D_{n-1}$ 通过总线进行正常传输？（2）如果片选信号出现两个或两个以上有效，可能发生什么情况？（3）如果所有的信号均无效，总线处在什么状态？

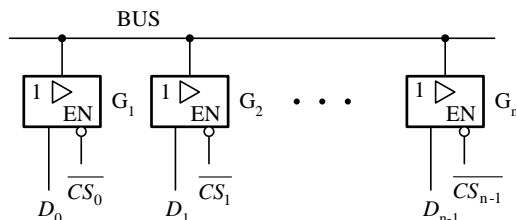


图 P2.7

- 解：（1）片选信号任何时刻只能有一个为低电平；
 （2）总线冲突。
 （3）高阻态。

8. 分析如图 P2.8 (a)、(b) 所示电路的逻辑功能，写出电路输出函数 S 的逻辑表达式。

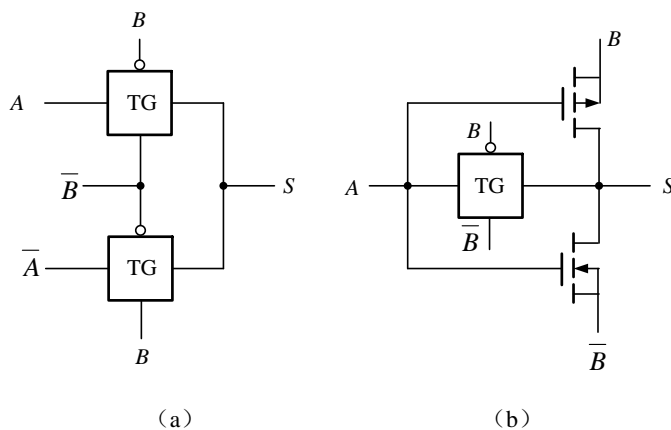


图 P2.8

解：（1）

A	B	S
0	0	0
0	1	1
1	0	1
1	1	0

输出 S 是 A 和 B 的异或函数，即 $S = A \oplus B$

（2）

A	B	S
-----	-----	-----

0	0	0
0	1	1
1	0	1
1	1	0

输出 S 是 A 和 B 的异或函数，即 $S = A \oplus B$

9. 晶体管电路如图 P2.9 所示，试判断各晶体管处于什么状态？

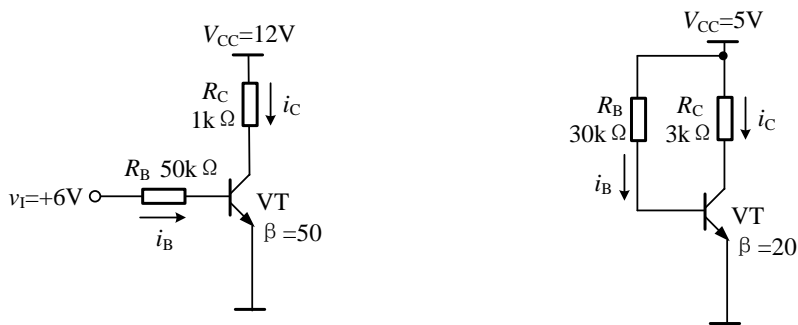


图 P2.9

解：(a) 根据图中参数

$$i_B = \frac{v_I - V_{BE}}{R_B} = \frac{6 - 0.7}{50} \text{ mA} = 0.106 \text{ mA}$$

$$i_{BS} = \frac{V_{CC} - V_{CES}}{\beta R_C} = \frac{12 - 0.3}{50 \times 1} \text{ mA} = 0.24 \text{ mA}$$

因为 $i_B < i_{BS}$ ，故 T_1 管处于放大状态。

$$(b) i_B = \frac{V_{CC} - V_{BE}}{R_B} = \frac{5 - 0.7}{30} \text{ mA} = 0.143 \text{ mA}$$

$$i_{BS} = \frac{V_{CC} - V_{CES}}{\beta R_C} = \frac{5 - 0.3}{20 \times 3} \text{ mA} = 0.078 \text{ mA}$$

因为 $i_B > i_{BS}$ ，故 T_2 管处于饱和状态。

10. 已知电路如图 P2.10 所示，写出 F_1 、 F_2 、 F_3 和 F 与输入之间的逻辑表达式。

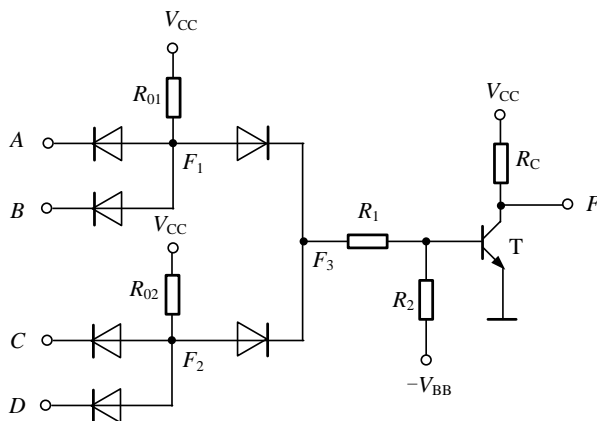


图 P2.10

解: $F_1 = AB$, $F_2 = CD$, $F_3 = AB + CD$, $F = \overline{AB + CD}$

11. 分析如图 P2.11 所示电路的逻辑功能, 指出是什么门。

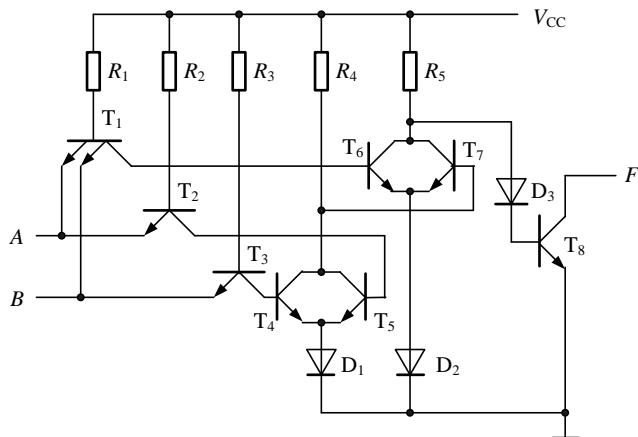


图 P2.11

解: A、B 加不同电平时, $T_4 \sim T_8$ 的通断情况如表所示。

A	B	T_4	T_5	T_6	T_7	T_8	F
0	0	off	off	off	on	off	1
0	1	on	off	off	off	on	0
1	0	off	on	off	off	on	0
1	1	on	on	on	off	off	1

电路为 OC 输出的同或门。

12. 图 P2.12 (a) 所示为 LSTTL 门电路, 其电气特性曲线如图 P2.12 (b) 所示。请按给定的已知条件写出电压表的读数 (填表 P2.12)。假设电压表的内阻 $\geq 100k\Omega$ 。

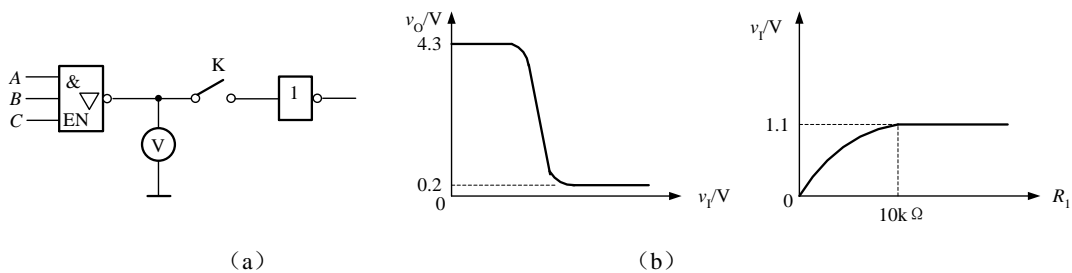


图 P2.12

表 P2.12

A	B	C	K	电压表读数/V
---	---	---	---	---------

0	0	0	断开
0	0	1	断开
1	1	0	闭合
1	1	1	闭合

解:

A	B	C	K	电压表读数 (V)
0	0	0	断开	0
0	0	1	断开	4.3
1	1	0	闭合	1.1
1	1	1	闭合	0.2

13. 图 P3.13 中 G_1 、 G_2 、 G_3 为 LSTTL 门电路, G_4 、 G_5 、 G_6 为 CMOS 门电路。试指出各门的输出状态 (高电平、低电平、高阻态?)。

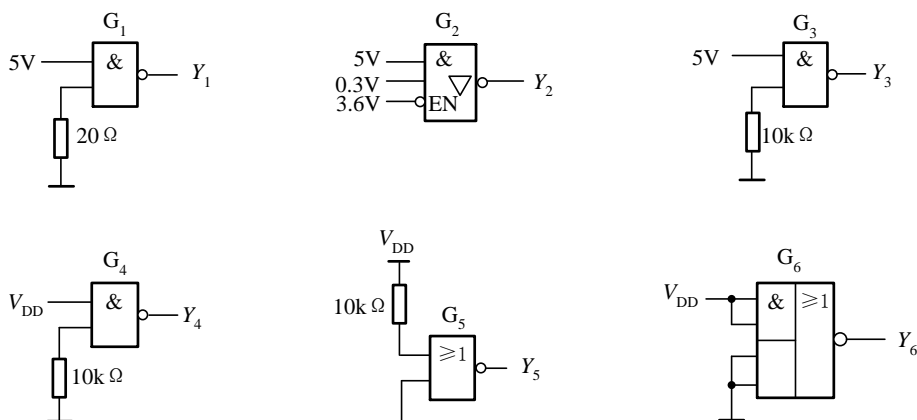


图 P2.13

解: Y_1 高电平, Y_2 高阻态, Y_3 低电平, Y_4 高电平, Y_5 低电平, Y_6 低电平

14. 如图 P2.14 所示逻辑电路能否实现所规定的逻辑功能? 如能的在括号内写“Y”, 错的写“N”。

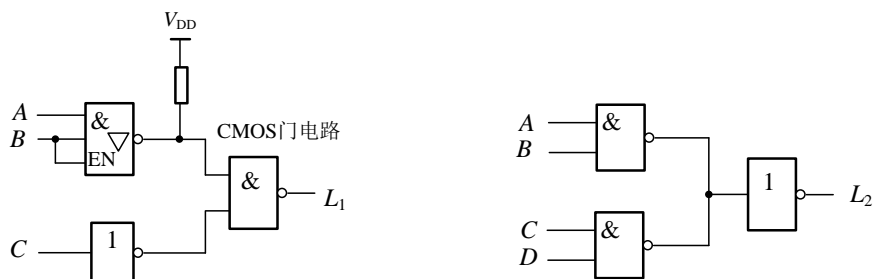


图 P2.14

$$\begin{cases} B=0 \text{ 时, } L_1 = C \\ B=1 \text{ 时, } L_1 = A+C \end{cases} \quad (\quad) \quad L_2 = AB + CD \quad (\quad)$$

解: Y, N

15. 如图 P2.15 所示逻辑电路能否实现所规定的逻辑功能? 如能的在括号内写“Y”, 错的写“N”。

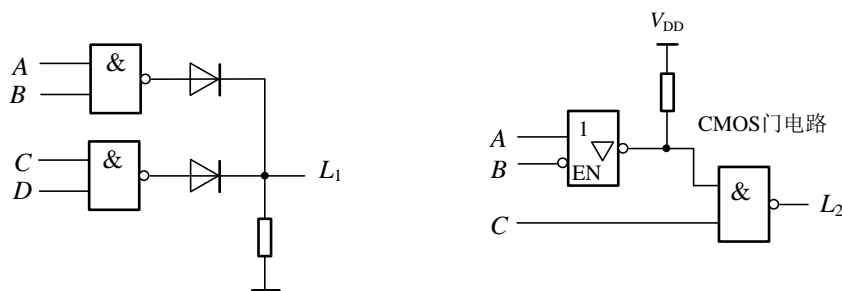


图 P2.15

$$L_1 = \overline{AB} + \overline{CD} \quad (\quad) \quad \begin{cases} B=0 \text{ 时, } L_2 = \overline{AC} \\ B=1 \text{ 时, } L_2 = \overline{C} \end{cases} \quad (\quad)$$

解: Y, N

16. 由门电路组成的电路如图 P2.16 所示。试写出其逻辑表达式。

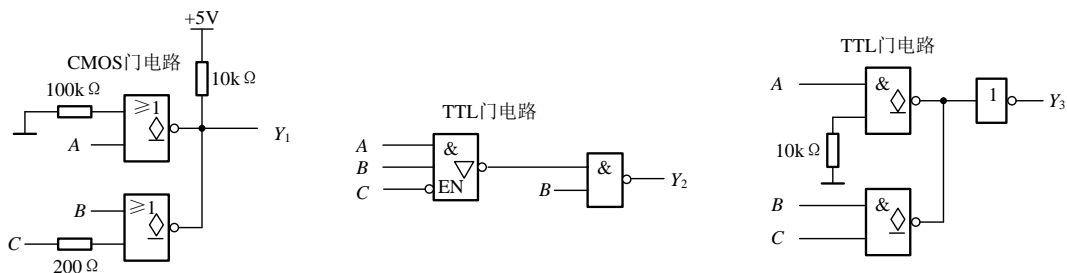


图 P2.16

解: $Y_1 = \overline{A+0 \cdot B+C} = \overline{ABC}$, $Y_2 = \overline{C \cdot \overline{AB} \cdot B} + C \cdot \overline{B} = \overline{AC} + \overline{B}$, $Y_3 = \overline{\overline{A \cdot BC}} = A + BC$

17. 由门电路组成的电路如图 P2.17 所示。试写出其逻辑表达式。

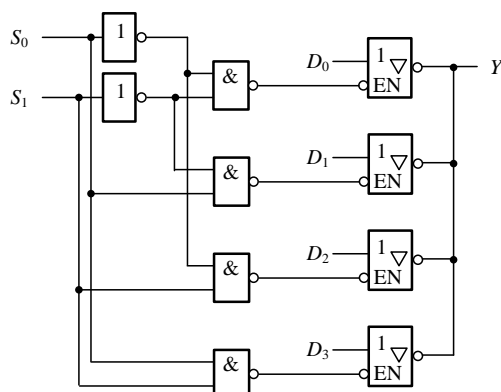


图 P2.17

解: $Y = \overline{S_1} \overline{S_0} D_0 + \overline{S_1} S_0 D_1 + S_1 \overline{S_0} D_2 + S_1 S_0 D_3$

18. 一个发光二极管导通时的电压降约为 2.0V, 正常发光时需要 5mA 电流, 当发光二极管采用如图 2.2-21 (a) 那样连接到 74LS00 与非门上时, 请确定电阻 R 的一个合适值。74LS00 的相关参数可参见表 2.2-3。

$$\text{解: } R = \frac{V_{CC} - V_{OL} - V_{LED}}{I_{LED}} = (5.0 - 0.35 - 2.0)V / 5\text{mA} = 530\Omega$$

注意: 在大多数应用中, 发光二极管串联电阻的准确值是不重要的, 本例中可采用 510 Ω 现成电阻。

19. 图 P2.19 中, LSTTL 门电路的输出低电平 $V_{OL} \leq 0.4V$ 时, 最大灌电流 $I_{OL(\max)} = 8\text{mA}$, 输出高电平时的漏电流 $I_{OZ} \leq 50\mu\text{A}$; CMOS 门的输入电流可以忽略不计。如果要求 Z 点高、低电平 $V_H \geq 4V$ 、 $V_L \leq 0.4V$, 请计算上拉电阻 R_C 的选择范围。

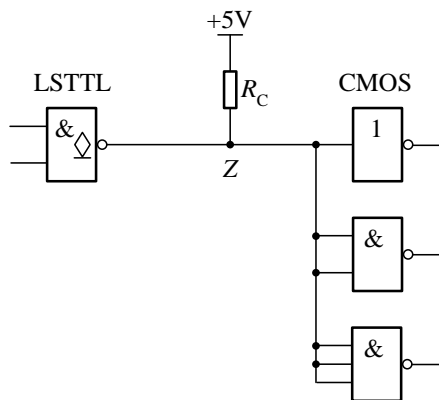


图 P2.19

解: (1) 当 Z 点输出高电平时, 应满足下式:

$$V_H = +5V - R_C I_{OZ} \geq 4V$$

$$R_C \leq \frac{1}{50 \times 10^{-6}} \leq 20\text{k}\Omega$$

(2) 当 Z 点输出低电平时, 应满足下式:

$$V_L = +5V - R_C I_{OL(\max)} \leq 0.4V$$

$$R_C \geq \frac{5 - 0.4}{8 \times 10^{-3}} \geq 0.57k\Omega$$

$$\therefore 0.57k\Omega \leq R_C \leq 20k\Omega$$

20. 在图 P2.20 中有两个线与非的 OC 门 G_1 、 G_2 。它们的输出驱动 3 个 LSTTL 与非门 G_3 、 G_4 、 G_5 。设 OC 门输出低电平时允许灌入的最大电流 $I_{OL(\max)}$ 为 14mA，输出高电平时输出管截止的漏电流 I_{OZ} 为 0.05mA；LSTTL 与非门输入低电平电流 I_{IL} 为 0.22mA，每个输入端的高电平输入电流 I_{IH} 为 0.02mA。如果要求 OC 门高电平输出电压 $V_{OH} \geq 3V$ ，低电平输出电压 $V_{OL} \leq 0.3V$ ，试求外接电阻 R_C 的取值范围。

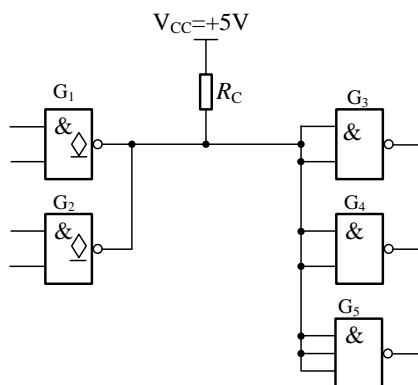


图 P2.21

解：(1) G_1 、 G_2 均输出高电平时

电阻 R_C 上流过的电流

$$I_C = 2I_{OZ} + (2+2+3) I_{IH} = (2 \times 0.05 + 7 \times 0.02) \text{ mA} = 0.24\text{mA}$$

R_C 上的压降会使输出高电平电压下降，根据题意应满足

$$V_{OH} = V_{CC} - R_C \times I_C \geq 3V$$

因此 R_C 应满足

$$R_C \leq \frac{V_{CC} - V_{OH}}{I_C} = \frac{(5 - 3) \text{ V}}{0.24\text{mA}} \approx 8.33k\Omega$$

(2) G_1 或 G_2 门输出低电平时

考虑最不利的情况，只有一个 OC 门输出低电平，流入输出低电平 OC 门的电流

$$I_{OL} = I_C + 3 \times I_{IL} = \frac{V_{CC} - V_{OL}}{R_C} + 3 \times I_{IL} \leq 14\text{mA}$$

$$R_C \geq \frac{5 - 0.3}{14 - 3 \times 0.22} = 352\Omega$$

所以 $352\Omega \leq R_C \leq 8.33k\Omega$

21. 根据表 2.4-1，试计算下列情况下的低电平噪声容限和高电平噪声容限。

(1) 74HCT 驱动 74LS；

(2) 74ALS 驱动 74HCT。

解：(1) $V_{NL} = V_{IL(\max)}(74LS) - V_{OL(\max)}(74HCT) = 0.8 - 0.1 = 0.7V$

$$V_{NH} = V_{OH(\min)}(74HCT) - V_{IH(\min)}(74LS) = 4.4 - 2 = 2.4V$$

$$(2) V_{NL} = V_{IL(\max)}(74HCT) - V_{OL(\max)}(74ALS) = 0.8 - 0.5 = 0.3V$$

$$V_{NH} = V_{OH(\min)}(74ALS) - V_{IH(\min)}(74HCT) = 4.8 - 2 = 2.8V$$

22. 有人使用机器上一个光电传感器，传感器受触发时，输出高电平为 5V，但把这个传感器输出端接到某一电路输入端时，再次测试其输出电平，发现是 2V，电平被拉低了。当换了另外一个型号的光电传感器，同样传感器受触发时，输出高电平为 5V，把这个传感器连接到同一电路输入端时，测试电压依然是 5V。请分析可能的原因。

答：最大的可能是前一种光传感器的带载能力不够，即光传感器不能提供电路输入端所需的电流，所以输出信号一接到电路输入端就会被拉低。建议：在光传感器的输出端和后级电路之间加一级驱动(射随器或三极管)。

23. 如图 P2.24 所示，集成电路 IC1 输出七段显示码 a~g，高电平有效，由于 IC1 最大输出高电平电流很小，无法驱动共阴 LED 数码管（点亮每个笔划需 5mA 电流以上，数码管中的发光二极管导通压降为 1.4V）。试从下表 1 提供的三种 TTL 非门中，选择合适器件设计共阴 LED 数码管的驱动电路，只需画出 a 和 b 的驱动电路，需算出限流电阻的数值。

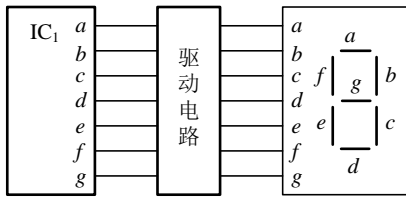
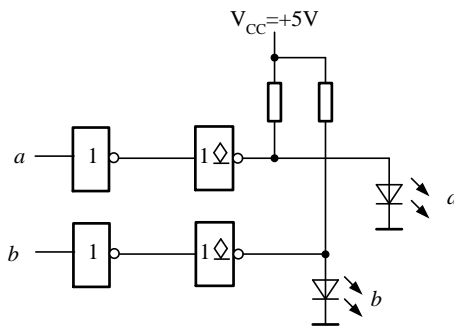


图 P2.24

门电路	I_{OH}	I_{OL}	I_{OZH}	I_{OZL}
	-0.4mA	16mA	-0.2mA	0.2mA
	0.2mA	16mA		
	-0.4mA	16mA		

表 P2.24

解：电路图为



$$(2) \text{ 当输入变高时: } \frac{5-1.4}{R} \geq 5mA \quad R \leq 720\Omega$$

$$\text{当输入变低时: } \frac{5-0.3}{R} \leq 16mA \quad R \geq 294\Omega$$

$$\therefore 294\Omega \leq R \leq 720\Omega$$