

《电子电路》数字部分

实
训
大
纲

编写者：徐慧

二〇一八年十月

《电子线路》数字部分实训大纲

目 录

一、 总体说明.....	1
1、 实训目的与要求.....	1
2、 实训内容.....	1
3、 参考课时.....	1
4、 实训材料准备.....	1
5、 考核办法.....	2
6、 实训方法与步骤:	2
7、 实训范例.....	2
实训一 TTL 集成逻辑门	2
实训二 CMOS 集成逻辑门	5
实训三 集成逻辑电路的连接和驱动.....	7
实训四 组合逻辑电路.....	9
实训五 译码器.....	12
实训六 译码与数码显示.....	14
实训七 数据选择器及其应用	17
实训八 触发器.....	19
实训九 计数器.....	22
实训十 移位寄存器.....	25
实训十一 脉冲分配器及其应用.....	27
实训十二 555 定时器的应用	29
附录 1.....	30
附录 2.....	31
附录 3.....	32

《电子线路》数字部分实训大纲

一、总体说明

1、实训目的与要求

科学技术的高速发展，使得人类的生产、生活方式乃至社会结构都随之发生变化。而支撑现代科学技术大厦的重要基石之一的就是电子技术。数字电路是近代电子技术的重要基础，数字技术在近十年来获得空前飞速的发展。随着数字集成工艺的日益完善，数字技术已经渗透到国民经济和人民生活的各个领域。为了让学生适应将来的社会的需要，提高学生的竞争力。也为了更好的帮助书本知识的理解，将实际操作与电子技术中数字部分的理论知识相结合，可以做到学以致用，学以反思，理实结合。本学期开设了《电子线路》数字部分实训。通过动手操作，让学生带着问题思考，自己动手解决，自己动手设计。不仅可以知其然也可以知其所以然，专业知识和职业技能都能得到发展。

2、实训内容

《电子线路》数字电子部分

3、参考课时

28 课时

4、实训材料准备

硬件：THETDD-1 型电工电子技术实训装置

资料：《电子线路》、《THETDD-1 型电工电子技术实训装置》实验

指导书。

5、考核办法

出勤情况：10 分

纪律表现：10 分

实验报告：50 分

操作规范：20 分

安全注意：10 分

6、实训方法与步骤：

实训方法：学生两人一组，选出一个组长。组长负责组织本组的实训过程并协调与其他组的合作。

7、实训范例

实训一 TTL 集成逻辑门

一、实训目的

1. 掌握 TTL 集成逻辑门的逻辑功能及其测试方法。
2. 掌握 TTL 器件的使用规则。
3. 熟悉电工电子技术实训装置的结构、基本功能和使用方法。

二、实训电路

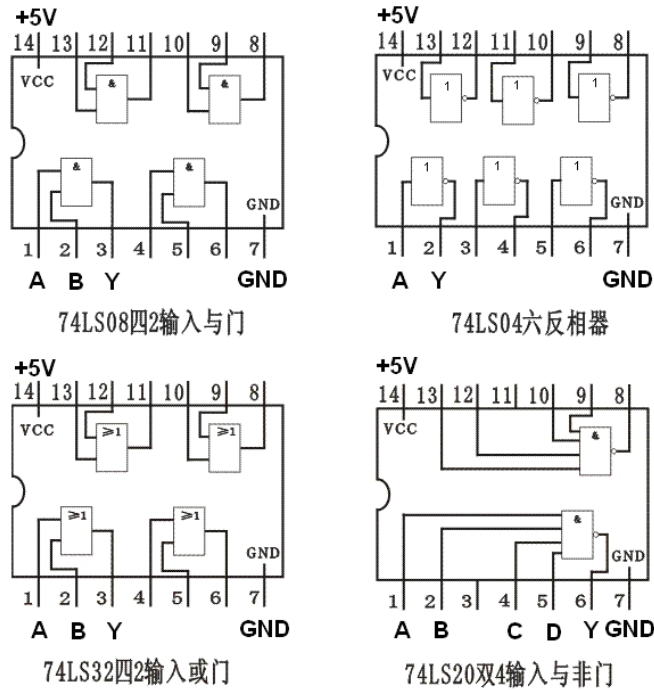


图 1-1 TTL 集成逻辑门芯片管脚图

三、实训设备与器件

序号	名称	型号与规格	数量	备注
1	直流稳压电源	+5V	1 路	实训台
2	逻辑电平输出			DDZ-22
3	逻辑电平显示			DDZ-22
4	14P 芯片插座		1 个	DDZ-22
5	集成芯片	74LS04	1 片	
6	集成芯片	74LS08	1 片	
7	集成芯片	74LS20	1 片	
8	集成芯片	74LS32	1 片	

四、实训内容与步骤

用实训连接线将实训台上+5V 电源和地连入实训挂箱 DDZ-22。实训用集成芯片的管脚图见图 1-1。

1. TTL 与门 74LS08 逻辑功能测试

- (1) 在 DDZ-22 上选取一个 14P 插座，按定位标记插好 74LS08 集成块。
- (2) 根据图 1-1 的管脚图，将实训挂箱上+5V 直流电源接 74LS08 的 14 脚，地接 7 脚。
- (3) 用实训连接线将逻辑电平输出和 74LS08 两个输入端 A、B (1 脚和 2 脚) 相连，以提供“0”与“1”电平信号，开关向上，输出逻辑“1”，向下为逻辑“0”。门的输出端 Y (3 脚) 接由 LED 发光二极管组成的逻辑电平显示的输入口，LED 亮为逻辑“1”，不亮为逻辑“0”。
- (4) 按下表在两输入端输入相应电平，测量并记录相应输出。

输入	A	1	0	1	0
	B	0	1	1	0
输出	Y				

2. TTL 非门 74LS04 功能测试

- (1) 在 DDZ-22 上选取一个 14P 插座，按定位标记插好 74LS04 集成块。
- (2) 按照 74LS04 的管脚图，用实训连接线连接好输入和输出，接通 +5V 直流稳压电源。
- (3) 按下表在输入端输入相应电平，测量并记录相应输出。

输入	0	1
输出		

3. TTL 或门 74LS32 逻辑功能测试

- (1) 在 DDZ-22 上选取一个 14P 插座，按定位标记插好 74LS32 集成块。
- (2) 按照 74LS32 的管脚图，用实训连接线连接好输入和输出，接通 +5V 直流稳压电源。
- (3) 按下表在输入端输入相应电平，测量并记录相应输出。

输入	A	0	0	1	1
	B	0	1	0	1
输出	Y				

4. TTL 与非门 74LS20 逻辑功能测试

- (1) 在 DDZ-22 上选取一个 14P 插座，按定位标记插好 74LS20 集成块。
- (2) 按 74LS20 的管脚图，用实训连接线连接好输入和输出，接通 +5V 直流稳压电源。
- (3) 按下表在输入端输入相应电平，测量并记录相应输出。

输入	A	1	0	1	1	1
	B	1	1	0	1	1
	C	1	1	1	0	1
	D	1	1	1	1	0
输出	Y					

五、集成电路芯片简介

数字电路实训中所用到的集成芯片都是双列直插式的。识别方法是：正对集成电路型号（如 74LS20）或看标记（左边的缺口或小圆点标记），从左下角开始按逆时针方向以 1, 2, 3, ... 依次排列到最后一脚（在左上角）。在标准 TTL 集成电路中，电源端 VCC 一般排在左上端，接地端 GND 一般排在右下端。如 74LS20 为 14 脚芯片，14 脚为 VCC，7 脚为 GND。若集成芯片引脚上的功能标号为 NC，则表示该引脚为空脚，与内部电路不连接。

六、TTL 集成电路使用规则

1. 接插集成块时，要认清定位标记，不得插反。
2. 电源电压使用范围为 +4.5V ~ +5.5V 之间，实训中要求使用 $V_{CC} = +5V$ 。电源极性绝对不允许接错。
3. 闲置输入端处理方法
 - (1) 悬空，相当于正逻辑“1”，对于一般小规模集成电路的数据输入端，实训时允许悬空处理。但易受外界干扰，导致电路的逻辑功能不正常。因此，对于接有长线的输入端，中规模以上的集成电路和使用集成电路较多的复杂电路，所有控制输入端必须按逻辑要求接入电路，不允许悬空。
 - (2) 直接接电源电压 VCC（也可以串入一只 1~10kΩ 的固定电阻）或接至某一固定电压 ($2.4V \leq V \leq 4.5V$) 的电源上，或与输入端为接地的多余与非门的输出端相接。
 - (3) 若前级驱动能力允许，可以与使用的输入端并联。
4. 输入端通过电阻接地，电阻值的大小将直接影响电路所处的状态。当 $R \leq 680\Omega$ 时，输入端相当于逻辑“0”；当 $R \geq 4.7 k\Omega$ 时，输入端相当于逻辑“1”。对于不同系列的器件，要求的阻值不同。

5. 输出端不允许并联使用（集电极开路门(OC)和三态输出门电路(3S)除外）。否则不仅会使电路逻辑功能混乱，并会导致器件损坏。

6. 输出端不允许直接接地或直接接+5V 电源，否则将损坏器件，有时为了使后级电路获得较高的输出电平，允许输出端通过电阻 R 接至 VCC，一般取 $R=3\sim 5.1k\Omega$ 。

实训二 CMOS 集成逻辑门

一、实训目的

1. 掌握 CMOS 集成门电路的逻辑功能和器件的使用规则。
2. 熟悉几种基本集成引脚的排列。
3. 进一步学习集成门电路的逻辑功能的测试方法。

二、实训原理

1. CMOS 集成门电路的芯片管脚图见附录 3。
2. CMOS 电路的使用规则：

(1) VDD 接电源正极，VSS 接电源负极（通常接地），不得接反。CC4000 系列的电源允许电压在+3~+18V 范围内选择，实训中一般要求使用+5~+15V。

(2) 所有输入端一律不准悬空。

闲置输入端的处理方法：

a.按照逻辑要求，直接接 VDD（与非门）或 VSS（或非门）。

b.在工作频率不高的电路中，允许输入端并联使用。

(3) 输出端不允许直接与 VDD 或 VSS 连接，否则将导致器件损坏。

(4) 在连接电路、改变电路连接或插、拔电路时，均应切断电源，严禁带电操作。

(5) 焊接、测试和储存时的注意事项：

a.电路应存放在导电的容器内，有良好的静电屏蔽。

b.焊接时必须切断电源，电烙铁外壳必须良好接地，或拔下烙铁，靠其余热焊接。

c.所有的测试仪器必须良好接地。

三、实训设备与器件

序号	名称	型号与规格	数量	备注
1	直流稳压电源	+5V	1路	实训台
2	逻辑电平输出			DDZ-22
3	逻辑电平指示			DDZ-22
4	14P 芯片插座		1个	DDZ-22
5	集成芯片	CC4001	1片	
6	集成芯片	CC4011	1片	
7	集成芯片	CC4071	1片	

8	集成芯片	CC4081	1片	
---	------	--------	----	--

四、实训内容与步骤

1. 用实训连接线将实训台上+5V 电源和地连入实训挂箱 DDZ-22。
2. 验证与非门 CC4011、与门 CC4081、或门 CC4071 及或非门 CC4001 逻辑功能，其引脚见附录 3。其验证方法与 TTL 电路相同，自拟表格记录测试结果。

五、实训总结

1. 掌握实训用各集成门引脚功能。
2. 根据实训结果，写出各门电路的逻辑表达式，并判断被测电路的功能好坏。
3. 绘出各实训内容的测试电路与数据记录表格。
4. 绘出实训用各门电路的真值表表格。
5. 各 CMOS 门电路闲置输入端如何处理？

实训三 集成逻辑电路的连接和驱动

一、实训目的

1. 掌握 TTL、CMOS 集成电路输入电路与输出电路的性质。
2. 掌握集成逻辑电路相互衔接时应遵守的规则和实际衔接方法。

二、实训电路

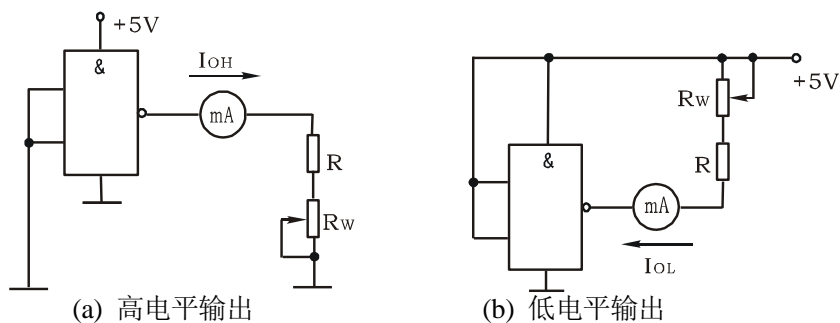


图 3-1 与非门电路输出特性测试电路

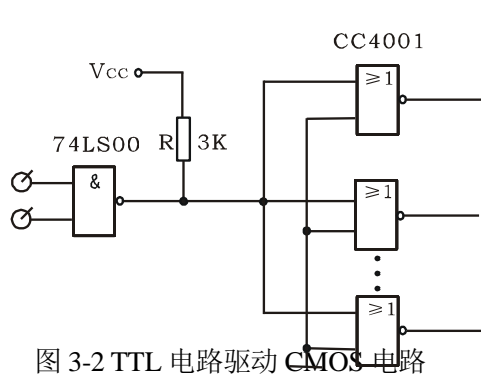


图 3-2 TTL 电路驱动 CMOS 电路

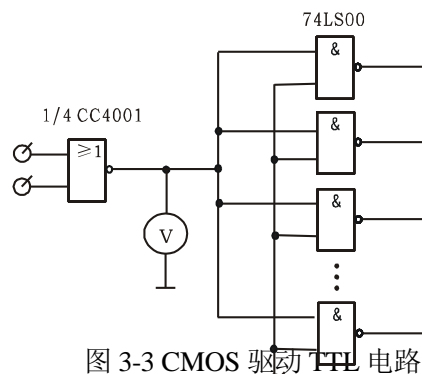


图 3-3 CMOS 驱动 TTL 电路

三、实训设备与器件

序号	名称	型号与规格	数量	备注
1	直流稳压电源	+5V	1 路	实训台
2	直流数字电压表		1 只	实训台
3	直流毫安表		1 只	实训台
4	逻辑电平输出			DDZ-22
5	逻辑电平显示			DDZ-22
6	逻辑笔		1 只	DDZ-22
7	14P 芯片插座		2 个	DDZ-22
8	集成芯片	74LS00	2 片	
9	集成芯片	CC4001	1 片	
10	电阻	100Ω、470Ω、3kΩ	各 1 个	DDZ-21
11	电位器	10k	1 个	DDZ-12
12	电位器	4.7k、47k	各 1 个	

四、实训内容与步骤

1. 测试 TTL 电路 74LS00 及 CMOS 电路 CC4001 的输出特性（管脚图见附录 3）

测试电路如图 3-1 所示，图中以与非门 74LS00 为例画出了高、低电平两种输出状态下输出特性的测量方法。改变电位器 RW 的阻值，从而获得输出特性曲线，R 为限流电阻。

(1) 测试 TTL 电路 74LS00 的输出特性

在实训装置的合适位置选取一个 14P 插座。插入 74LS00，R 取为 100Ω ，高电平输出时，RW 取 $47k\Omega$ ，低电平输出时，RW 取 $10k\Omega$ ，高电平测试时应测量空载到最小允许高电平($2.7V$)之间的一系列点；低电平测试时应测量空载到最大允许低电平($0.4V$)之间的一系列点。

(2) 测试 CMOS 电路 CC4001 的输出特性

测试时 R 取为 470Ω ，RW 取 $4.7k\Omega$

高电平测试时应测量从空载到输出电平降到 $4.6V$ 为止的一系列点；低电平测试时应测量从空载到输出电平升到 $0.4V$ 为止的一系列点。

2. TTL 电路驱动 CMOS 电路

用 74LS00 的一个门来驱动 CC4001 的四个门，实训电路如图 3-2 所示，R 取 $3k\Omega$ 。测量连接 $3k$ 与不连接 $3k$ 电阻时 74LS00 的输出高低电平及 CC4001 的逻辑功能，测试逻辑功能时，可用实训装置上的逻辑笔进行测试，将逻辑笔的输入口通过一根导线接至所需的测试点。

3. CMOS 电路驱动 TTL 电路，

电路如图 21-3 所示，被驱动的电路由两片 74LS00 的八个门并联。

电路的输入端接逻辑电平输出插口，八个输出端分别接逻辑电平显示的输入插口。先用 CC4001 的一个门来驱动，观测 CC4001 的输出电平和 74LS00 的逻辑功能。

然后将 CC4001 的其余三个门，一个个并联到第一个门上(输入与输入，输出与输出并联)，分别观察 CMOS 的输出电平及 74LS00 的逻辑功能。

五、实训总结

1. 掌握所用集成电路的引脚功能。
2. 记录实训测量数据。

实训四 组合逻辑电路

一、实训目的

1. 掌握组合逻辑电路的设计与测试方法。
2. 掌握半加器、全加器的工作原理。

二、实训电路

1. 使用中、小规模集成电路来设计组合电路是最常见的逻辑电路。设计组合电路的一般步骤如图 22-1 所示。

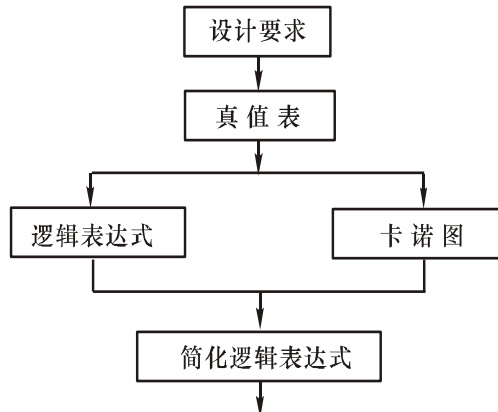


图 4-1 组合逻辑电路设计流程图

根据设计任务的要求建立输入、输出变量，并列成真值表。然后用逻辑代数或卡诺图化简法求出简化的逻辑表达式。并按实际选用逻辑门的类型修改逻辑表达式。根据简化后的逻辑表达式，画出逻辑图，用标准器件构成逻辑电路。最后，用实训来验证设计的正确性。

2. 组合逻辑电路设计举例

用“与非”门设计一个表决电路。当四个输入端中有三个或四个为“1”时，输出端才为“1”。

设计步骤：根据题意列出真值表如表 4-1 所示，再填入表 4-2 中。

表 4-1

D	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
A	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
B	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
C	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
Z	0	0	0	0	0	0	0	1	0	0	0	1	0	1	1	1

表 4-2

	DA	00	01	11	10
BC	00				
01	01			1	
11	11		1	1	1
10	10			1	

由卡诺图得出逻辑表达式，并演化成“与非”的形式

$$Z = ABC + BCD + ACD + ABD = \overline{\overline{ABC}} \cdot \overline{\overline{BCD}} \cdot \overline{\overline{ACD}} \cdot \overline{\overline{ABC}}$$

根据逻辑表达式画出用“与非门”构成的逻辑电路如图 22-2 所示。

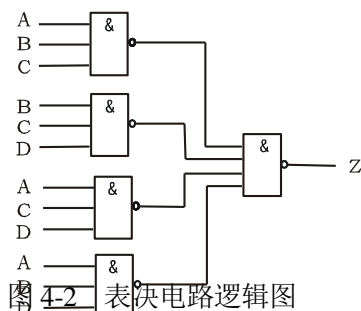


图 4-2 表决电路逻辑图

用实训验证逻辑功能，在实训装置适当位置选定三个 14P 插座，按照集成块定位标记插好集成块 CC4012。

按图 22-2 接线，输入端 A、B、C、D 接至逻辑开关输出插口，输出端 Z 接逻辑电平显示输入插口，按真值表（自拟）要求，逐次改变输入变量，测量相应的输出值，验证逻辑功能，与表 22-1 进行比较，验证所设计的逻辑电路是否符合要求。

3. 半加器与全加器电路

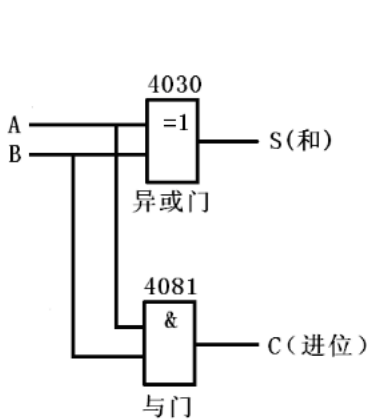


图 4-3 半加器电路

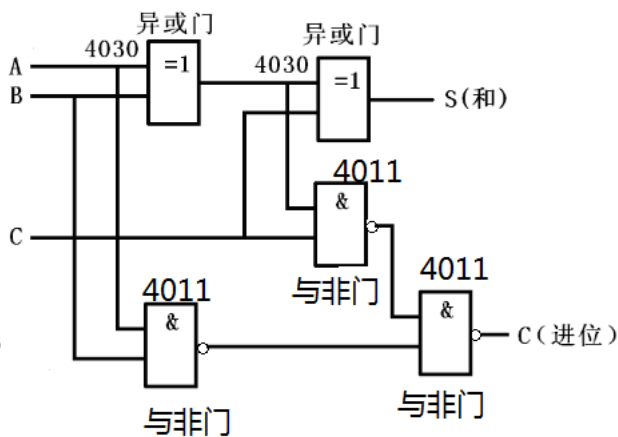


图 4-4 全加器电路

三、实训设备与器件

序号	名称	型号与规格	数量	备注
1	直流稳压电源	+5V	1 路	实训台
2	直流数字电压表		1 只	实训台
3	逻辑电平输出			DDZ-22
4	逻辑电平显示			DDZ-22
5	14P 芯片插座		3 个	DDZ-22
6	集成芯片	CC4011	1 片	
7	集成芯片	CC4030	1 片	
8	集成芯片	CC4081	1 片	

四、实训内容与步骤

1. 半加器电路

(1) 在实训装置的合适位置选取两个 14P 插座。插入异或门 CC4030 和与门 CC4081，用

实训导线按照图 4-3，连接实训电路。

(2) 输入端 A、B 接至逻辑电平输出插口，输出端 S 和 C 接逻辑电平显示输入插口，按下表要求，逐次改变输入变量 A、B，测量相应的输出值并记录，验证逻辑功能。

输入		理论输出		实际输出	
A	B	C (进位)	S (和)	C (进位)	S (和)
0	0				
0	1				
1	0				
1	1				

2. 全加器电路

(1) 在实训装置的合适位置选取两个 14P 插座。插入异或门 CC4030 和与门 CC4011，用实训导线按照图 4-4，连接实训电路。

(2) 输入端 A、B、C 接至逻辑电平输出插口，输出端 S 和 C 接逻辑电平显示输入插口，按下表要求，逐次改变输入变量 A、B、C，测量相应的输出值并记录，验证逻辑功能。

输入			理论输出		实际输出	
A	B	C	C (进位)	S (和)	C (进位)	S (和)
0	0	0				
0	0	1				
0	1	0				
0	1	1				
1	0	0				
1	0	1				
1	1	0				
1	1	1				

五、实训总结

1. 掌握实训用各集成电路引脚功能。
2. 列写实训任务的设计过程，画出设计的电路图。
3. 对所设计的电路进行实训测试，记录测试结果。

实训五 译码器

一、实训目的

1. 掌握译码器的工作原理和特点。
2. 掌握中规模常用集成译码器的逻辑功能和使用方法。

二、实训线路

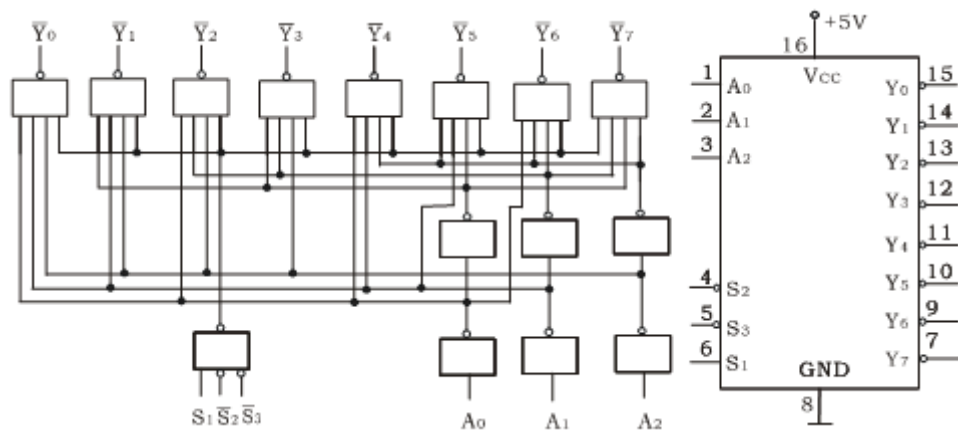


图 5-1 3 线-8 线译码器 74LS138 逻辑图及引脚排列

三、实训设备与器件

序号	名称	型号与规格	数量	备注
1	直流稳压电源	+5V	1 路	实训台
2	直流数字电压表		1 只	实训台
3	逻辑电平输出			DDZ-22
4	逻辑电平显示			DDZ-22
5	16P 芯片插座		1 个	DDZ-22
6	集成芯片	74LS138	1 片	

四、实训内容与步骤

1. 3-8 线译码器

用实训连接线将实训台上 +5V 电源和地连入实训挂箱 DDZ-22。实训用集成芯片的管脚图见图 5-1。

- (1) 在 DDZ-22 上选取一个 16P 插座，按定位标记插好 74LS138 集成块。
- (2) 根据图 23-1 的管脚图，将实训挂箱上 +5V 直流电源接 74LS138 的 16 脚，地接 8 脚。
- (3) 用实训连接线将译码器地址端 A_0 、 A_1 、 A_2 （即 1、2、3 脚）和使能端 S_1 、 \bar{S}_2 、 \bar{S}_3 （即 6、4、5 脚）分别接至逻辑电平开关输出口，八个输出端接逻辑电平显示的输入口。
- (4) 按下表在 A_0 、 A_1 、 A_2 三输入端输入高、低电平，检测并记录输出端的电平。

输入					输出							
S_1	$\bar{S}_2 + \bar{S}_3$	A_2	A_1	A_0	\bar{Y}_0	\bar{Y}_1	\bar{Y}_2	\bar{Y}_3	\bar{Y}_4	\bar{Y}_5	\bar{Y}_6	\bar{Y}_7
1	0	0	0	0								

1	0	0	0	1								
1	0	0	1	0								
1	0	0	1	1								
1	0	1	0	0								
1	0	1	0	1								
1	0	1	1	0								
1	0	1	1	1								

五、实训总结

1. 掌握实训用集成电路引脚功能。
2. 列写实训任务的设计过程，画出设计的电路图。

实训六 译码与数码显示

一、实训目的

1. 熟悉数码显示器的工作原理和使用方法。
2. 掌握译码驱动器的工作原理及数码管的特点。

二、实训电路

1. 七段发光二极管(LED)数码管

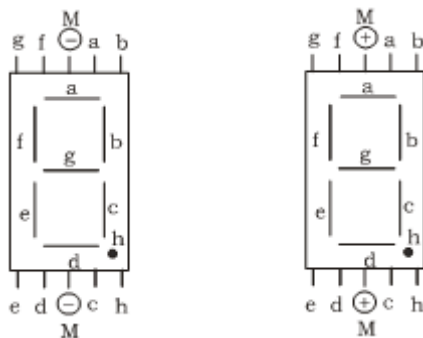


图 6-1 LED 数码管符号及引脚功能

2. BCD 码七段译码驱动器

本实训采用 CC4511 BCD 码锁存 / 七段译码 / 驱动器，驱动共阴极 LED 数码管。



图 6-2 CC4511 引脚排列

在实训挂箱 DDZ-22 上已完成了译码器 CC4511 和数码管 BS202 之间的连接。实训时，只要接通+5V 电源和将十进制数的 BCD 码接至译码器的相应输入端 A、B、C、D 即可显示 0~9 的数字。四位数码管可接受四组 BCD 码输入。

CC4511 与 LED 数码管的连接如图 6-2 所示。

表 6-1 为 CC4511 功能表。

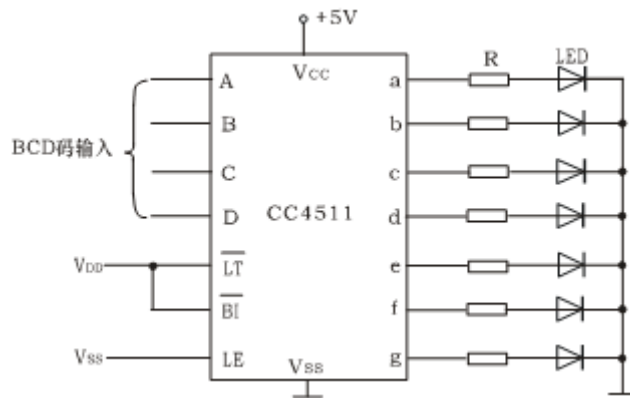


图 6-2 CC4511 驱动一位 LED 数码管
表 6-1

输入				输出							显示字形
D	C	B	A	a	b	c	d	e	f	g	
0	0	0	0	1	1	1	1	1	1	0	
0	0	0	1	0	1	1	0	0	0	0	
0	0	1	0	1	1	0	1	1	0	1	
0	0	1	1	1	1	1	1	0	0	1	
0	1	0	0	0	1	1	0	0	1	1	
0	1	0	1	1	0	1	1	0	1	1	
0	1	1	0	0	0	1	1	1	1	1	
0	1	1	1	1	1	1	0	0	0	0	
1	0	0	0	1	1	1	1	1	1	1	
1	0	0	1	1	1	1	0	0	1	1	
1	0	1	0	0	0	0	0	0	0	0	消隐
1	0	1	1	0	0	0	0	0	0	0	消隐
1	1	0	0	0	0	0	0	0	0	0	消隐
1	1	0	1	0	0	0	0	0	0	0	消隐
1	1	1	0	0	0	0	0	0	0	0	消隐
1	1	1	1	0	0	0	0	0	0	0	消隐

三、实训设备与器件

序号	名称	型号与规格	数量	备注
1	直流稳压电源	+5V	1路	实训台
2	直流数字电压表		1只	实训台

3	逻辑电平输出			DDZ-22
4	译码显示器			DDZ-22

四、实训内容与步骤

用实训连接线将实训台上+5V 电源和地连入实训挂箱 DDZ-22。

(1) 将译码显示器左边的两个+5V 接线柱用实训导线连接起来。

(2) 用实训连接线将译码显示器的 A1、B1、C1、D1 四个输入端分别接至逻辑电平开关输出口。

(3) 接通电源，分别拨动逻辑电平开关，在译码显示器的 A1、B1、C1、D1 四个输入端，输入 0000-1001（十进制的 0-9），验证数码管显示的对应数字是否与理论一致。

五、实训总结

1. 根据实训任务，画出所需的实训线路。
2. 对实训结果进行分析、讨论。

实训七 数据选择器及其应用

一、实训目的

1. 掌握中规模集成数据选择器的逻辑功能及使用方法。
2. 学习用数据选择器构成组合逻辑电路的方法。

二、实训电路

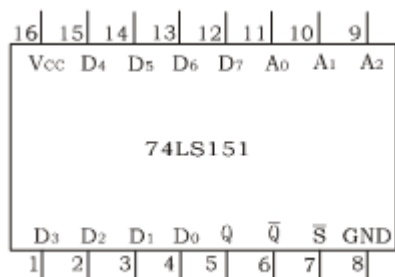


图 7-1 74LS151 引脚图

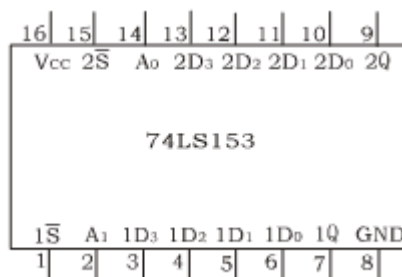


图 7-2 74LS153 引脚图

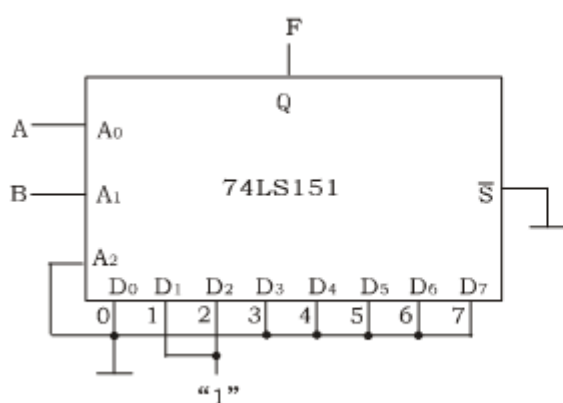


图 7-3 8 选 1 数据选择器

实现 $F = \bar{A}\bar{B} + \bar{A}B$ 的接线图

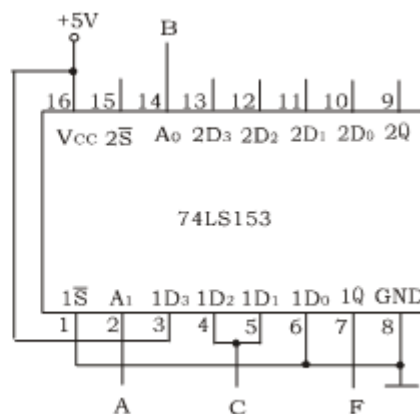


图 7-4 4 选 1 数据选择器实现

$F = \bar{A}\bar{B}C + \bar{A}BC + A\bar{B}C + ABC$ 的接线图

三、实训设备与器件

序号	名称	型号与规格	数量	备注
1	直流稳压电源	+5V	1 路	实训台
2	直流数字电压表		1 只	实训台
3	逻辑电平输出			DDZ-22
4	逻辑电平显示			DDZ-22
5	16P 芯片插座		1 个	DDZ-22
6	集成芯片	74LS151	1 片	
7	集成芯片	74LS153	1 片	

四、实训内容与步骤

1. 用 8 选 1 数据选择器 74LS151 实现函数：

$$F = \bar{A}\bar{B} + \bar{A}B$$

(1) 根据表

7-1 所示 A、B 值，理论计算 F。

(2) 在 DDZ-22 上选取一个 16P 插座，按定位标记插好 74LS151 集成块，根据图 7-1 和图 7-3 连接实训线路。

(3) 将实训挂箱上 +5V 直流电源接 74LS151 的 16 脚，地接 8 脚。将 A、B（即 A0、A1）接逻辑电平输出口，A2 接地，将 D1、D2 接“1”，D0、D3 接地，其余数据输入端 D4~D7 都接地，8 选 1 数据选择器的输出 Q 接逻辑电平显示。

(4) 按照表 7-1 所示，改变 A、B 值，观察并记录逻辑电平显示情况（发光管亮，表示输出高电平“1”，发光管不亮，表示输出低电平“0”）。

表 7-1

B	A	F	
		理论值	测量值
0	0		
0	1		
1	0		
1	1		

2. 用 4 选 1 数据选择器 74LS153 实现函数 $F = \bar{A}BC + A\bar{B}C + ABC\bar{C} + ABC$

(1) 根据表 7-2 所示 A、B、C 值，理论计算 F。

(2) 在 DDZ-22 上选取一个 16P 插座，按定位标记插好 74LS153 集成块，根据图 7-2 和图 7-4 连接实训线路。

(3) 按照表 7-2 所示，改变 A、B、C 值，观察并记录逻辑电平显示情况。

表 7-2

C	B	A	F	
			理论值	测量值
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

五、实训总结

1. 总结数据选择器的工作原理。
2. 总结实训收获、心得体会。

实训八 触发器

一、实训目的

1. 掌握基本触发器的电路组成及其功能。
2. 掌握基本 RS、JK、D 和 T 触发器的逻辑功能。
3. 掌握集成触发器的逻辑功能及使用方法。

二、实训电路

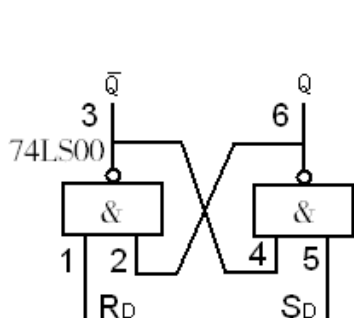


图 8-1 基本 RS 触发器

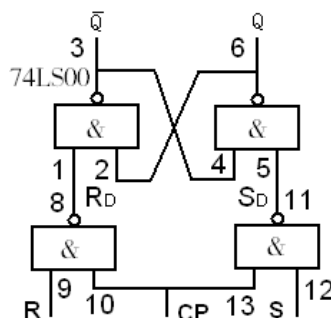


图 8-2 钟控 RS 触发器

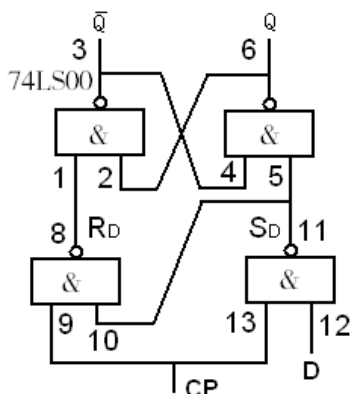


图 8-3 D 触发器

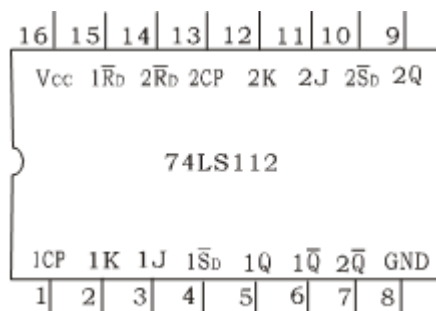


图 8-4 74LS112 双 JK 触发器引脚

三、实训设备与器件

序号	名称	型号与规格	数量	备注
1	直流稳压电源	+5V	1 路	实训台
2	逻辑电平输出			DDZ-22
3	逻辑电平显示			DDZ-22
4	单次脉冲源			DDZ-22
5	14P 芯片插座		1 个	DDZ-22
6	16P 芯片插座		1 个	DDZ-22
7	集成芯片	74LS00	1 片	
8	集成芯片	74LS112	1 片	

四、实训内容与步骤

1. 基本 RS 触发器

(1) 在 DDZ-22 上选取一个 14P 插座，按定位标记插好 74LS00 集成块，根据图 8-1 连接实训线路。

(2) 将实训挂箱上 +5V 直流电源接 74LS00 的 14 脚，地接 7 脚。将 RD、SD 接逻辑电平输出口，输出 Q 接逻辑电平显示输入口。

(3) 按下表在输入端输入相应电平，观察并记录输出逻辑电平显示情况（发光管亮，表示输出高电平“1”，发光管不亮，表示输出低电平“0”）。

表 8-1

RD	SD	Q
0	0	
0	1	
1	0	
1	1	

2. 钟控 RS 触发器

(1) 在 DDZ-22 上选取一个 14P 插座，按定位标记插好 74LS00 集成块，根据图 8-2 连接实训线路。CP 端连 DDZ-22 上的单次脉冲源。

(2) 将实训挂箱上+5V 直流电源接 74LS00 的 14 脚，地接 7 脚。将 R、S 接逻辑电平输出口，输出 Q 接逻辑电平显示输入口。

(3) 按下表在输入端输入相应电平，观察并记录输出逻辑电平显示情况（发光管亮，表示输出高电平“1”，发光管不亮，表示输出低电平“0”）。

表 8-2

R	S	Q _{n+1}
0	0	
0	1	
1	0	
1	1	

3. D 触发器

(1) 在 DDZ-22 上选取一个 14P 插座，按定位标记插好 74LS00 集成块，根据图 8-3 连接实训线路。CP 端连 DDZ-22 上的单次脉冲源。

(2) 将实训挂箱上+5V 直流电源接 74LS00 的 14 脚，地接 7 脚。将 D 接逻辑电平输出口，输出 Q 接逻辑电平显示输入口。

(3) 按下表在输入端输入相应电平，观察并记录输出逻辑电平显示情况（发光管亮，表示输出高电平“1”，发光管不亮，表示输出低电平“0”）。

表 8-3

D	Q _{n+1}
0	
1	

4. JK 触发器

根据图 8-4 测试双 JK 触发器 74LS112 逻辑功能。任取一只 JK 触发器， \bar{R}_D 、 \bar{S}_D 、J、K 端接逻辑电平开关输出插口，CP 端接单次脉冲源，Q、 \bar{Q} 端接至逻辑电平显示输入插口。

按表 8-4 的要求改变 J、K、CP 端状态，观察 Q、 \bar{Q} 状态变化，观察触发器状态更新是否发生在 CP 脉冲的下降沿（即 CP 由 1→0），记录之。

表 8-4

J	K	CP	Q _{n+1}	
			Q _{n=0}	Q _{n=1}

0	0	0→1		
		1→0		
0	1	0→1		
		1→0		
1	0	0→1		
		1→0		
1	1	0→1		
		1→0		

五、实训总结

1. 总结基本触发器的电路组成及其功能。
2. 列表整理各类触发器的逻辑功能。
3. 总结集成触发器的逻辑功能及使用方法。

实训九 计数器

一、实训目的

1. 学习用集成触发器构成计数器的方法。
2. 掌握常用中规模集成电路计数器的使用及功能测试方法。

二、实训线路

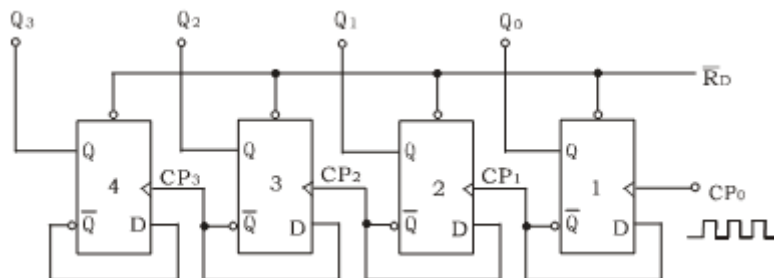


图 9-1 四位二进制异步加法计数器 (74LS74)

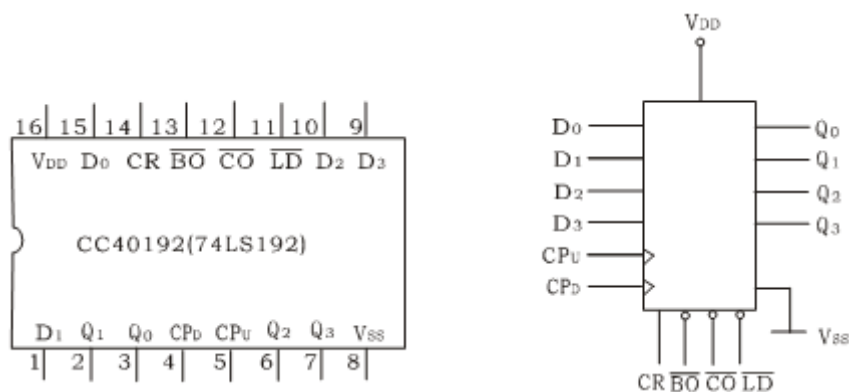


图 9-2 74LS192 引脚排列及逻辑符号

\overline{LD} —置数端 CP_U —加计数端 CP_D —减计数端 \overline{CO} —非同步进位输出端
 \overline{BO} —非同步借位输出端 $D_0、D_1、D_2、D_3$ —计数器输入端
 $Q_0、Q_1、Q_2、Q_3$ —数据输出端 CR —清除端

表 9-1

输 入								输 出			
CR	\overline{LD}	CP_U	CP_D	D_3	D_2	D_1	D_0	Q_3	Q_2	Q_1	Q_0
1	×	×	×	×	×	×	×	0	0	0	0
0	0	×	×	d	c	b	a	d	c	b	a
0	1	↑	1	×	×	×	×	加 计 数			
0	1	1	↑	×	×	×	×	减 计 数			

当清除端 CR 为高电平“1”时，计数器直接清零； CR 置低电平则执行其它功能。当 CR 为低电平，置数端 \overline{LD} 也为低电平时，数据直接从置数端 $D_0、D_1、D_2、D_3$ 置入计数器。

当 CR 为低电平， \overline{LD} 为高电平时，执行计数功能。执行加计数时，减计数端 CP_D 接高电平，计数脉冲由 CP_U 输入；在计数脉冲上升沿进

行 8421 码十进制加法计数。

执行减计数时，加计数端 CP_U 接高电平，计数脉冲由减计数端 CP_D 输入，表 9-2 为 8421 码十进制加、减计数器的状态转换表。

加法计数 →

表 9-2

输入脉冲数		0	1	2	3	4	5	6	7	8	9
输出	Q_3	0	0	0	0	0	0	0	0	1	1
	Q_2	0	0	0	0	1	1	1	1	0	0
	Q_1	0	0	1	1	0	0	1	1	0	0
	Q_0	0	1	0	1	0	1	0	1	0	1

← 减计数

三、实训设备与器件

序号	名称	型号与规格	数量	备注
1	直流稳压电源	+5V	1 路	实训台
2	逻辑电平输出			DDZ-22
3	逻辑电平显示器			DDZ-22
4	单次脉冲源			DDZ-22
5	14P 芯片插座		2 个	DDZ-22
6	16P 芯片插座		1 个	DDZ-22
7	集成芯片	74LS74	2 片	
8	集成芯片	74LS192	1 片	

四、实训内容与步骤

1. 用 74LS74 D 触发器构成 4 位二进制异步加法计数器

(1) 在 DDZ-22 上选取两个 14P 插座，按定位标记插好 74LS74 集成块，74LS74 的管脚图见附录 3，根据图 9-1 连接实训线路。

(2) 将实训挂箱上 +5V 直流电源接 74LS74 的 14 脚，地接 7 脚。 \overline{R}_D 接至逻辑电平开关输出插口，将低位 CP_0 端接单次脉冲源，输出端 Q_3 、 Q_2 、 Q_1 、 Q_0 接逻辑电平显示输入插口，各 \overline{S}_D 接高电平“1”。

(3) 清零后，逐个送入单次脉冲，观察 $Q_3 \sim Q_0$ 状态。

2. 测试 74LS192 同步十进制可逆计数器的逻辑功能

(1) 在 DDZ-22 上选取一个 16P 插座，按定位标记插好 74LS192 集成块，根据图 9-2 连接实训线路。

(2) 将实训挂箱上 +5V 直流电源接 74LS192 的 16 脚，地接 8 脚。计数脉冲由单次脉冲源提供，清除端 \overline{CR} 、置数端 \overline{LD} 、数据输入端 D_3 、 D_2 、 D_1 、 D_0 分别接逻辑电平开关，输出端 Q_3 、 Q_2 、 Q_1 、 Q_0 接逻辑电平显示输入插口； $\overline{C0}$ 和 $\overline{B0}$ 接逻辑电平显示插口。

(3) 改变清除端 \overline{CR} 、置数端 \overline{LD} 、数据输入端 D_3 、 D_2 、 D_1 、 D_0 的逻辑电平，观察 $Q_3 \sim Q_0$ 状态。

五、实训总结

1. 总结集成触发器构成计数器的方法。
2. 总结中规模集成电路计数器的使用及功能测试方法。

实训十 移位寄存器

一、实训目的

1. 熟悉寄存器、移位寄存器的电路结构和工作原理。
2. 掌握中规模 4 位双向移位寄存器逻辑功能及使用方法。
3. 熟悉移位寄存器的应用。

二、实训电路

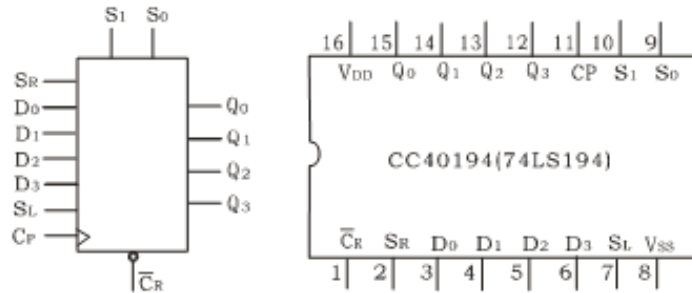


图10-1 40194的逻辑符号及引脚功能

D_0 、 D_1 、 D_2 、 D_3 为并行输入端； Q_0 、 Q_1 、 Q_2 、 Q_3 为并行输出端； S_R 为右移串行输入端， S_L 为左移串行输入端； S_1 、 S_0 为操作模式控制端； \bar{C}_R 为直接无条件清零端； C_P 为时钟脉冲输入端。

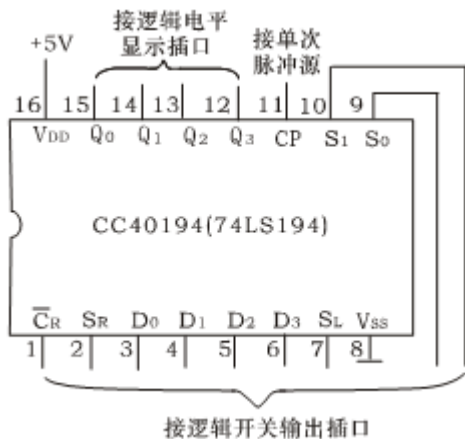


图 10-2 40194 逻辑功能测试

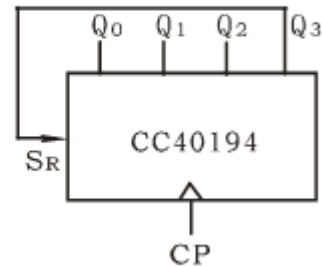


图 10-3 环形计数器

三、实训设备与器件

序号	名称	型号与规格	数量	备注
1	直流稳压电源	+5V	1路	实训台
2	逻辑电平输出			DDZ-22
3	逻辑电平显示			DDZ-22
4	单次脉冲源			DDZ-22
5	16P 芯片插座		1个	DDZ-22
6	集成芯片	CC40194	1片	

四、实训内容与步骤

1. 测试 CC40194 的逻辑功能
 - (1) 在 DDZ-22 上选取一个 16P 插座，按定位标记插好 40194 集成块，根据图 10-2 连接

实训线路。

(2) 将实训挂箱上+5V 直流电源接 40194 的 16 脚，地接 8 脚。 \bar{C}_R 、 S_1 、 S_0 、 S_L 、 S_R 、 D_0 、 D_1 、 D_2 、 D_3 分别接至逻辑电平开关的输出插口； Q_0 、 Q_1 、 Q_2 、 Q_3 接至逻辑电平显示输入插口。 C_P 端接单次脉冲源。

(3) 改变不同的输入状态，逐个送入单次脉冲，观察并记录 $Q_3 \sim Q_0$ 状态，填入下表。

清除 \bar{C}_R	模 式		时钟 CP	串 行		输 入 $D_0 D_1 D_2 D_3$	输 出 $Q_0 Q_1 Q_2 Q_3$	功能总结
	S_1	S_0		S_L	S_R			
0	×	×	×	×	×	××××		
1	1	1	↑	×	×	a b c d		
1	0	1	↑	×	0	××××		
1	0	1	↑	×	1	××××		
1	1	0	↑	1	×	××××		
1	1	0	↑	0	×	××××		
1	0	0	↑	×	×	××××		

2. 环形计数器

(1) 在 DDZ-22 上选取一个 16P 插座，按定位标记插好 40194 集成块，根据图 10-3 连接实训线路。

(2) 将实训挂箱上+5V 直流电源接 40194 的 16 脚，地接 8 脚。 C_P 端接单次脉冲源。把输出端 Q_3 和右移串行输入端 S_R 相连接，设初始状态 $Q_0Q_1Q_2Q_3=1000$ ，然后进行右移循环，观察寄存器输出端状态的变化，记入下表中。

CP	Q_0	Q_1	Q_2	Q_3
0	1	0	0	0
1				
2				
3				
4				

五、实训总结

1. 使寄存器清零，除采用 \bar{C}_R 输入低电平外，可否采用右移或左移的方法？可否使用并行送数法？若可行，如何进行操作？

2. 若进行左移循环移位，图 10-3 接线应如何改接？

3. 画出用两片 CC40194 构成的七位右移串/并行转换器线路。

实训十一 脉冲分配器及其应用

一、实训目的

1. 熟悉集成时序脉冲分配器的使用方法及其应用。
2. 学习步进电动机的环形脉冲分配器的组成方法。

二、实训电路

集成时序脉冲分配器 CC4017 是按 BCD 计数 / 时序译码器组成的分配器：其逻辑符号及引脚功能如图 11-1 所示。功能如表 11-1。

CO — 进位脉冲输出端 CP — 时钟输入端 CR — 清除端
INH — 禁止端 Q0~Q9 — 计数脉冲输出端

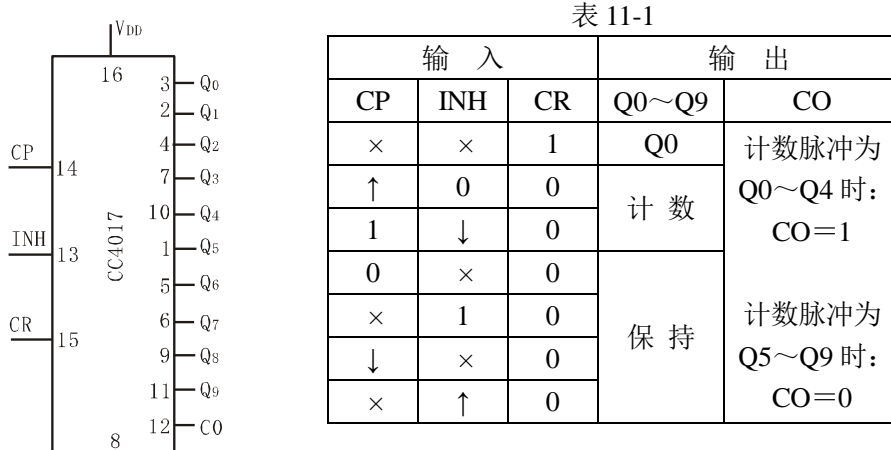


图 11-1 CC4017 的逻辑符号

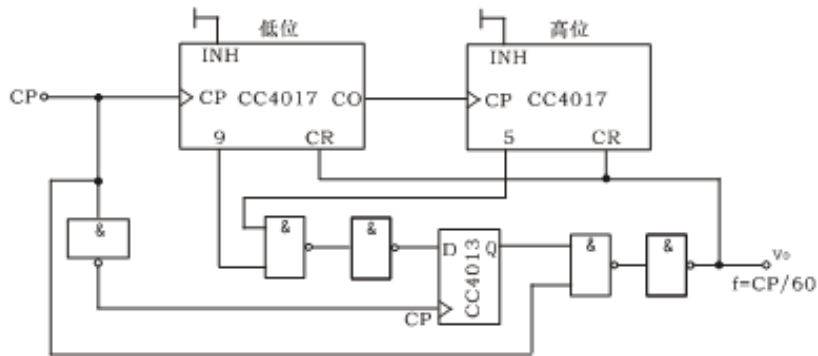


图 11-2 60 分频电路

三、实训设备与器件

序号	名称	型号与规格	数量	备注
1	直流稳压电源	+5V	1 路	实训台
2	逻辑电平输出			DDZ-22
3	逻辑电平显示			DDZ-22
4	单次脉冲源			DDZ-22
5	计数脉冲			DDZ-22
6	14P 芯片插座		3 个	DDZ-22
7	16P 芯片插座		2 个	DDZ-22
8	集成芯片	CC4011	2 片	
9	集成芯片	CC4013	1 片	

10	集成芯片	CC4017	2片	
----	------	--------	----	--

四、实训内容与步骤

1. CC4017 逻辑功能测试

(1) 在 DDZ-22 上选取一个 16P 插座，按定位标记插好 CC4017 集成块，根据图 11-1 连接实训线路。

(2) 将实训挂箱上 +5V 直流电源接 4017 的 16 脚，地接 8 脚。INH、CR 接逻辑开关的输出插口。CP 接单次脉冲源，输出端接至逻辑电平显示输入插口。清零后，按功能表要求，改变不同的输入状态，观察并列表记录输出状态。

2. 按图 11-2 线路接线，自拟实训方案验证 60 分频电路的正确性。

五、实训总结

1. 画出完整的实训线路。

2. 总结分析实训结果。

实训十二 555 定时器的应用

一、实训目的

1. 熟悉 555 型集成时基电路结构、工作原理及其特点。
2. 掌握 555 型集成时基电路的基本应用。

二、实训电路

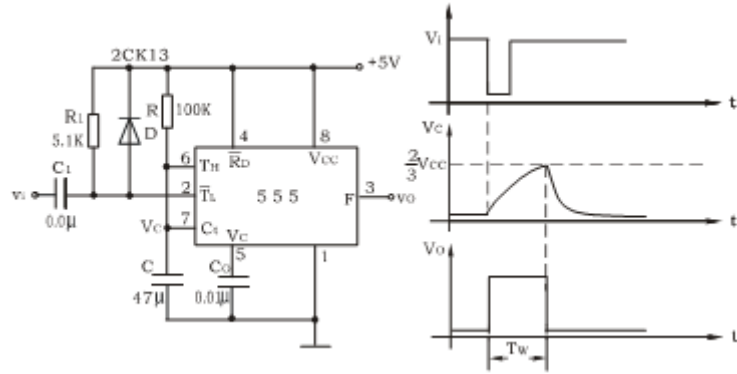


图 12-1 单稳态触发器

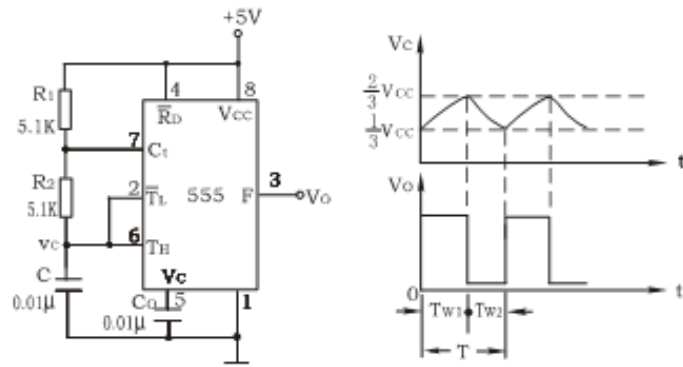


图 12-2 多谐振荡器

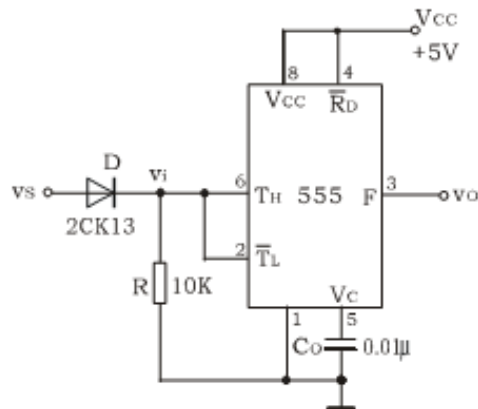


图 12-3 施密特触发器

三、实训设备与器件

序号	名称	型号与规格	数量	备注
1	直流稳压电源	+5V	1路	实训台
2	信号源			实训台
3	频率计			实训台
4	双踪示波器		1台	自备
5	逻辑电平输出			DDZ-22
6	逻辑电平显示			DDZ-22
7	单次脉冲源			DDZ-22
8	计数脉冲			DDZ-22
9	14P 芯片插座		1个	DDZ-22
10	电容	0.01 μ F	2个	DDZ-21
11	电容	0.1 μ F	1个	DDZ-21
12	电容	47 μ F	1个	DDZ-21
13	二极管	1N4148	1个	DDZ-21
14	电阻	1k、10k、5.1k	各1个	DDZ-21
15	电阻	100k	1个	
16	电阻	5.1k	1个	
17	集成芯片	555	1片	

四、实训内容与步骤

1. 单稳态触发器

(1) 按图 12-1 连线, 取 $R=100k$, $C=47\mu F$, 输入信号 V_i 由单次脉冲源提供, 用双踪示波器观测 V_i , V_c , V_o 波形。

(2) 将 R 改为 $1k$, C 改为 $0.1\mu F$, 输入端加 $1kHz$ 的连续脉冲, 观测 V_i , V_c , V_o 波形。

2. 多谐振荡器

按图 12-2 接线, 用双踪示波器观测 V_c 与 V_o 的波形, 测定频率。

3. 施密特触发器

按图 12-3 接线, V_s 接实训台上的正弦波, 预先调好 V_s 的频率为 $1kHz$, 接通电源, 逐渐加大 V_s 的幅度, 观测输出波形。

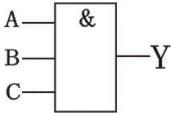
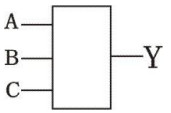
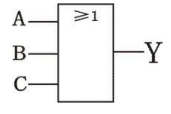
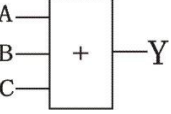
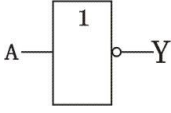
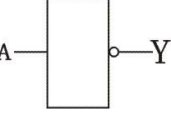
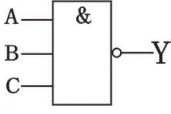
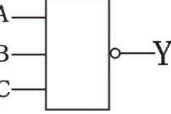
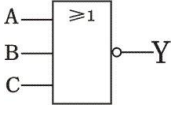
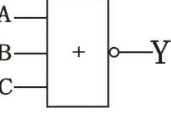
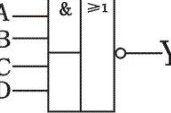
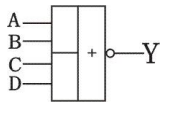
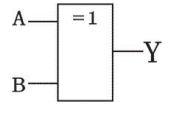
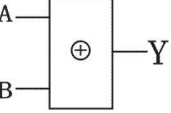
五、实训报告

1. 总结 555 定时器的工作原理及其应用。
2. 分析、总结实训结果。

附录 1

集成逻辑门电路新、旧图形符号对照

名称	新国标图形符号	旧图形符号	逻辑表达式
----	---------	-------	-------

与门			$Y=ABC$
或门			$Y=A+B+C$
非门			$Y=\bar{A}$
与非门			$Y=\overline{ABC}$
或非门			$Y=\overline{A+B+C}$
与或非门			$Y=\overline{AB+CD}$
异或门			$Y=A\bar{B}+\bar{A}B$

附录 2

集成触发器新、旧图形符号对照

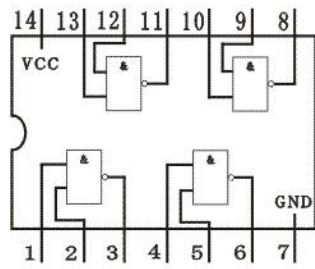
名称	新国标图形符号	旧图形符号	触发方式
----	---------	-------	------

由与非门构成的基本 RS 触发器			无时钟输入，触发器状态直接由 S 和 R 的电平控制
由或非门构成的基本 RS 触发器			
TTL 边沿型 JK 触发器			CP 脉冲下降沿
TTL 边沿型 D 触发器			CP 脉冲上升沿
CMOS 边沿型 JK 触发器			CP 脉冲上升沿
CMOS 边沿型 D 触发器			CP 脉冲上升沿

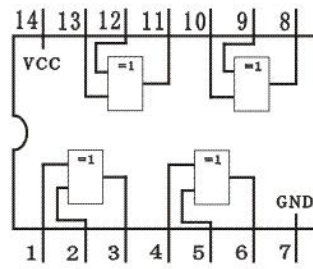
附录 3 部分集成电路引脚排列

一、74LS 系列

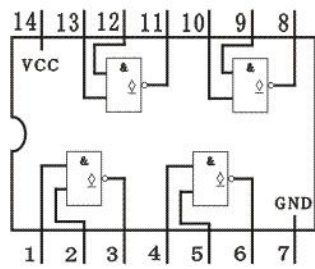
74LS00四2输入与非门



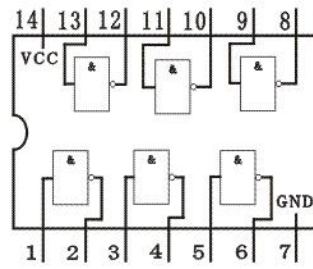
74LS86四2输入异或门



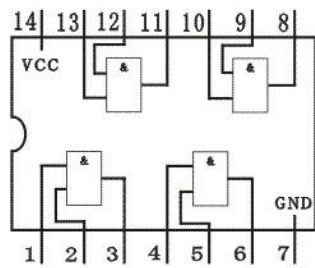
74LS03四2输入OC与非门



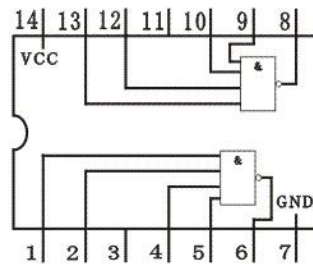
74LS04六反相器



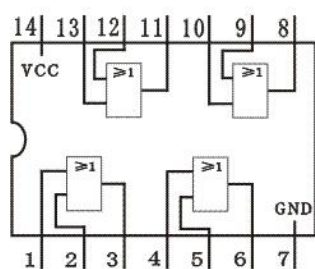
74LS08四2输入与门



74LS02双4输入与非门



74LS32四2输入或门



74LS54



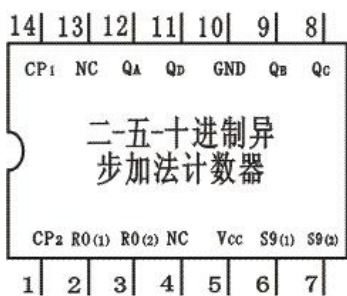
74LS74



74LS02



74LS90



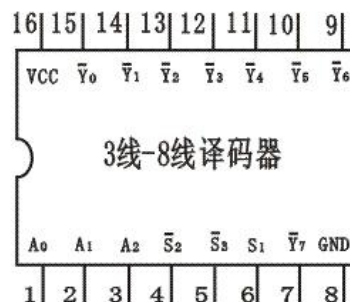
74LS112



74LS125



74LS138



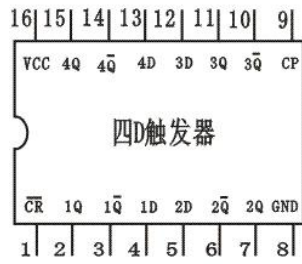
74LS151



74LS153



74LS175



74LS192



74LS193



74LS194



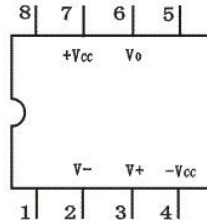
DAC0832



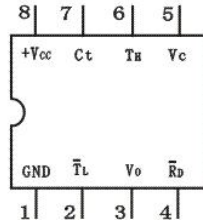
ADC0809



uA741运算放大器



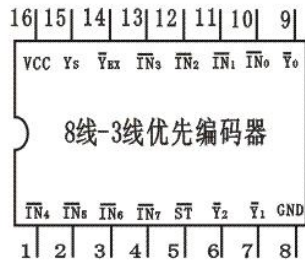
555时基电路



74LS161



74LS148



74LS30

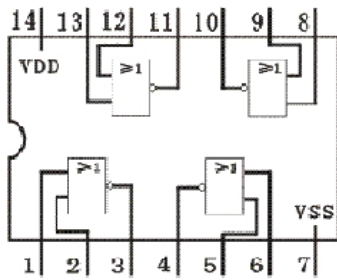


74LS244

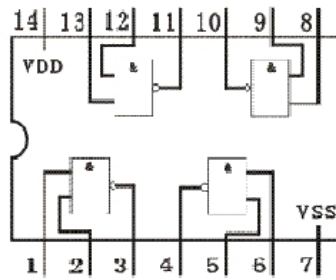


二、CC4000 系列

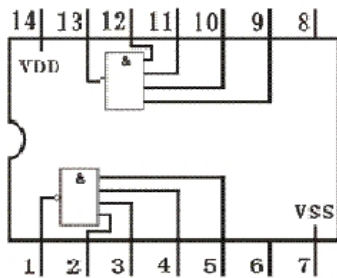
CC4001四2输入或非门



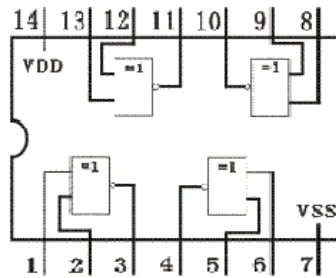
CC4011四2输入与非门



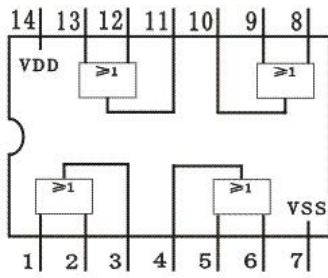
CC4012双四输入与非门



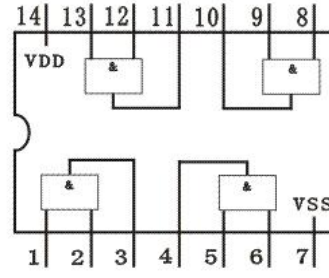
CC4030四异或门



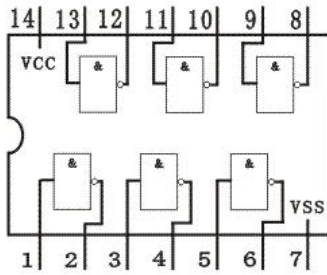
CC4071四2输入或门



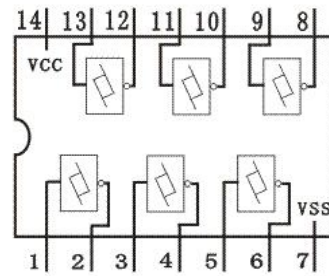
CC4081四2输入与门



CC4069六反相器



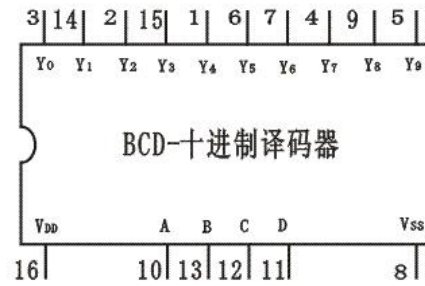
CC40106六施密特触发器



CC4027



CC4028



CC4013



CC4042



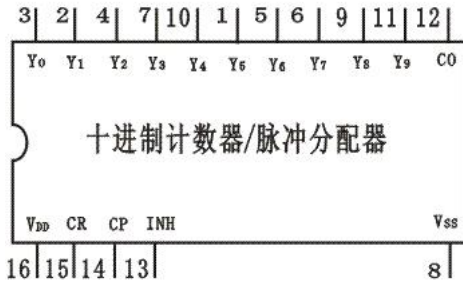
CC4068



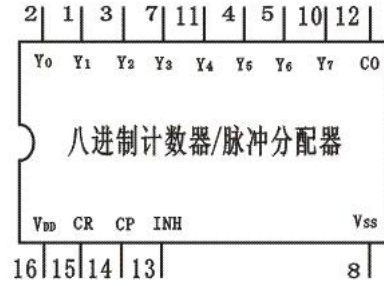
CC4020



CC4017



CC4022



CC4082



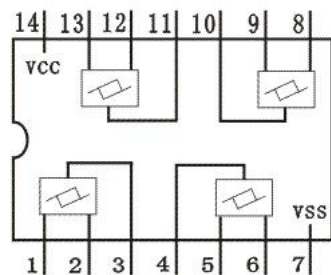
CC4085



CC4086



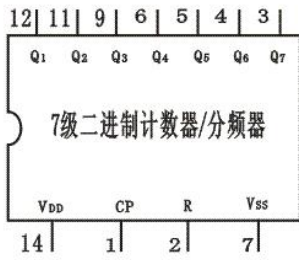
CC4093施密特触发器



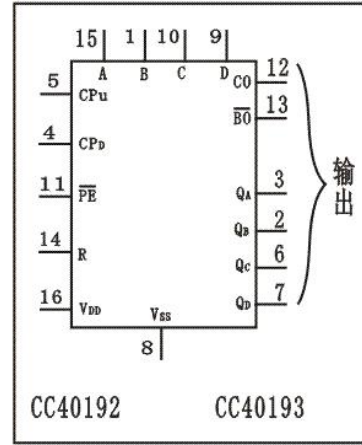
CC14528 (CC4098)



CC4024



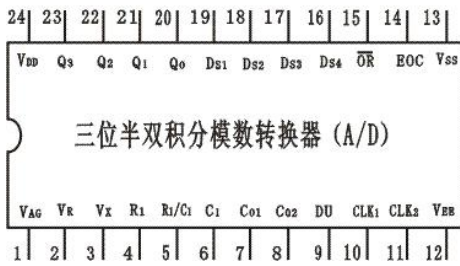
双时钟BCD可预置数
十进制同步加/减计数器



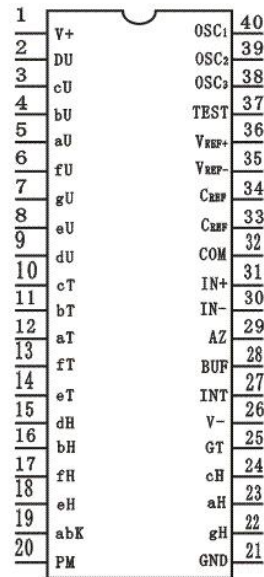
CC40194



CC14433



CC7107



三、CC4500 系列

CC4511



CC14516



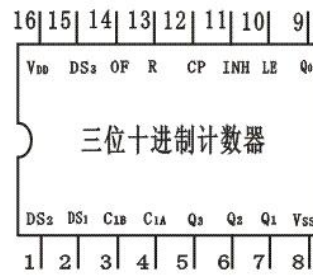
CC4514



CC4518



CC4553

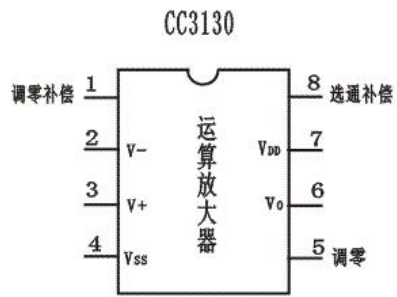


CC14512

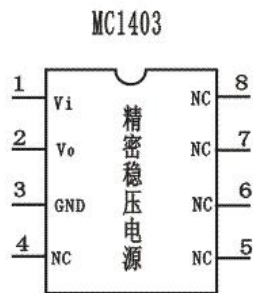
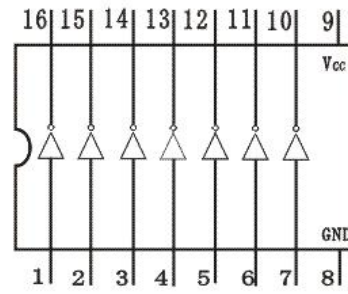


CC14539





MC1413 (ULN2003)
七路NPN达林顿列阵



CC4068

